

文章编号: 1672-2892(2012)02-0221-04

用于改善PFC性能的交错式三电平变换器

李历波¹, 李 杨², 刘 琦³

(1.重庆电力公司 綦江南供电局, 重庆 401420; 2.重庆电力公司 江北供电局, 重庆 401147;
3.重庆大学 电气工程学院, 重庆 400044)

摘 要: 在不增大输入电流纹波的前提下, 为改善升压型功率因数校正变换器在高频状态下的输入电流过零畸变, 同时减小电感体积, 降低开关器件的电压电流应力, 进而提高变换器的功率等级, 提出了一种交错式三电平变换器拓扑。此拓扑将交错并联技术与三电平技术相结合, 弥补了交错并联拓扑只能改善输入电流过零畸变, 而无法提升变换器的其他性能的不足。分析了此变换器的原理及工作情况, 并进行仿真, 仿真结果验证了该拓扑的有效性。

关键词: 电流纹波; 过零畸变; 变换器; 交错三电平

中图分类号: TN86; TM464

文献标识码: A

Interleaved Three-Level converter for improving PFC performance

LI Li-bo¹, LI Yang², LIU Qi³

(1.Qinan Power Supply Bureau, Chongqing Power Company, Chongqing 401420, China; 2.Jiangbei Power Supply Bureau, Chongqing Power Company, Chongqing 401147, China; 3.Electrical Engineering College, Chongqing University, Chongqing 400044, China)

Abstract: A topology of interleaved Three-Level(TL) converter is proposed under the premise of no increasing input current ripple, in order to lessen the input current distortion at the zero-crossing of Boost Power Factor Correction(PFC) under high frequency condition, and to reduce the inductance volume and switches' voltage & current stress as well, and then to increase PFC converter power rate. The topology integrates interleaved technology with TL technology, and compensates the disadvantage of interleaved technology that it can lessen the input current distortion but fails to promote other performance of the converter. This paper analyses the principle and working condition of the converter. Simulation results demonstrate the validity of this topology.

Key words: ripple current; distortion at the zero-crossing; converter; interleaved Three-Level

开关电源^[1]以其效率高、功率密度高而在电源领域中占主导地位, 但传统的开关电源存在一个致命弱点, 即功率因数低, 其无功分量基本上为高次谐波。为提高开关电源效率, 减小电能变换装置对电网的污染, 功率因数校正(PFC)^[2-3]技术得到了广泛研究和应用。PFC变换器是通过控制电路实现输入电流波形严格跟踪输入电压波形, 从而达到抑制谐波电流、提高功率因数的目的^[4-5]。但随着频率的升高, Boost PFC电路中, 输入电流过零发生畸变, 且频率越高, 畸变越严重, 从而使功率因数降低; 同时, 输入电流纹波严重, 进而导致损耗的增加。而随着功率的增大, Boost PFC变换器的开关器件必然要承受过高的瞬间电压和电流应力。以上问题, 都限制了Boost PFC 变换器的进一步发展。目前, 使用占空比前馈方案可以改善输入电流过零畸变, 但此方法并不适用于高频环境中。预算法控制技术、无桥新拓扑等由于其算法或结构复杂, 可靠性低而很少采用。上述的这些方法, 也都未考虑输入电流纹波及开关器件的电压电流应力等因素。

1 交错式三电平 PFC 变换器

图 1 为平均电流模式的单相 Boost PFC 变换器主电路和控制电路示意图。图 2 为电网频率 400 Hz, 电感量为 1 mH 时, PFC 变换器输入电流的波形图。从图中可以看出, 输入电流过零畸变非常严重, 功率因数降低; 同时, 输入电流纹波严重, 进而导致损耗的增加。

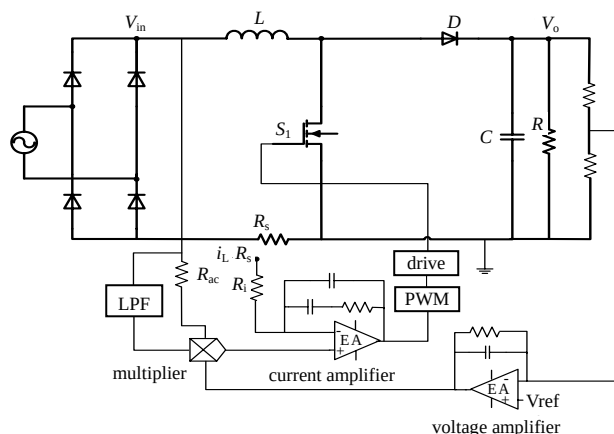


Fig.1 Main circuit of single phase Boost PFC converter and control circuit
图1 单相 Boost PFC 变换器主电路和控制电路

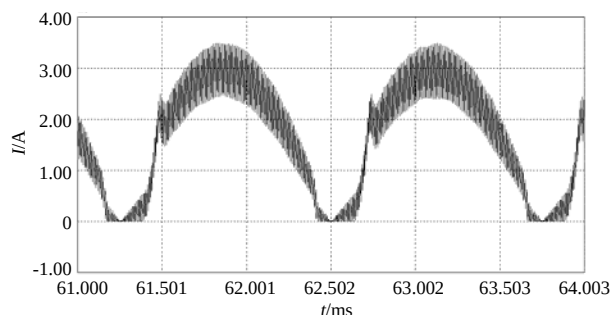


Fig.2 Input current waveform at $f=800$ Hz and $L=1$ mH
图2 电网频率 400 Hz、电感 1 mH 时输入电流波形

1.1 交错技术

引起输入电流过零畸变的因素很多,将其归纳如下:一是变换器因为整流桥的原因引起的短时电流断续或临界电流断续,这是实际输入电流偏离理想电流的起因;二是因为电感大小所导致变换器提供的上升斜率无法满足输入电流所需要的上升斜率,这是在高输入电网频率下,输入电流畸变明显的重要原因。也就是说,如果能减少变换器工作在断续工作模式的时间,并提高变换器自身的上升斜率(或减小输入电流所需的上升斜率),那么,就可以改善高电网频率下输入电流过零畸变的现象。

交错技术^[6-7]可以使变换器更容易运行在连续工作模式。在PFC电路中,所谓“交错”,是指电路中的多个开关交错导通,即每个开关的周期和占空比相同,但开通时刻依次滞后相等的时间。通常是利用2个或2个以上的基本变换器联合组成1个PFC电路,每个变换器的开关运行在交错状态下。图3为交错并联Boost PFC主电路示意图。图4为交错并联Boost PFC的电感纹波和输入电流纹波。从图中可以看出,交错技术有效降低了输入电流所需的上升斜率,因此交错技术可用于改善高电网频率输入电流过零畸变。同时,从图中也可以看出,交错并联技术有助于减小输入电流纹波。交错并联拓扑增加的一电感支路虽然起到了分流的作用,但每个支路开关器件所承受的电压应力仍然严重。为减小电感的体积,电感值理论上可进一步减小,但电感量值的减小势必会增大电流纹波,且在实际中,电感量值不能过度减小,否则会影响整个系统的稳定性。

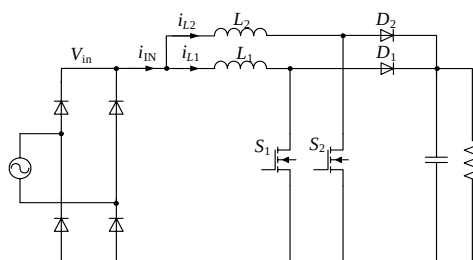


Fig.3 Main circuit of interleaved Boost PFC
图3 交错并联 Boost PFC 主电路

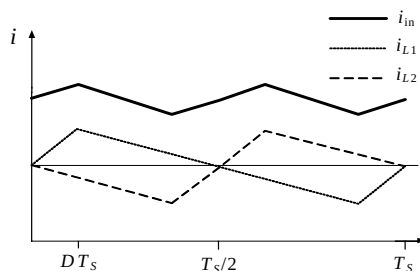


Fig.4 Inductor ripple currents and input ripple current of the interleaved Boost PFC
图4 交错并联Boost PFC的电感纹波和输入电流纹波

1.2 三电平技术

使用Boost三电平^[8-9](Three-Level, TL)可以减小电感,提高等效开关频率,从而减小整个变换器的体积。图5为三电平PFC的主电路示意图。从图中可以看出,三电平PFC变换器在原有PFC变换器的基础上增加了一个开关管和均压电容。两开关管串联在一个支路上,使每个开关器件的电压应力降低了一半。

对单相Boost PFC变换器电感电流及TL Boost PFC变换器电感电流进行分析。式(1)为单相Boost PFC变换器电感电流最大纹波表达式,式(2)为TL Boost PFC变换器电感电流最大纹波表达式^[10-12]。

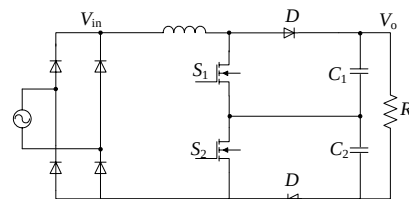


Fig.5 Main circuit of Three-Level PFC
图5 TL PFC主电路

$$\Delta i_{\max} = \frac{V_0 T_s}{4L} \quad (1)$$

$$\Delta i_{\max, TL} = \frac{V_0 T_s}{16L} \quad (2)$$

式中: V_0 为输出电压; T_s 为开关周期; L 为滤波电感。

对比式(1)~式(2)可知, TL Boost PFC 变换器可以在不提高开关频率的前提下, 将电感量减小至1/4, 从而可以在不增加电流纹波的前提下极大地减小电感体积。

1.3 交错式三电平PFC拓扑

为在改善输入电流过零畸变的同时, 尽量减小变换器开关器件的电压电流应力和电感体积, 本文提出了使用交错式TL PFC变换器的拓扑。图6为交错式TL PFC主电路的拓扑结构。图中, L_1 和 L_2 是量值相同的升压电感, S_1, S_2, S_3, S_4 为开关管, D_1 和 D_2 均为二极管, C_1 和 C_2 为2个输出分压电容, 假设其容量很大且相等, 电压均为输出电压 V_0 的一半。 S_3 的驱动信号相位滞后 S_1 的驱动信号 $T/4$, S_2 的驱动信号相位滞后 S_3 的驱动信号 $T/4$, S_4 的驱动信号相位滞后 S_2 的驱动信号 $T/4$ (T 代表一个开关周期)。

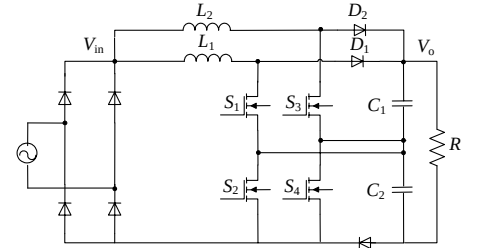


Fig.6 Main circuit of interleaved Three-Level PFC
图6 交错式TL PFC主电路

对变换器工作情况进行分析。

1) 当占空比(D) ≥ 0.5 时, 变换器工作情况如图7所示。

a) $t_0 \sim t_1$ 段, 除开关 S_3 外, 其他开关管均导通;

b) $t_1 \sim t_2$ 段, 开关 S_3 闭合, S_2 关断, 电感 L_1 支路电流对 C_2 充电;

c) $t_2 \sim t_3$ 段, 开关 S_2 闭合, S_4 关断, 电感 L_1 支路工作情况同 $t_0 \sim t_1$ 段, 电感 L_2 支路对 C_2 充电, 电流下降量同 $t_0 \sim t_1$ 段;

d) $t_3 \sim t_4$ 段, 开关 S_4 闭合, S_1 关断, 电感 L_1 支路电流对 C_1 充电, 电流下降量同 $t_1 \sim t_2$ 段。电感 L_2 支路工作情况同 $t_1 \sim t_2$ 段。

2) 当 $D < 0.5$ 时, 变换器工作情况如图8所示。

a) $t_0 \sim t_1$ 段, 只有开关 S_1 导通, 电感 L_1 支路电流对 C_2 充电;

电感电压 $V_{L1} = V_{in} - \frac{1}{2}V_0$, 电感电流线性上升; 电感电压 $V_{L2} = V_{in} - V_0$, 电感电流下降;

b) $t_1 \sim t_2$ 段, 只有开关 S_3 导通, 电感电压 $V_{L1} = V_{in} - V_0$, 电感电流下降; 电感 L_2 支路对 C_2 充电, 电感电压 $V_{L2} = V_{in} - \frac{1}{2}V_0$, 电感电流上升;

c) $t_2 \sim t_3$ 段, 只有开关 S_2 导通, 电感 L_1 支路电流对 C_1 充电, 电感电流上升量同 $t_0 \sim t_1$ 段; 电感 L_2 支路工作情况同 $t_0 \sim t_1$ 段;

d) $t_3 \sim t_4$ 段, 只有开关 S_4 导通, 电感 L_1 支路工作情况同 $t_1 \sim t_2$ 段; 电感 L_2 支路对 C_1 充电, 电感电流上升量同 $t_1 \sim t_2$ 段。

很明显, 虽然交错式TL PFC变换器为二电感支路并联, 每个支路上串联2个开关管, 但每个电感支路互不影响, 均满足式(3):

$$\frac{V_0}{V_{in}} = \frac{1}{1-D} \quad (3)$$

而对于每一支路, 其运行模式与单个三电平变换器运行模式相同。显然, 交错式TL PFC变换器集合了交错并联技术和三电平技术的特点, 弥补了交错并联拓扑只能改善输入电流过零畸变, 而无法提升变换器的其他性能的不足。对于控制电路, 在不改变原有Boost PFC控制电路的基础上, 只需增加3个延迟电路即可。

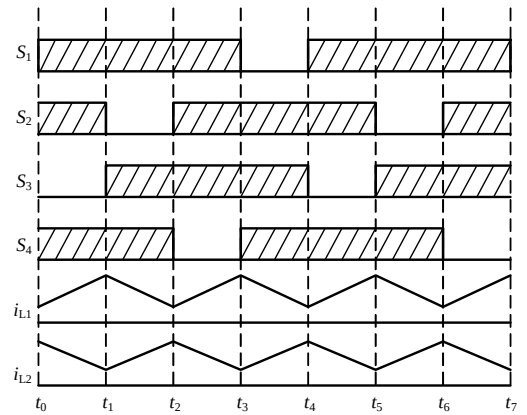


Fig.7 Waveform of interleaved TL PFC when $D \geq 0.5$
图7 $D \geq 0.5$ 时交错式TL PFC波形

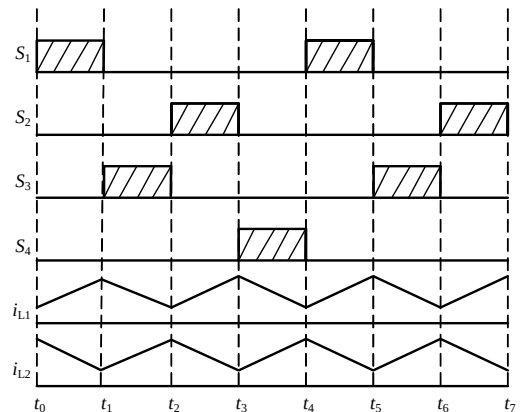


Fig.8 Waveform of interleaved TL PFC when $D < 0.5$
图8 $D < 0.5$ 时交错式TL PFC波形

2 仿真验证

对交错式三电平变换器进行仿真,将电网频率设置为400 Hz,电感量设置为0.25 mH,输入电流波形如图9所示。与图2相比可知,输入电流过零畸变得到了很大改善,并且输入电流纹波明显减小,仿真结果达到了预期效果。

将输入电流波形和两电感电流波形一同显示出来,如图10所示。图中:(a)为输入电流波形,(b),(c)分别为两电感电流波形。可以看出,交错并联后的输入电流纹波比单个支路的TL PFC的电流纹波更小,支路电流近似为输入电流的1/2,从而减小了开关器件的电流应力,而各个开关器件的电压应力也减小了一半。这为PFC变换器功率等级的增加提供了一种思路。

3 结论

随着电网频率的增加,输入电流过零畸变会变得非常严重,过零畸变的发生,将会导致功率因数下降。交错技术可以有效改善输入电流过零畸变,但不能有效减小电感量值和开关器件的电压应力。采用交错式三电平技术能弥补上述不足,可以改善输入电流过零畸变,并且降低变换器开关器件的电压电流应力,减小电感量值。但交错式三电平技术也存在不足之处:a) 元件数量较多,成本提高,可靠性降低;b) 由于不同电路之间的电流分配问题,控制较复杂。

参考文献:

- [1] 张占松,蔡宣三. 开关电源的原理与设计[M]. 北京:电子工业出版社,1998.
- [2] 钱照明,何湘宁. 电力电子技术及其应用的最新发展(一)[J]. 中国电机工程学报,1997,17(6):361-366.
- [3] 钱照明,董伯藩,何湘宁. 电力电子技术及其应用的最新发展(二)[J]. 中国电机工程学报,1998,18(3):153-162.
- [4] 李勇伟,孙筱琳,王志海,等. 开关电源的有源功率因数校正电路设计[J]. 电源技术应用,2007,10(10):13-17.
- [5] 陆治国,邓文东,杨雪松,等. 带有源浮充平台的单相功率因数校正变换器[J]. 电网技术,2007,31(16):67-71.
- [6] 张梅,王志强. 交错技术在单相功率因数校正中的应用[J]. 电工技术杂志,2002(11):47-49,55.
- [7] Cheng D K W, Liu X C, Lee Y S. A new modified boost converter with ripple free input current by using coupled inductors[C]// Proc. IEEE Int. Conf. Power Electronics and Variable Speed Drives. London, U K: [s.n.], 1998:592-599.
- [8] 曲小慧,阮新波. 单相 PFC 变换器输入电流过零畸变的改善方法[J]. 电气技术,2006(3):66-71.
- [9] 王鸿雁,陈立烽,江泓,等. 单相多电平功率因数校正变换器应用的实验研究[J]. 中国电机工程学报,2004,24(11):28-33.
- [10] 冉汉政,曾志斌. 用于T型谐振变换器的耦合电感设计与仿真[J]. 信息与电子工程,2008,6(2):88-91.
- [11] 张卫平,吴兆麟,赵徐森,等. 功率因数校正器的三频分析法[J]. 电子学报,1997,11(3):46-48.
- [12] 赵锡钧. 抗高冲击阻抗变换器的设计[J]. 兵工自动化,2000(2):52-53.

作者简介:



李历波(1963-),男,重庆市人,硕士,高级工程师,主要从事电力企业生产和管理。
email: lqzheng64@cqu.edu.cn.

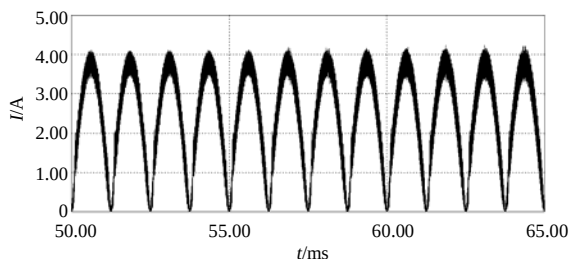


Fig.9 Input current waveform of interleaved TL PFC in $f=400$ Hz and both $L=0.25$ mH

图9 电网频率400 Hz,两电感均为0.25 mH时,交错TL PFC输入电流波形

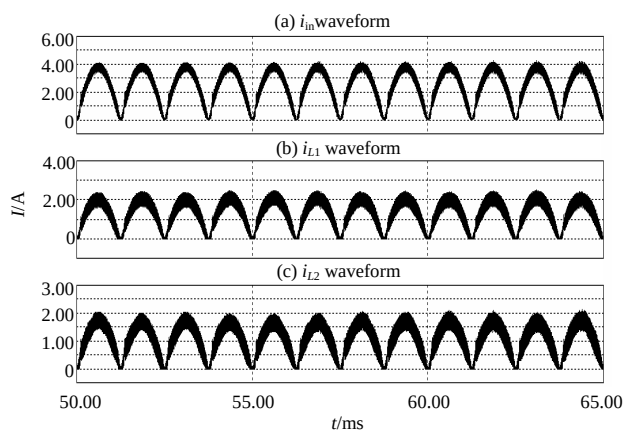


Fig.10 Input current and two inductors' current waveforms of interleaving TL PFC at $f=400$ Hz and both $L=0.25$ mH

图10 电网频率400 Hz,两电感均为0.25 mH时,交错TL输入电流与两电感电流波形

李杨(1963-),男,四川省广元市人,硕士,高级工程师,主要从事电力系统自动化工作。

刘琦(1984-),男,重庆市人,在读硕士研究生,主要从事电力电子技术应用。