文章编号: 1672-2892(2012)06-0748-06

# 半导体器件辐射效应研究

刘忠立 a,b

(中科院 a.微电子研究所, 北京 100029; b.半导体研究所, 北京 100083)

摘 要:在回顾半导体器件辐射效应取得丰富研究成果的基础上,介绍近年来半导体辐射效应研究的一些动向,其中包括航空及地面环境的单粒子效应、综合辐射环境下的辐射效应、化合物半导体器件的单粒子效应、光电器件的辐射效应、功率半导体器件的辐射效应、绝缘体上硅 (SOI)CMOS集成电路的辐射效应及混合信号电路辐射加固设计技术,给出了一些典型的研究结果, 并指出在这些效应方面应该继续研究的方向。

**关键词:** 半导体器件; 抗辐射加固; 研究动向 中图分类号: TN386.1 **文献标识码:** A

# Research trends of radiation effects in semiconductor device

LIU Zhong-li<sup>a,b</sup>

(a.Institute of Microelectronics, CAS, Beijing 100029, China; b.Institute of Semiconductors, CAS, Beijing 100083, China)

**Abstract:** Basing on the retrospect for rich research fruits of radiation effects in semiconductor device, this paper introduces some research trends of radiation effects in semiconductor devices, such as single event effects in avionics and on the ground, radiation effects in synthetic radiation environments, single event effects in compound semiconductor devices, radiation effects in photoelectric devices, radiation effects in photoelectric devices, radiation effects in Silicon on Insulator(SOI) CMOS integrated circuits and design techniques of radiation hardening for mixed-signal circuits. Some typical research results are given and some research directions which should be continued also are pointed out.

Key words: semiconductor device; radiation hardening; research trends

1945年美国在日本的广岛和长崎投下第1颗原子弹,造成重大核环境灾害。1946年国际原子能委员会对原 子能的发展控制失败,在以苏联和美国为首的2大阵营对垒形式下,美国的Sandia公司从Los Alamos实验室分 离出来,从事辐射效应的研究。1962年美国通讯卫星 Telstar显示出半导体器件对电离辐射的易损性,由此开始 了半导体器件辐射效应的研究。半个多世纪以来,半导体器件辐射效应的研究取得了很大的成绩,在空间辐射环 境及半导体器件辐射效应的机理方面,已有了深刻的认识,而微电子器件的辐射效应研究更为广泛。但是随着社 会不断发展,科技不断进步,对半导体器件辐射效应研究的要求也越来越高,越来越广泛,并且不断出现新的研 究动向。本文的目的在于,对其中一些动向做提纲式的介绍,为半导体器件辐射效应的研究提供参考。

#### 1 航空及地面的单粒子效应

航空及地面的单粒子效应研究起步相对较晚,大约在 2000 年左右才开始形成真正的指导性文件(美国国家航空航天局的 JESpgq),通过多年航空及地面的单粒子效应研究已积累了一定的认识。首先认识到,大气及地面存在的辐射环境对半导体器件也是有影响的。已经搞清楚,虽然在大气顶层进入的银河宇宙射线(Galaxy Cosmos Ray, GCR)的通量仅为 0.1 粒子/cm<sup>2</sup>·s,但到达飞机飞行高度时,由于 GCR 同大气层的氮和氧原子相互作用产生的二次粒子通量则达到 100 粒子/cm<sup>2</sup>·s,继而达到海平面时由于粒子被吸收,粒子通量又降至 1 粒子/cm<sup>2</sup>·s。各种二次宇宙射线中,有 3 种粒子:中子、质子和 Π 介子,可以产生单次事件翻转(Single Event Upset, SEU),其中中子在大气中及在地面具有最高的通量。

大气中的粒子能量分布通常用微分通量(每单位能量的通量)与能量的关系描述<sup>[1]</sup>。若将 *E*>10 MeV 能量的微 分通量积分,积分通量约为 5 600 n/cm<sup>2</sup>·h,在地面降低约 300 倍,约为 20 n/cm<sup>2</sup>·h。对于 *E*>500 MeV 的通量,大 气中约有 25%的质子,而它的单次事件效应(Single Event Effect, SEE)的器件截面同中子类似,因而可不作特殊 考虑。Π介子的通量很小,一般可以忽略。

同空间的重离子 SEE 影响类似,航空高度中中子引起的 SEE 有类似表征方法。例如器件 SEU 的截面,其单位是 cm<sup>2</sup>/器件或 cm<sup>2</sup>/位。至今所获得的实验数据仍然较少,而且主要是采用单能量质子束得到的,因为世界上 多数高能加速器都包含质子,而单能量中子的获得是很困难的。根据美国洛斯阿拉莫斯国家实验室的 WNR 模拟 机等的质子(*E*>200 MeV)的实验结果,曾将 SRAM 及 DRAM 的 SEU 截面数据绘制成曲线<sup>[2]</sup>。从绘制的曲线可知, 其 SEU 的截面大部分在 1×10<sup>-13</sup> cm<sup>2</sup>/位左右,最宽的偏差在 3×10<sup>-14</sup> cm<sup>2</sup>/位~3×10<sup>-13</sup> cm<sup>2</sup>/位范围内。SRAM 的行 为不很单调,而 DRAM 的 SEU 的易损性随年份则呈减小趋势,且减小越来越快。主要原因是尺寸的减小,因为同样的存储单元中的存储电容面积减小了,由此每位的 SEU 截面减小了。更有意思的是堆叠电容在减小 SEU 截面方面很有效,而 IBM 公司的槽型电容减小 SEU 截面更有效。这些结论对空间用的存储器辐射加固研究也是很有用的。

航空及地面的半导体器件辐射效应的研究仍有待深化,主要研究内容包括:更进一步认识辐射环境,易损性的半导体器件的辐射效应机理研究,辐射实验及其器件的加固研究。

#### 2 综合辐射环境下的辐射效应

综合辐射环境下的半导体器件辐射效应研究具有重要的现实意义,因为半导体器件面临的实际辐射环境往往

是几种辐射并存的,例如核爆炸及反应堆中产生的辐射环境, 同时含有中子及γ光子。2种辐射产生的效应并非毫无关系, 其相互作用值得研究。曾有人对 GaAs MESFET 用中子及γ按 不同辐照次序进行辐照,结果表明,在相同的中子注量和γ剂 量下,先中子后γ辐照对器件造成的损伤比先γ后中子辐照要 严重得多,证明中子造成的位移缺陷对γ辐照的电离总剂量效 应产生了影响。

另外一个有趣的例子是,单离子的辐照也可能造成类似于 总剂量的稳态损伤,特别是对于短沟道的 NMOS 器件。图 1 给出一个 W/L=20 μm/0.1 μm 的部分耗尽(Partial Depletion, PD)SOI NMOS 器件在经重离子辐照前后漏特性的变化<sup>[3]</sup>。

一些实验表明,半导体器件综合辐射效应比较复杂,除了 不同的综合辐射环境以外,同半导体器件的材料、器件类型及 结构关系密切,研究不同器件在不同综合环境下的辐射效应, 是一个值得重视的研究动向。

#### 3 化合物半导体器件的单粒子效应

多年的研究表明,化合物半导体器件例如 GaAs 器件,由于不存在 Si MOS 器件中的栅 SiO<sub>2</sub>绝缘层,因此具有很强的抗总剂量电离辐射能 力,一般的 GaAs 器件抗总剂量水平不低于 1M Rad(GaAs)。但是研究也 表明,GaAs 器件及电路对单粒子效应却相当敏感,特别当电路工作频 率提高及器件尺寸缩小时尤其如此。图 2 给出一个 GaAs 耗尽/增强金属 肖特基场效应晶体管(E/D MESFET)数字电路锁存器的重离子 SEU 截面 同线性能量传输(Linear Energy Transfer,LET)的关系曲线。这个电路的 SEU LET 阈值仅为 1.3 MeV·cm<sup>2</sup>/mg,饱和截面为 9.2×10<sup>-6</sup> cm<sup>2</sup>,对应的 翻转率为 5.7×10<sup>-4</sup>/位·天<sup>[4]</sup>,相当易损。缓解数字电路的 SEU,尽管可 以在设计上采用冗余或者纠错的方法,但往往因这些方法在芯片面积、 功耗及速度特性方面的牺牲而受到限制。



Fig.1 Measured drain characteristics before and after heavy particles exposure of SOI NMOS with W/L=20/0.1 μm 图 1 W/L=20/0.1 μm 的 PD SOI NMOS 器件在经重离子辐 照前后漏特性的变化



对于 GaAs FET 器件,一个可行的方法是在器件有源区下面加一层低温生长的缓冲 GaAs 层,由于此层 GaAs 具有很短的载流子寿命,单离子产生的载流子快速复合,从而不被敏感结点收集,而有效增加了器件 LET 阈值。 化合物半导体器件的单粒子效应,必须从材料特性、器件结构、辐射效应机理的认识入手,有针对性地采取对策, 方能取得缓解 SEE 效应的效果。由于新的化合物材料如 GaN 和 InP 等的应用已逐步提到日程,其辐射效应及器 件加固的研究,也将成为重要的研究对象。

### 4 光电器件的辐射效应

这里要提到 2 类光电器件,一类是光电耦合器,另一类是电荷耦合器件(Charge Coupled Devices, CCD)及 CMOS 图像传感器,它们是在空间技术中最常用的光电器件。光电耦合器用来实现隔离不同电路之间的耦合,主要由发光二极管(Light-Emitting Diode, LED)、光电探测器、放大电路及光耦合媒质构成,见图 3。

光电耦合器的构成复杂,致使其辐射效应也较复杂。由于它必须 采用大面积的光电二极管,因此对单粒子效应甚为敏感。研究表明, 一种 HCPL5&31 光电耦合器离子入射角不同,其 SEU 截面也不同, 见图 4<sup>[5]</sup>。

总剂量辐射对光电二极管、放大电路及耦合媒质都可能造成影响,而位移效应主要对 LED 有损伤,必须分析光电耦合器的具体组成,并进行深入细致的综合分析,才能达到加固的目的。CCD 及 CMOS 有源像素传感器(Active Pixel Sensors, APS)都是由像素光电探测器阵列(光电二极管或 MOS 电容)构成的成像器件,它们的主要差别在于光产生的电荷信号读出方式不同。在 CCD 中,用有几个不同相位(2,3 或 4 相)的电极将光产生的电荷从 1 个像素最终转移至输出的放大器,而 APS 则是利用连接到每个像素的晶体管及移位寄存器依此将光产生的电荷传送到输出,其工作类似于动态随机存储器(DRAM)。为了使连接到有大电容地址线的探测器信号不至衰减,每 1 行像素需要有 1 个放大器。APS 可以在片上同时集成 AD 转换器,这是它相对于 CCD 的一大优点。





尽管 CCD 在成像质量方面仍有优势,但随着 CMOS 加工工艺的进步,APS 成像质量不断提高,而 APS 又 具有功耗低及价格便宜等其他优点,其应用越来越广泛。由于这 2 种器件的关键成份均有 SiO<sub>2</sub>绝缘体构成的 MOS 电容,因而对总剂量电离辐射都是敏感的,敏感参数主要是辐射引起的暗电流、电容的平带电压变化,在 CMOS APS 中还可能是产生的寄生漏电电流。对于 CCD 器件的加固可用减薄 MOS 电容 SiO<sub>2</sub>厚度,或采用 SiO<sub>2</sub>和 Si<sub>3</sub>N<sub>4</sub> 复合介质进行总剂量辐射加固。对于 APS,主要利用超深亚微米 CMOS 的超薄栅介质,使得器件具有很高的抗 总剂量电离辐射能力。

位移损伤形成硅带隙内产生暗电流的俘获中心, 使 CCD 及 APS 的暗电流增加, 除此以外, 位移损伤形成的俘获中心会降低 CCD 的 电荷转移效率, 从而影响成像质量, 而在 APS 中, 由于信号直接从像 素读出, 对中子及质子有较强的抗辐射能力。

为了使得高特性的 CCD 及 APS 能很好地用于空间辐射环境,仍 然有很多研究工作需要继续进行,因而它们也成为半导体器件辐射效 应的重要研究对象。

## 5 功率半导体器件的辐射效应

由于功率 MOSFET 比双极功率器件具有更高的工作速度,且漏 源电流具有负的温度系数、无二次击穿以及具有驱动电路简单等优 点,因此在空间等军工领域得到越来越广泛的应用。



Fig.5 Threshold voltage shift versus total ionizing dose for power MOSFET

图 5 功率 MOSFET 阈值电压的变化随总剂量 的关系

功率 MOSFET 具有 MOSFET 的典型电离辐射总剂量效 应,由于功率 MOSFET 具有较厚的栅 SiO<sub>2</sub>,其表现更为显著。 图 5 绘出了加固(IRH2f4)及非加固(IRF440)器件的阈值电压随 总剂量的变化曲线,可以看出加固器件的明显效果及低剂量 率辐照对界面态有影响。

总剂量的另外2个影响,是随总剂量增加,界面态增加,导致沟道迁移率减小,以及由于产生的被俘获的空穴陷阱电荷导致结表面势变化而使器件击穿电压下降。

除了总剂量效应以外,单粒子效应对功率 MOSFET 也有损伤,其中有 2 个重要的效应。首先是单粒子烧毁(Single Event Burnout, SEB),它是由重离子入射在截止时的 N 沟道器件寄 生双极晶体管产生的再生电流造成的。器件截止时漏源处于

高电压,辐射产生的电流足以使漏源短路,导致 N 沟功率 MOSFET 烧毁。 图 6 给出一个典型的功率 MOSFET 在铜离子照射下引起的 SEB 截面同器 件漏源电压的关系<sup>[6]</sup>。

另一个单粒子效应是单粒子栅捕获(Single Event Gate Rupture, SEGR), 它的后果是使器件的栅绝缘体击穿。重离子入射在栅漏重叠区,在其 Si 表 面产生的电荷被栅 SiO<sub>2</sub>捕获,导致栅 SiO<sub>2</sub>的击穿电压降低,形成的栅漏电 流使栅漏间的 SiO<sub>2</sub>破坏。图 7 给出一个典型的功率 VDMOS 的 SEGR 与漏 源偏压的关系<sup>[7]</sup>。

随着功率 MOSFET 结构的不断改进及新的功率器件如 IGBT 等的推广应用,其辐射效应的研究更有重要的意义。

## 6 SOICMOS 集成电路的辐射效应

在超深亚微米 CMOS 的发展中, SOI 技术具有特别的优势。 SOICMOS 适合于高速、低压及低功耗的超大规模集成,尤其采 用超薄 Si 膜的 FDSOI 技术更是如此。

SOI 相对体硅,由于器件之间的隔离良好,场区无体硅,无底面 p-n 结,因而抗瞬态剂量率及抗单粒子辐射效应的能力具有优势。但是对于总剂量效应,SOI 中埋氧化物缺陷因辐射导致NMOS 器件的背沟道阈值变化,使电流特性变坏。图 8 给出 SOI MOSFET 背沟阈值电压与辐射的总剂量关系。从图中可以看出,背栅为正 15 V 时是恶劣偏置,-90 V 时则引起背沟阈值电压的反弹。对于部分耗尽 SOI,背沟效应导致沟道漏电电流增加,对于全耗尽 SOI 则使 n 沟 MOS 的阈值电压产生大的变化。

对于 SOI CMOS 总剂量效应的加固,背沟寄生 MOS 管的加

固是关键,SOI 在抗单粒子辐射方面因浮体及寄生双极晶体的存在而变得复杂, 特别当器件尺寸缩小,SOI 与体硅电路的 LET 阈值差别减小,其优势主要表现在 饱和翻转截面方面,见图 9。

如果不采用体引出, FDSOI 抗单粒 子特性优于 PDSOI, 而采用体引出的 PDSOI 电路则可以大大改善抗单粒子性 能,见图 10<sup>[8-9]</sup>。在 SRAM 电路中,采 用改进的存储单元提高其抗单粒子性能 十分有效,它是今后重要的研究方向。









Fig.8 Back channel threshold voltage versus total dose for SOIMOSFET图 8 SOIMOSFET 背沟阈值电压同总剂量的关系



Fig.9 LET threshold and saturated cross section in non-hardened SOI and bulk-Si circuits versus the time of technology generation

图 9 非加固的 SOI 及体 Si 电路的 LET 阈值和饱和翻转截面同技术年代的关系

从加固的 SOI 材料着手,结合器件研究,减小背沟道对辐射效 应影响。对于单粒子效应,主要从电路单元结构入手,例如采用 改进存储单元提高其抗单粒子性能等行之有效的方法进行研究。

## 7 混合信号电路的辐射加固设计技术

利用电路设计加固技术改善电路的抗辐射性能,已成为辐射 加固研究的一个重要方向,对于高特性混合信号电路,这种方法 可以利用先进的代工线,无需增加工艺加固的成本,便可以取得 良好的效益。虽然随着特征尺寸减小,CMOS器件的栅绝缘体厚 度减小,器件阈值电压受总剂量辐射的影响也减小,标准的数字 电路抗总剂量的压力也随之减小。但是对于混合信号中的模拟电 路,即使是一个很小的阈值电压变化,也可能导致电路失效。



图 11 给出一个共栅共源放大器的例子,这个电路依靠晶体

管 M6 构成的电流镜来调节 M2 的偏压,由于 M6 的 W/L(宽长比)需设计成 M2 的 1/4,随着总剂量的增加,M6 同 M2 的阈值逐渐偏离,见图 12,导致 M1 被驱动至非饱和区,最后导致整个电路的输出阻抗下降。

采用图 13 的加固设计可以解决上述问题<sup>[10]</sup>,这个电路用 M7 至 M11 几个晶体管代替了 M6,通过分析及计算,可以选择几个晶体管的尺寸使 M1 的漏源电压随总剂量变化而不变。



混合电路的单粒子效应是一个较为复杂的研究课题,尤其对器件尺寸缩小的高特性混合信号集成电路更是如此。对于数字电路的 SEU 影响,目前多采用三模冗余的设计来缓解,这种在一个功能电路中增加二路信号并通过表决电路使 SEU 的破坏率减小的方法,尽管芯片面积、功耗等均有所增加,但仍然为一些用户所欢迎。除了这种空间的冗余,也常常用时间上的冗余来缓解电路 SEE。例如在关键节点增加最大的充电或放电电流,使其在工作波形转换时间之内便将 SEE 电路释放以减小其产生错误的可能性。对于 SRAM 中的典型存储单元,可以在关键节点附加电阻及电容,它可以降低翻转时间,从而缓解 SEU。

同数字电路相比,模拟及射频(Radio Frequency, RF)电路在 SEE 的加固方面有不同的特点。空间及瞬态冗余技术一般不适用,常常只有将关键节点的 SEE 电荷释放,以及将瞬时滤波同合适的元件设计结合起来。另外,电路的布局选择可以影响电路对 SET 的影响,必须仔细分析。模拟电路中有更多的 SEE 现象及其对策有待研究,它直接相关于高特性混合信号辐射加固水平的提高。

## 8 结论

本文针对半导体器件辐射效应研究已取得丰硕研究成果的现状,结合工业部门、科技领域中广泛使用的半导体器件,简要介绍了辐射效应的研究动向,指出各方面涉及的重要研究内容以及需要更深入研究的问题。作者深信,对这些动向进行更深入的工作,必将在半导体器件辐射效应的研究领域中取得更加突破性的进展。

### 参考文献:

- Wilmot N Hess, Wade H Patterson, Roger Wallace. Cosmic-Ray Neutron Energy Spectrum[J]. Physical Review Online Archive, 1959, 116(2):445-457.
- [2] Ziegler J. Silicon Diagnosis, Review of Accelerated Testing of Modern SRAMs[C]// Short Course Presentation, RADECS 2001, 6th European Conference on Radiation Effects on Components and Systems. Grenoble, France: [s.n.], 2001.
- [3] LIU Zhongli, HUANG Ru, GAO Jiantou, et al. Single Event Effects Resulted by Parasitic Structures of MOS Transistors in SOI CMOS IC and Their Hardness[C]// 2010 10th IEEE International Conference on Solid-State and Integrated Circuit Technology. Shanghai: [s.n.], 2010:2074-2076.
- [4] Hughlock B W, LaRue G S, Johnston A H. Single-Event Upset in GaAs E/D MESFET Logic[J]. IEEE Transactions on Nuclear Science, 1990,37(6):1894–1901.
- [5] Reed R A, Poivey C, Marshall P W, et al. Assessing the Impact of the Space Radiation Environment on Parametric Degradation and Single Event Transients in Optocouplers[J]. IEEE Transactions on Nuclear Science, 2001,48(6):2202-2209.
- [6] Titus J L, Wheatley C F. Experimental Studies of Single-Event Gate Rupture and Burnout in Vertical power MOSFETs[J]. IEEE Transactions on Nuclear Science, 1996,43(2):533-545.
- [7] Mouret I, Calvel P, Allenspach M, et al. Measurement of a Cross-Section for Single-Event Gate-Rupture in Power MOSFETs[J].
  IEEE Electron Device Letters, 1996,17(4):163-165.
- [8] Olivier Musseau, Veronique Ferlet Cavrois. Silicon on Insulator Technology: Radiation Effects[C]// 38th Annual International Nuclear and Space Radiation Effects Conference. Vancouver, B C, Canada: [s.n.], 2001.
- [9] Ferlet Cavrois V, Gasiot G, Marcandella C, et al. Insights on the Transient Response of full and Partially Depleted SOI Technologies under Dose Rate Irradiations[J]. IEEE Transactions on Nuclear Science, 2002,49(6):2948-2956.
- [10] CHRISTOPHER F E,WILLIAM R W,MARK B,et al. A multibit ∑∆ modulator in floating-body SOS/SOI CMOS for extreme radiation environments[J]. IEEE Journal of Solid-State Circuits, 1999,34(7):937–947.

## 作者简介:



**刘忠立**(1940-),男,武汉市人,研究员,博士生导师及博士后合作导师,研究方向为半导体器件 及电路的设计和制造,半导体器件及电路的辐射效应和加固技术。我国第1只 MOSFET 及 JFET 的研 究骨干,国际注氮隔离 SOICMOS 的发明者,著有专著4本、译著2本,已发表论文140余篇。负责 的研究课题 2 次获中科院科技进步二等奖,1 次获国防光华科技进步个人二等奖.email:liuzl@ semi.ac.cn.

\*\*\*\*\*

# 2012年度《信息与电子工程》优秀论文及作者名单

- 狄佳茜 《感知无线电ad hoc网络基于干扰的路由》
- 蒋 冶 《一种兼容Turbo码的LDPC解码器》
- 陆俊江 《一种雷达信号处理多任务调度算法》
- 王甲峰 《基于特征值分解的频移键控信号检测与识别》
- 王 亮 《一种单粒子翻转机制及其解决方法》
- 张文娟《屏蔽空间电离总剂量的CMOS IC封装》