Journal of Terahertz Science and Electronic Information Technology

文章编号: 2095-4980(2014)02-0238-05

3 GHz~5 GHz CMOS 超宽带低噪声放大器分析与设计

唐江波

(广西壮族自治区 龙潭医院, 广西壮族自治区 柳州 545005)

摘 要:采用 TSMC 公司的 0.18 μm CMOS 工艺,设计了一款具有带外抑制功能的超宽带低噪声放大器(UWB LNA),电路基于窄带 PCSNIM LNA 拓扑结构,并利用二阶切比雪夫滤波器和带外抑制电容代替传统输入匹配网络。电路由 1.8 V 直流电源供电,功耗约为 11.5 mW。仿真结果表明, 在 3 GHz~5 GHz 的超宽带频段内,平均正向增益约为 13.9 dB,输入、输出回波损耗 S₁₁和 S₂₂分别 小于-13 dB 和-15 dB,最小噪声系数仅为 0.997 dB, 三阶交调点 IIP3 均值为 5.40 dB。此外,反向 隔离度 S₁₂和稳定性 StabFact1 等性能指标也取得了不错的仿真效果。

关键词:超宽带;低噪声放大器;二阶切比雪夫滤波器;带外抑制电容 中图分类号:TN710;TN432 文献标识码:A doi: 10.11805/TKYDA201402.0238

Analysis and design of a 3 GHz-5 GHz CMOS Ultra-Wideband Low Noise Amplifier

TANG Jiang-bo

(The Guangxi Zhuang Autonomous Region Longtan Hospital, Liuzhou Guangxi 545005, China)

Abstract: A Ultra-Wideband Low Noise Amplifier(UWB LNA) with out-band suppression function is designed by using the TSMC 0.18 μ m CMOS process. The circuit is based on narrow-band PCSNIM LNA topology, and a second-order Chebyshev filter and out-band suppression capacitor are used to replace the traditional input matching network. The consumption of LNA is about 11.5 mW at 1.8 V DC power supply. In the 3 GHz-5 GHz UWB frequency band, the simulation results are showed in the forward gain about 13.9 dB, the input reflection coefficient S_{11} , output reflection coefficient S_{22} are below -13 dB and -15 dB, respectively; the minimum noise figure only 0.997 dB; the third-order intercept point IIP3 averages at 5.40 dB. In addition, some other satisfactory results are obtained in the reverse isolation S_{12} and the stability StabFact1 etc.

Key words: Ultra-Wideband; Low Noise Amplifier; second-order Chebyshev filter; out-band suppression capacitor

超宽带(UWB)技术具有传输速率快、安全性高、带宽频率宽、功耗低等许多优点,自 2002 年美国联邦通信 委员会为无线通信系统开放了 7 500 MHz(3.1 GHz~10.6 GHz)的民用频段以来,UWB 引起了国内外各大研究机构 和高校的兴趣和关注,成为炙手可热的研究热点,并迅速在图像监控系统、高速家用、商用无线网络和探地雷达 等领域得到了广泛应用^[1-2]。在 UWB 无线接收系统中,低噪声放大器(LNA)是射频前端最重要的第 1 级,有着特 别重要的意义,即:尽可能放大从射频天线接收到的微弱信号,并尽量低地引入额外噪声,同时还要兼顾噪声性 能、正向增益和输入输出匹配等性能指标。此外,线性度和灵敏度也是衡量 LNA 性能好坏的 2 个重要指标,以 确保系统能在较大的信号动态范围内正常工作。

LNA 滤波器输入匹配结构目前较为流行,从国内外研究成果来看,在输入端添加带通或高通滤波器后,系统的带宽、噪声系数(Noise Figure, NF)和增益性能较优越,然而回波损耗较高,功耗和版图等方面也不够理想^[3-4]。 鉴于窄带 PCSNIM LNA 技术在输入输出回波损耗、功耗和线性度等性能方面比较优越,而切比雪夫滤波器的噪声性能较好,并且能在很宽的频带内实现较好的增益平滑度和稳定性,因此本文思路是将二阶切比雪夫滤波器结构取代传统的 PCSNIM LNA 输入匹配网络,然后在输出端引入输出缓冲器,以达到提高电路稳定度和扩展输出带宽的目的。实验结果表明,各项性能指标均取得了不错效果。

1 电路设计

设计的电路见图 1,其中偏置电路由 I DC、晶体 管 M_3 和 R_1 构成, 偏置电流由 I DC 提供, I DC=60 μ A, 晶体管 M_1 与 M_3 在直流工作时形成电流镜; 电阻 R_1 取 值为 2 500 Ω ,可用来补偿 M_3 的栅源极电容(C_{gs})效应; M_2 与 M_1 一样,皆采用 NPN 型 CMOS 晶体管, M_2 的作 用是减少 M_1 的 Miller 效应,并能增加反向隔离度;源 简并电感 L_s用来实现噪声和输入阻抗的同时匹配,不 过由于设计版图和噪声性能的限制, L_s值不能太大, 而 附加电容 C。的引入可适当降低 L。值; Lm为级间匹配, 用以改善 C_e 导致的增益下降; C_1 和 L_1 并联 LC 网络组 成二阶低通滤波器结构,并与 CRL产生额外传输零点, 用于改善带外抑制能力; 栅极电感 L_g,L_s与 M₁的 C_{gs}串 联组成高通滤波器结构; C4,L4和 Rd组成并联低 Q 值结 构,其起到减少输出回波损耗和增强增益平滑度等作 用; 晶体管 M₄为输出缓冲器, 用来提高电路稳定度和 扩展输出带宽;电容 C2和 C3用作隔直流通交流信号。

1.1 输入匹配分析

本文采用二阶切比雪夫滤波器结构,比起三阶结构而言,其 具有更好的噪声性能和更小的设计版图^[5],UWB LNA 小信号输入 等效电路见图 2,其输入阻抗 Z_{in}为:

 $Z_{in} = L_g s + L_s + 1/(C_e + C_{gs}) + g_m L_s / (C_e + C_{gs})$ (1) 当输入网络谐振匹配时,实部满足: $g_m L_s / (C_e + C_{gs}) = \omega_{\Gamma} L_s = R_s = 50 \Omega$ (2)

式中 g_m 为 M_1 的跨导。设 $C_t=C_e+C_{gs}$, $C_{gs}\approx (2/3)WLC_{OX}=289$ fF, 其 中 WL为栅面积, C_{OX} 为 0.18 μ m CMOS 工艺的栅氧层单位面积电 容, 其值为 8.91 mF/m², 为计算各输入匹配元件值,可预先设定

 C_e 为 68 fF,可得 C_t =358 fF;由于 0.18 µm CMOS 工艺的特征频率 f_T 已超过 50 GHz,所以可得 ω_T =2 πf_T =3.14×10¹¹, 将 ω_T 值代入式(2)有 $L_s \approx 1.59$ nH。UWB LNA 的中心谐振频率约为 3.8 GHz,由式(ω_0)²= $C_t(L_g+L_s)$ 可得 $L_g \approx 1.92$ nH, 不过由于电感和衬底寄生电容的存在,实部将比 $\omega_T L_s$ 小,因此在设置源简并电感 L_s 和栅极电感 L_g 时,值要稍大一些,并要将 C_t 值设置成比 L_1-L_s 小一些,最后再利用输入端二阶滤波器结构就较容易实现在超宽带内近似 50 Ω 输入匹配。

也可采用窄带源简并型等效输入小信号电路结构 来分析输入匹配网络,见图 3,它可等效为一个串联的 RLC 网络,其 *Q* 值和等效阻抗 *R*_{eq}为:

$$Q=1/(\omega C_{\rm t} R_{\rm eq}) \tag{3}$$

$$R_{\rm eq} = \omega_{\rm T} L_{\rm s} = g_{\rm m} L_{\rm s} / C_{\rm t} \tag{4}$$

由式(3)和式(4)可知, RLC 网络的 Q 值较大, 很难 在 GHz 以上的超频段内实现输入匹配, 电感 L_s不仅可 稳定噪声性能, 而且可起到降低 Q 值的作用。不过 L_s 值不能太大, 否则会引起噪声匹配的恶化和电路功耗

的增加,为适当降低 L_s值,可引入一额外电容 C_e。另外,窄带源简并型的输入匹配阻抗 Z_{in}也可由式(5)确定^[6]:

$$Z_{\rm in} = R_{\rm opt} + jX_{\rm opt} = \frac{m}{\omega C_{\rm t}} + j[-\omega L_{\rm s} + K/(\omega C_{\rm t})]$$
(5)

式中: K和 m为 0.18 µm CMOS 工艺参数, $K\approx 0.8$, 如果 $\omega L_s << K/(\omega C_t)$, $X_{opt} \approx K/(\omega C_t)$, 可得 $Z_{in} = (m+jK)/(\omega C_t)$, 再 联合公式(1), 可看出电容 C_e 是电路输入阻抗匹配的一个重要因子。







Fig.2 UWB LNA small-signal input equivalent model 图 2 UWB LNA 小信号输入等效模型



图 3 源简并型等效输入小信号电路

第2期

1.2 功率增益分析

当级间匹配电感 L_m不是很大时,正向增益 S₂₁可由式(6)决定^[7]:

$$S_{21} = \frac{(1+S_{11})v_{\text{out}}}{v_{\text{in}}} = (1+S_{11})\frac{v_{\text{out}}'}{v_{\text{in}}}g_{\text{m3}}(R_0 \parallel Z_0)$$
(6)

式中: $\frac{v'_{out}}{v_{in}} = \frac{g_{ml}}{(\omega)} \left[\left(R_d + \frac{1}{j\omega C_4} \right) \| j\omega L_4 \| \frac{1}{j\omega C_{M2}} \right]; g_{m1} \pi g_{m3} 分别为晶体$

管 M_1 和 M_3 的跨导; (ω) = j $\omega g_{m1}L_s - \omega^2 C_t (L_g + L_s) + 1$; Z_0 为 50 Ω 源电 阻; C_{M2} 为晶体管 M_2 漏极总电容; S_{11} 为输入反射系数; S_{21} 为正向 增益。从式(6)可知, 当 $S_{11}=-1$ 时, $S_{21}=0$, 意味着 LNA 电路存在着 一个额外传输零点,表明此时电路满足阻抗短路的条件,说明当 LC 二阶切比雪夫滤波器结构与 C_{RL} 串联时,其理论阻抗 Z_R 值为 0, Z_R 可由式(7)推导出:

$$Z_{\rm R}(\omega) = \frac{[1 - \omega^2 L_{\rm I}(C_{\rm RL} + C_{\rm I})]}{j\omega C_{\rm RL}(1 - \omega^2 L_{\rm I}C_{\rm I})} = 0 \Rightarrow \omega_{\rm RL} = \frac{1}{\sqrt{L_{\rm I}(C_{\rm RL} + C_{\rm I})}}$$
(7)

式中 o_{RL} 为 C_4,L_4 和 R_d 谐振频率。以上推论表明,额外电容 C_{RL} 会产 生一个传输零点,其可以改善输入电路的带外抑制能力,带外抑制 定义为通带边缘与中心点的衰落差值,它主要由电感 L_1 的等效串联 电阻R决定^[8]。当 LC 网络谐振时, L_1 等效电阻R越小,通带边缘 的抗衰减能力也就越强,并且其稳定度和平滑度也就越好,然而在 实际情况下,增益 S_{21} 不可能期望为0,传输零点也就不可能满足, 否则就失去了研究 LNA 的意义,因而要在输入匹配网络、正向增益、 电路稳定度等性能方面进行折中考虑。

式(6)表明电容 *C*。的引入将导致电路正向增益的恶化,由于 CMOS 晶体管 *M*₁的输出阻抗和晶体管 *M*₂的输入阻抗都呈容性,为 解决 *C*。导致的增益恶化的问题,可在 *M*₁和 *M*₂间加入一匹配电感 *L*_m,以补偿 CMOS 管的寄生电容,并适当提高电路增益和减少信噪 比,仿真结果表明得到不错的效果。

2 仿真结果分析

设计了一款基于 TSMC 0.18 μm CMOS 工艺库的 UWB LNA,并 采用 ADS2008 软件进行仿真,通过优化设计后,电路的噪声系数、 正向增益、线性度(IIP3)和稳定性等性能指标都较优良。电路采用了 1.8 V 直流电源供电,电流消耗为 6.21 mA,功耗约为 11.5 mW。

S参数仿真分析: S_{11} 仿真对比见图 4, 在 3 GHz~5 GHz 频段间, a) 未引入电容 C_e 的仿真结果: 当频率分别为 3 GHz 和 5 GHz 时, 相对应地 S_{11} =-4.797 dB 和-6.382 dB; b) 引入电容 C_e 的仿真结果: 当频率分别为 3 GHz 和 5 GHz 时,相对应地 S_{11} =-13.720 dB 和 S_{11} = -14.115 dB。 S_{11} 越小,电路的输入回波损耗也就越小,说明 C_e 能较 好地减少输入回波损耗,从而更容易实现输入阻抗匹配。图 5 是正 向增益 S_{21} 的对比图,其中 A 为电路未引入电容 C_e 时 S_{21} 仿真曲线 图, B 为引入 C_e 时 S_{21} 仿真曲线图,而 D 表征为同时引入级间匹配 L_m 和 C_e 时的结果,仿真表明电容 C_e 会导致增益的恶化,平均下降 约 4 dB 点,而 L_m 能有效地弥补 C_e 导致的增益下降,平均增益超过 了 14 dB。此外,A,B 和 D 的通带边缘的稳定度和平滑度良好,说 明输入端的二阶切比雪夫滤波器结构与 C_{RL} 的串联能很好地降低通



带边缘的衰减,从而满足了性能需求。图 6 给出了输出回波损耗 S22 值,引入输出并联低 Q 值结构后,当频率为

3 GHz 时, S₂₂为-15.596 dB; 当频率为 5 GHz 时, S₂₂为-16.534 dB, 并且在整个频段内 S22<-14 dB, 说明并联结构能有效地改善电路的输 出匹配程度,系统回波损耗得到了改善;共栅管 M_2 可抑制 M_1 的 Miller 效应,起到防止信号泄露和增强系统稳定性的作用,从图 6 可得知, S_{12} <-35 dB 恒成立,说明电路的反向隔离度和稳定性等指标都较好。

噪声性能和稳定性分析:噪声系数仿真见图 7,噪声系数 NF: 0.976 dB<NF<4.025 dB, 平均值为 2.51 dB, 最小噪声系数 NFmin< 0.997, 说明引入 C。和二阶切比雪夫滤波器结构后, 电路取得了较优 的噪声系数。稳定性仿真如图 8 所示,在整个 3 GHz~5 GHz 频段内 32.320<StabFact1<73.445, 而 MU1 为负载稳定系数测量值, 其值大于 5, StabFact1和 MU1都恒大于 1, 表明系统是无条件稳定的。

线性度仿真分析:图9给出4.0 GHz时的双音输出频谱图。M1 标注为输出基波信号功率值 P_{Find}; M₂为输出三阶互调失真信号功率 值 P_{IMD} , 且 $\Delta P = P_{Find} - P_{IMD}$, IIP3=($\Delta P/2$)+ P_{in} , 设输入功率 P_{in} 为-40 dBm, 再将图中数据代入公式可得 4.0 GHz 时的 IIP3=6.03 dBm。同理,当 中心频率 4.5 GHz 时, IIP3=4.78 dBm。经过多个中心频率仿真, 可 得 IIP3 的平均值约为 5.40 dBm, 说明电路取得了较好的线性度。

3 结论

第2期

基于 TSMC 0.18 µm RFCMOS 工艺,设计了一款噪声性能、线 性度和正向增益等指标均较优的超宽带低噪声放大器。提出的电路 由窄带 PCSNIM LNA、二阶切比雪夫滤波器结构和带外抑制电容组 成。仿真结果表明,在 3 GHz~5 GHz 频段间,电路获得了 13.9 dB 的平均正向增益和 0.976 dB~4.025 dB 的噪声系数。此外, 输入、输 出回波损耗和稳定度等性能方面也取得了不错的仿真效果。

参考文献:

- [1] KAO H L, CHANG K C. Very low-power CMOS LNA for UWB wireless Receivers using current-reused topology[J]. Solid-State Electronics, 2008,52(1):86-90.
- CHEN Y J, HUANG Y I. Development of integrated broadband CMOS low-noise amplifiers[J]. IEEE Transactions on Circuits [2] and Systems I:Regular Papers, 2007,54(10):2120-2127.
- Mehdi Forouzanfar, Sasan Naseh. High Gain CMOS UWB LNA Employing Thermal Noise Cancellation[C]// 2009 IEEE [3] International Conference on Ultra-Wideband, ICUWB2009. Vancouver, BC: [s.n.], 2009:118-122.
- [4] Cusmai G,Brandolini M,Rossi P,et al. A 0.18-µm CMOS selective receiver front-end for UWB applications[J]. IEEE Journal of Solid-State Circuits, 2006,41(8):1764-1771.
- [5] Dorafshan A, Soleimani M. High-gain CMOS low noise amplifier for ultra wireless receiver[J]. Progress in Electromagnetic Research C, 2009(7):183-191.
- [6] Bevilacqua A, Niknejad A M. An Ultrawideband CMOS Low-Noise Amplifier for 3.1-10.6 GHz Wireless Receivers[J]. IEEE Journal of Solid-State Circuits, 2004,39(12):2259-2268.
- [7] LIANG Ching-piao, RAO Pei-zong, HUANG Tian-jian, et al. Analysis and Design of Two Low-Power Ultra-Wideband CMOS Low-Noise Amplifiers With Out-Band Rejection[J]. IEEE Transactions on Microwave Theory and Techniques, 2010,58(2): 277-286.
- [8] Ram R S Sai, Madhu Dr T, Sarojini P Lakshmi. Analysis and Design of CMOS Cascode LNA for UWB Applications with Gain Enhancement and Out-Band Rejection Capability[J]. International Journal of Engineering Research & Technology(IJERT), 2012,1(5):1-6.



图 9 4.0 GHz 时双音输出频谱图

241