

文章编号: 2095-4980(2015)03-0473-05

基于自适应控制电路实现的宽带高性能频率源

杨 杰, 荣 沫, 田 殷, 杨 光, 任屹灏, 宋焯曦*

(四川九洲电器集团有限责任公司 微波技术研究部, 四川 绵阳 621000)

摘 要: 基于自适应控制技术, 在宽带捷变频频率合成器的设计方案中同时引入自动调节滤波电路和带温度预校准功能的自动电平控制电路, 有效降低了输出信号杂散, 提高了输出信号的功率平坦度, 相比传统的利用分段滤波方式实现的宽带频率源, 减小了模块体积。文中不仅详细介绍了这 2 个电路的实现过程, 还从易于工程实现的角度出发, 着重介绍了一些能有效降低调试工作量的方法。设计所得的频率合成器输出频率 1 000 MHz~1 900 MHz, 步进 2 MHz, 在 $-45\text{ }^{\circ}\text{C}$ ~ $+85\text{ }^{\circ}\text{C}$ 的温度范围内, 实现了杂散抑制优于 -70 dBc , 输出功率 $10\text{ dBm}\pm 0.3\text{ dBm}$ 的技术指标。

关键词: 自适应控制; 可调滤波器; 可变增益放大器; 杂散抑制

中图分类号: TN74

文献标识码: A

doi: 10.11805/TKYDA201503.0473

Broadband high performance frequency synthesizer based on adaptive control circuits

YANG Jie, RONG Mo, TIAN Yin, YANG Guang, REN Yihao, SONG Yexi*

(Microwave Technology Research Department, Sichuan Jiuzhou Electric Group Co., Ltd., Mianyang Sichuan 621000, China)

Abstract: Based on adaptive control technology, both the filter circuit with automatic regulation and automatic level control circuit with temperature pre-calibration are introduced into the design of broadband frequency agility synthesizer simultaneously. With these two circuits, the spur of output signal is reduced, the power flatness of the output signal is improved, and the module size is decreased effectively compared to that of the broadband frequency synthesizer which is implemented with piecewise filter in the traditional way. In this paper, not only the realization process of the two circuits is presented, but also some effective methods to reduce the workload are described from the perspective of engineering. The output frequency of the proposed synthesizer is 1000 MHz to 1900 MHz with the stepping of 2 MHz; its spurious suppression index is better than -70 dBc and its output power is $10\text{ dBm}\pm 0.3\text{ dBm}$ in the temperature range from $-45\text{ }^{\circ}\text{C}$ to $+85\text{ }^{\circ}\text{C}$.

Key words: adaptive control; tunable filter; Variable Gain Amplifier(VGA); spurious suppression

宽带频率合成器的实现是频率合成技术的一大难点。其设计难度在于如何保证在全频段以及全温范围内均满足系统对杂散和对输出功率稳定度的要求。传统的设计方案, 由于其内部器件性能会受到频率偏移、温度漂移等因素的影响, 很难在宽频带内使输出信号均保持低杂散、高功率平坦度的特性^[1-2]。为了满足功率平坦度的要求, 王炳基、马韬、李卓明、鲍景富等人均采用自动电平控制电路, 在最宽 10 GHz 的带宽以内, 实现了最优 $\pm 1\text{ dB}$ 的输出功率波动^[3-7]。然而, 他们的设计均有一个最大的缺陷, 即未考虑到温度对于功率波动的影响。这使他们设计的频率源只能在常温条件下满足功率波动的要求, 从而极大地限制了所设计频率源的使用范围。另外, 他们也未考虑到频率源的杂散抑制特性。本文着重考虑了温度对功率波动的影响, 通过在直接数字频率合成(Direct Digital Synthesizer, DDS)的基础上, 引入自适应控制电路, 包括自动调节滤波电路和带温度预校准功能的自动电平控制电路, 在 L 波段全温条件下(温度范围 $-45\text{ }^{\circ}\text{C}$ ~ $+85\text{ }^{\circ}\text{C}$)实现了宽带、低杂散、高功率平坦度的捷变频频率合成器。

收稿日期: 2014-06-17; 修回日期: 2014-08-14

*通信作者: 宋焯曦 email:yexi_song@foxmail.com

1 自适应控制系统简介

自适应控制作为一种技术手段,被广泛运用于国防、工业、农业等诸多领域。自适应控制系统的分类方式很多,其中按照有无反馈可以分为开环控制系统和闭环控制系统;按照实现方式可以分为模拟控制系统、数字控制系统以及数模结合的控制系统。每种类型的控制系统各有其优缺点,比如开环控制系统结构简单,成本低廉,响应时间较短而且工作稳定,但是易受温度、系统元器件参数变化以及外界未知干扰等因素的影响,不能实现很高的控制精确度;闭环控制系统由于反馈环路的引入,其能自动修正由于各种因素引起的控制偏差,因此这种系统的控制精确度高,效果好,然而也正是因为反馈环路的引入,其结构较为复杂,响应时间也较慢,并且还有可能出现不稳定的振荡;另外数字控制系统相比模拟控制系统,虽然其响应速度快,可靠性高,但是算法相对复杂,实现起来有一定难度。因此在实际运用中,往往会将多种类型的控制系统结合起来,充分发挥每种系统的优势,以达到设计指标的最优化^[3-6]。

2 电路的设计与实现

本文基于自适应控制原理,将开环控制系统和闭环控制系统相结合,提出了一种高性能频率合成器的设计方法,其原理框图如图 1 所示。该方法引入的自适应控制电路由 2 个功能电路组成,分别为自动调节滤波电路(开环控制)以及带温度预校准功能的自动电平控制电路(闭环控制)。其中,自动调节滤波电路可以根据输入频率的不同自动调节滤波器的中心频率和带宽,以便滤除通带内的杂散;自动电平控制电路通过一个反馈环路,自动调节 VGA(可变增益放大器)的增益,实现功率的平坦输出;而自动温度补偿电路可以根据环境温度的不同,提前调节 VGA 的增益,缩短反馈环路的稳定时间,并使频率合成器的输出稳定、平坦,基本不受温度影响。最终实现了工作在 $-45\text{ }^{\circ}\text{C}\sim+85\text{ }^{\circ}\text{C}$,输出频率 $1\ 000\text{ MHz}\sim 1\ 900\text{ MHz}$,步进 2 MHz ,杂散抑制优于 -70 dBc ,输出功率 $10\text{ dBm}\pm 0.3\text{ dBm}$ 的捷变频频率合成器。

从图 1 中可以看出,本设计采用 DDS 技术来实现捷变频的功能。为了能够直接输出最高达 950 MHz 的信号并尽可能地降低输出信号杂散,选用 AD 公司生产的 DDS 芯片 AD9914,并使用其最高的时钟频率 3.5 GHz 作为 DDS 的时钟信号。DDS 技术是一项比较成熟的技术,本研究小组也进行过很多这方面的研究^[8-10],由于篇幅有限,这里对 DDS 电路以及后面滤波、放大、2 倍频电路不做过多介绍。下面重点介绍本设计引入的自适应控制电路。

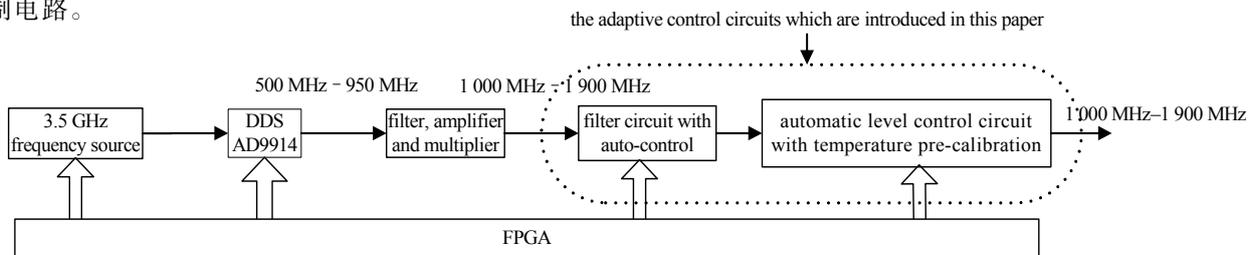


Fig.1 Block diagram of the high performance frequency synthesizer based on adaptive control circuit

图 1 带自适应控制电路的高性能频率合成器实现原理框图

2.1 测试结果

通常情况下,当 DDS 的输出信号带宽接近或者超过 1 个倍频程时,为了防止杂散过于接近或落入通带内,需要将 DDS 的输出信号通过开关选择分为若干个频段,每个频段一个通道,各个通道分别进行滤波后再通过开关合在一起^[11-12]。显然,这样会大大增加系统实现成本,增大模块体积。自动调节滤波电路的引入可以简单、有效、低成本地解决这个问题。如图 2 所示,该滤波电路由可调滤波器 HMC890、DA 转换器 AD558 以及相应的控制电路组成。HMC890 有 2 个电压调谐控制引脚 V_1 和 V_2 ,其中 V_1 控制滤波器的中心频率, V_2 控制滤波器 3 dB 带宽。该滤波器 3 dB 带宽为 10%,在偏离中心频率 15%的地方,抑制度大于 20 dB(均为典型值)。而 DDS 的杂散抑制一般为优于 55 dBc,因此只要杂散位置不是太靠近载波频率,就能通过调节该滤波器的频率响应特性,使得杂散抑制优于 -70 dBc 。

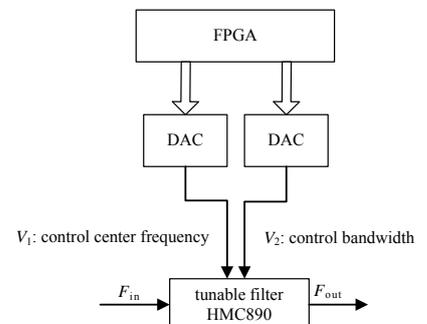


Fig.2 Block diagram of the filter circuit with automatic adjusting

图 2 自动调节滤波电路实现原理框图

该滤波电路实现的关键是要知道各个频点对应调谐电压 V_1, V_2 的值。通过电源分析仪 N6705A 和信号分析仪 N9010A, 搭建如图 3 所示的测试平台, 测出了满足杂散抑制要求的所有 451 个点所对应的 V_1, V_2 的值。其中, N6705A 的精确度达到了 0.1 mV, 完全可以满足 V_1, V_2 的测量精确度要求(受 AD558 输出电压分辨力的限制, V_1, V_2 的测量值只需要精确到 0.04 V 这个量级)。这里为了简化测试过程, 先将 V_1 引脚与 V_2 引脚短接, 使得 $V_1=V_2$, 通过调节 V_1 引脚的电压值改变滤波器中心频率, 并使滤波器带宽也随 V_1 变化。多数频点都能以这种方式测得 V_1, V_2 值, 并且临近频点的 V_1, V_2 值很多时候还可以共用。只有当某些频点处的杂散抑制不满足要求时, 才将 V_1 引脚和 V_2 引脚断开, 分别调节 V_1 和 V_2 , 通过减小带宽, 提高带外抑制, 以及适当偏移中心频率的方法, 使得杂散抑制达到要求。另外, 由于使用的 DAC 最高输出电压为 10 V, 因此选择的 V_1 和 V_2 均应小于等于 10 V。测出各个频点对应的调谐电压值以后, 将它们对应的 DAC 控制编码写入 FPGA 里面, 供系统工作时调用。

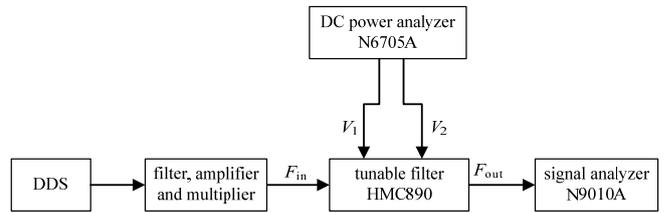


Fig.3 Test platform of control voltage V_1 and V_2 of the tunable filter
图 3 可调滤波器的控制电压 V_1 和 V_2 的测试平台

这里需要说明的是, 由于在自动调节滤波电路中主要关注的是杂散抑制指标, 这使得滤波器的插损会因为带宽的变化以及中心频率的偏移而变化幅度很大(常温下插损最小为 7 dB, 最大为 14 dB), 如果考虑到温度的影响, 这个变化幅度就更大。一般情况下, 这是不能接受的。因为为了让最终的输出相对平坦, 会通过放大器将信号放大至过饱和输出, 然而这同时也会恶化杂散抑制指标。这里之所以不考虑插损大幅变化带来的麻烦, 是由于后面的自动电平控制电路可以根据输入信号幅度的不同, 选择不同的放大增益。这样就既能保证输出信号的平坦度又不会恶化杂散抑制, 可以很好地解决自动调节滤波电路带来的问题。

该滤波电路的设计还需要考虑响应时间的问题。虽然 DDS 的频率转换时间很短(一般为几百纳秒), 但是如果滤波器频率响应的建立时间过长, 将使得系统最终的输出信号失去捷变频的能力。本文选用的可调滤波器频率响应时间在 200 ns 以内, DAC 的电压建立时间约为 800 ns。因此可调滤波电路的引入, 不会影响系统的捷变频功能(频率转换时间要求小于 2 μ s)。

2.2 带温度预校准功能的测试结果

自动电平控制电路的引入首先是为了使输出信号的幅度相对稳定, 同时也可以解决自动滤波电路带来的功率波动问题而不会带来杂散的恶化。如图 4 所示, 该电路由可变增益放大器 ADL5330、耦合器 SYD-20-33、检波器 AD8318、DA 转换器 AD558、温度传感器 ADT7310 以及相应的存储控制电路组成。其工作原理是: 检波器根据耦合信号的功率, 产生对应的电压并与 DAC 提供的设定电压 V_{set} 做对比, 输出这 2 个电压的误差电压作为可变增益放大器的增益控制电压, 通过不断重复这一过程, 使得最终的输出信号功率达到预定值。

这里调节输出功率的关键就是调节设定电压 V_{set} 的值, 根据器件手册可知 V_{set} 的取值范围为 0.4 V~2.2 V。与自动滤波电路类似, V_{set} 值也需事先通过电源分析仪 N6705A 以及信号分析仪 N9010A, 根据

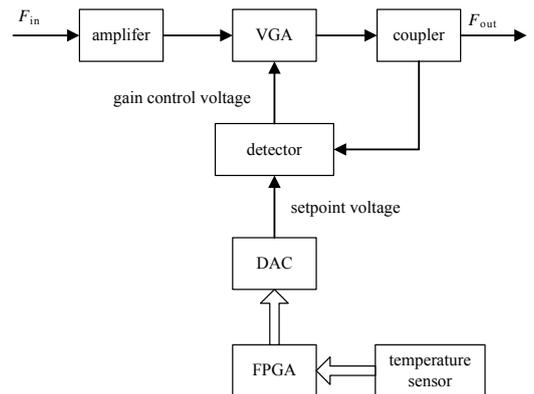


Fig.4 Block diagram of the automatic level control circuit with temperature pre-calibration
图 4 带温度预校准功能的自动电平控制电路实现原理框图

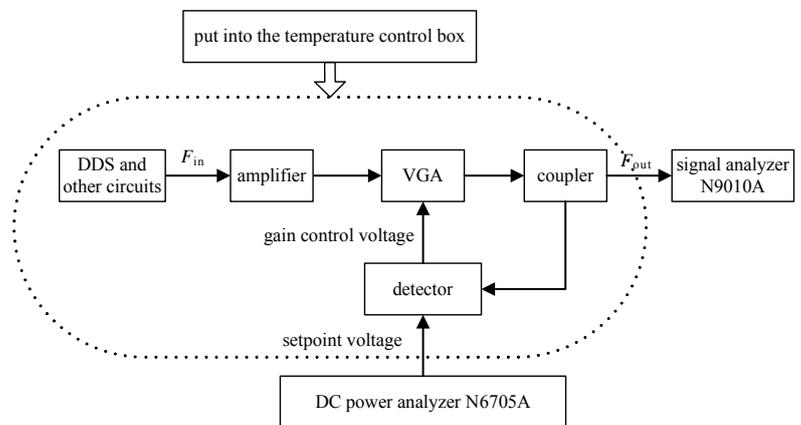


Fig.5 Test platform of set point voltage under different temperature conditions
图 5 不同温度条件下, 设定电压 V_{set} 的测试平台

频点的不同逐个测出(所搭建的测试平台如图 5 所示)。所不同的是,除了在常温下,对 V_{set} 进行测量外,为了提高系统的温度稳定度,还在不同的温度条件下分别对其进行了测量。这里为了便于工程实现,根据检波器的温度稳定度(± 0.5 dB),以及 VGA 的温度稳定度(± 1.5 dB),只在除常温外的 5 个温度点 -45 °C, -25 °C, 0 °C, $+50$ °C, $+75$ °C 分别对 V_{set} 进行测量。根据温度传感器的温度数据, FPGA 在不同的温度范围,查取不同的 V_{set} 值控制 DAC 输出 V_{set} 电压。比如当温度为 -45 °C \sim 30 °C 时,使用 V_{set} 在 -45 °C 的测试值;当温度为 -10 °C \sim $+10$ °C 时,使用 V_{set} 在 0 °C 的测试值;当温度为 $+60$ °C \sim $+85$ °C 时,使用 V_{set} 在 $+75$ °C 的测试值。测试结果表明,相对于常温下的 V_{set} 值,通过这几个温度段的校准,功率平坦度指标可以在全温范围内满足系统要求。

同样受 DAC 的电压分辨力的影响,测量 V_{set} 只需要精确到 0.01 V(AD558 的分辨力受输出电压范围的影响,当输出 $0\sim 2.56$ V 时,分辨力为 0.01 V;输出 $0\sim 10$ V 时,分辨力为 0.04 V)。由于 ADL5330 的增益随增益控制电压的变化幅度约为 20 mV/dB,因此, 0.01 V 的 V_{set} 电压精确度可以使得 ADL5330 的增益以大约 0.5 dB 的步进变化。这完全满足输出功率 ± 0.3 dBm 的要求。注意到 ADL5330 随着频率的增加,增益会略有降低(频率为 1900 MHz 时,其增益最大为 18 dB,最小为 -30 dB),为了使得输出功率稳定在 10 dBm ± 0.3 dBm, ADL5330 的输入功率应该大于等于 -8 dBm。这需要通过在可变增益放大器之前加入一级固定增益的放大器来保证。另外,由于可调滤波器在不同频点处的插损变化较大,因此需要将每个频点都扫一遍,以确保在整个频带内 ADL5330 的输入功率均满足要求。同时,还需要注意检波器 AD8318 的线性工作范围的上限(1900 MHz 时约为 -5 dBm),因此耦合器的耦合度需要在 20 dB 左右才能保证检波器工作在线性范围。

3 测试结果及指标分析

本文使用安捷伦公司生产的信号分析仪 N9010A 对该频率合成器的输出信号进行了测试。图 6 是输出信号功率平坦度的测试。从图 6 可以看出,该频率合成器的输出功率在 1056 MHz 处有最大值,为 10.291 dBm;在 1576 MHz 处有最小值,为 9.706 dBm。作为对比,图 7 给出了信号在进入 VGA 之前的功率波动。可以看出在 VGA 之前,信号的功率波动达到 7.6 dBm。这是由 DDS 本身输出功率的波动、倍频器的变频损耗波动以及可调滤波电路带来的插损波动引起的。图 8 和图 9 分别给出了信号在经过自动调节滤波电路之前和之后的杂散特性。可以看出当输出频率为 1.180 GHz 时,可调滤波电路的引入可以使得 1240 MHz 处的杂散改善

6.01 dB,达到 -71.05 dBc。由于篇幅有限,这里只给出常温、最高温($+85$ °C),以及最低温(-45 °C)的输出功率波动曲线(如图 10 所示),以证明本文设计的频率合成器在全温范围内,能够满足输出信号功率 10 dBm ± 0.3 dBm 的指标要求。另外需要说明的是,一般情况下频率合成器在高低温以及常温下的输出功率曲线是不会有交点的,一般会呈现低温时输出功率较高,高温时输出功率较低的现象。但是本文引入了温度预校准电路,通过对不同温度下输出功率的校准和补偿,使得这 3 条曲线出现了相交甚至重叠,这是合理的。

4 结论

本文通过引入自动调节滤波电路,使输出的宽带信号杂散抑制优于 -70 dBc,相比传统的利用分段滤波方式实现的宽带跳频源,模块体积大大减小;通过引入自动电平控制电路,有效地抵消了自动滤波电路以及其他因

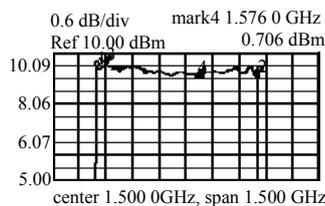


Fig.6 Power fluctuation of the frequency synthesizer output signal

图 6 频率合成器输出信号的功率波动

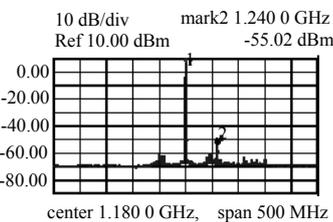


Fig.8 Spurious features of the signal before the tunable filter ($F_{out}=1.180$ GHz)

图 8 自动调节滤波器之前的杂散特性 ($F_{out}=1.180$ GHz)

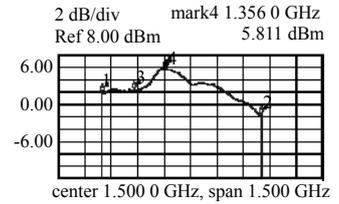


Fig.7 Power fluctuation of the signal before VGA

图 7 信号通过 VGA 之前的功率波动

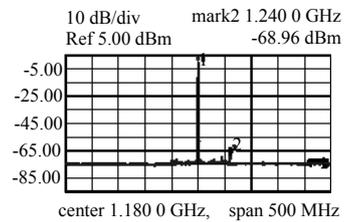


Fig.9 Spurious features of the signal after the tunable filter ($F_{out}=1.180$ GHz)

图 9 自动调节滤波器之后的杂散特性 ($F_{out}=1.180$ GHz)

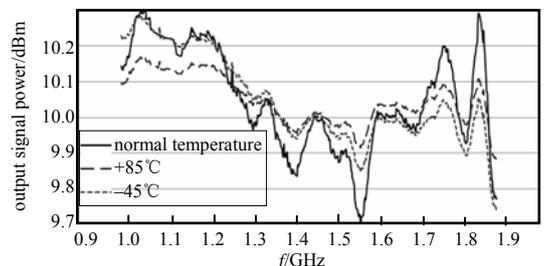


Fig.10 Output power flatness testing under the conditions of normal temperature, 85 °C and -45 °C

图 10 在常温、 85 °C 及 -45 °C 条件下的功率平坦度测试

素带来的功率波动；通过引入温度预校准功能电路，实现了频率合成器在全温范围内满足 $10 \text{ dBm} \pm 0.3 \text{ dBm}$ 的功率波动要求。文中还介绍了一些既能保证指标要求，又能有效降低工作量的方法。这使得本文介绍的设计方案既能满足系统对高性能频率合成器的指标要求，又易于工程实现，因此具有广阔的应用前景。

参考文献：

- [1] 高树亭,高峰,徐盛旺,等. 合成频率源工程分析与设计[M]. 北京:兵器工业出版社, 2008. (GAO Shuting,GAO Feng,XU Shengwang,et al. The Design and Analysis of Synthesized Frequency Source[M]. Beijing:Arms Industry of Publishment, 2008.)
- [2] 白居易. 低噪声频率合成[M]. 西安:西安交通大学出版社, 1995. (BAI Juxian. Low Noise Frequency Synthesizer[M]. Xi'an,China:Xi'an Jiaotong University Press, 1995.)
- [3] 王炳基. 微波超宽带功率电平控制技术[D]. 成都:电子科技大学, 2012. (WANG Bingji. Research of microwave ultra-wideband power level control[D]. Chengdu,China:University of Electronic Science and Technology of China, 2012.)
- [4] 李卓明. 宽带大动态范围自动电平控制技术[J]. 电子测量技术, 2010,33(5):7-9. (LI Zhuoming. Broadband wide dynamic range ALC technology[J]. Electronic Measurement Technology, 2010,33(5):7-9.)
- [5] 马韬. 超宽带数字自动电平控制系统的研究[D]. 成都:电子科技大学, 2011. (MA Tao. Research of UWB digital automatic level control system[D]. Chengdu,China:University of Electronic Science and Technology of China, 2011.)
- [6] 陶莲娟. 超宽带频率源中大动态范围 ALC 系统研究[D]. 成都:电子科技大学, 2012. (TAO Lianjuan. Research of ultra-wideband frequency synthesizer with wide dynamic range ALC system[D]. Chengdu,China:University of Electronic Science and Technology of China, 2012.)
- [7] 郑永华,鲍景富,李智鹏. 一种开环自动电平控制系统的研究[J]. 测控技术, 2013(12):102-105. (ZHENG Yonghua,BAO Jingfu,LI Zhipeng. An open-loop automatic level control system[J]. Measurement and Control Technology, 2013(12):102-105.)
- [8] 杨杰,杨光,蒋国琼,等. 基于 DDS 激励 PLL 宽带低杂散频率合成器[J]. 太赫兹科学与电子信息学报, 2013,11(5):757-761. (YANG Jie,YANG Guang,JIANG Guoqiong,et al. Frequency synthesizer with wideband and low spurious based on direct digital synthesis driving Phase Locked Loop[J]. Journal of Terahertz Science and Electronic Information Technology, 2013,11(5):757-761.)
- [9] 杨杰,杨光,蒋国琼,等. 基于 DS 的低杂散捷变频合成器设计[J]. 太赫兹科学与电子信息学报, 2011,9(4):422-425. (YANG Jie,YANG Guang,JIANG Guoqiong,et al. Design of a frequency agility synthesizer with low spurious using DDS technology[J]. Journal of Terahertz Science and Electronic Information Technology, 2011,9(4):422-425.)
- [10] 杨杰,杨光,孙敏,等. 基于 DDS 和 PLL 技术实现的 L 波段高码速率(16 Mb/s)最小频移键控调制源[J]. 科学技术与工程, 2014,14(1):209-213. (YANG Jie,YANG Guang,SUN Min,et al. L-band high code rate(16 Mb/s)MSK modulation source based on DDS and PLL technology[J]. Science Technology and Engineering, 2014,14(1):209-213.)
- [11] 赵宏飞. 4~8 GHz 宽带 DDS 锁相扫频源的研制[D]. 成都:电子科技大学, 2002. (ZHAO Hongfei. Implementation of 4-8 GHz broadband DDS phase-locked swept source[D]. Chengdu,China:University of Electronic Science and Technology of China, 2002.)
- [12] 李明亮. 超宽带微波频率源技术研究[D]. 成都:电子科技大学, 2006. (LI Mingliang. Research of microwave ultra-wideband frequency source technology[D]. Chengdu,China:University of Electronic Science and Technology of China, 2006.)

作者简介：



杨 杰(1969-), 男, 四川省绵阳市人, 学士, 高级工程师, 主要研究方向为微波技术.email:284608529@qq.com.

荣 沫(1978-), 男, 广西省柳州市人, 学士, 工程师, 主要研究方向为微波功放及频率合成技术.

田 殷(1981-), 男, 四川省广元市人, 硕士, 工程师, 主要研究方向为微波毫米波收发组件及相关产品.

任屹灏(1988-), 男, 四川省绵阳市人, 硕士, 工程师, 主要研究方向为频率合成器及相关产品.

宋焯曦(1985-), 男, 四川省乐山市人, 硕士, 工程师, 主要研究方向为频率合成器及相关产品.

杨 光(1976-), 男, 四川省遂宁市人, 硕士, 工程师, 主要研究方向为频率合成器及相关产品.