2015年8月

文章编号: 2095-4980(2015)04-0574-06

一种基于傅里叶矩阵的多路信号调制方法

胡轶男,陶 成,刘 留

(北京交通大学 宽带无线移动通信研究所,北京 100044)

摘 要:随着通信干扰技术迅速发展,多信道干扰技术备受瞩目。为了方便、高效地产生多 路调制干扰信号,提出了一种利用傅里叶矩阵实现多路信号调制的方法。该方法首先构建一个二 维方阵,该矩阵的维数与系统的采样率和信号的时间长度相关,各行元素由多路待调制信号决定。 将该矩阵与傅里叶矩阵做乘法,运算结果的对角线元素就是多路已调制信号。相比于传统方法, 该方法无需生成多路载波再依次调制各路信号,简单方便。此外基于通信干扰系统,搭建了一套 实际系统对该方法进行了原理仿真及实际性能测试,结果表明该方法切实可行。

关键词: 傅里叶矩阵; 多路信号调制; 采样率; 对角线元素

中图分类号:TN832⁺.8 文献标识码:A doi:10.11805/TKYDA201504.0574

A method of multi-channel modulation using Fourier matrix

HU Yinan, TAO Cheng, LIU Liu

(Institute of Broadband Wireless Mobile Communication, Beijing Jiaotong University, Beijing 100044, China)

Abstract: With the rapid development of communication jamming technology, multi-channel jamming technology has attracted much attention. A method of multi-channel modulation by using Fourier matrix is proposed in order to produce multi-channel modulated jamming signal efficiently. Firstly, a two-dimensional square matrix is built, whose dimension depends on the system sampling rate and the duration of the signal. The elements of each line are determined by the signals to be modulated. The square matrix is multiplied by Fourier matrix, and the diagonal elements of the result form the multi-channel modulated signal. Compared with traditional method, the proposed one is simple, flexible and efficient for it is unnecessary to generate multiple-carrier to modulate the corresponding signals. In addition, a practical system is set up based on the communication jamming system, to perform the principle simulation and the practical performance tests. The results show that the method is feasible.

Key words: Fourier matrix; multi-channel modulation; sample rate; diagonal element

多路干扰技术作为一种高效的干扰技术已经得到了广泛使用,该技术的核心即对多路干扰信号进行调制^[1],因此研究一种灵活高效的多路信号调制方法具有重要意义。多路信号调制,即将不同信号调制到不同的频率上,实现多个信道同时传输信号。目前实现多路信号调制主要有模拟和数字2类方法。用模拟方法同时调制十几或更多路信号时,电路将会变得极其复杂,因此这种方法在实际中很少被采用。数字方法一般采用现场可编程门阵列(Field Programmable Gate Array, FPGA)实现信号调制^[2-3]。该方法先对各路信号分别进行多速率处理,使所有信号和系统的采样率匹配^[4];然后利用直接数字式频率合成器(Direct Digital Synthesizer, DDS)模块产生多路载波信号,再将各路信号与对应的载波相乘后做加法^[5]。不过这需要大量的乘法器和加法器资源,特别是在信号路数非常多的情况下,普通 FPGA 已经无法胜任,这将大大提高系统的成本。本文提出一种基于傅里叶矩阵的多路信号调制方法,该方法可在通用计算机平台下实现,以较低的成本,就能实现路数非常多的信号调制工作。

1 多路信号调制原理

图 1 是传统多路信号调制的实现框图。 $x_m(nT_m)$ 为符号速率为 $1/T_m$ 的信号, x_m 为第 m 路原始信号, T_m 为第 m

路原始信号的采样周期; $h(i_m T_m)$ 为成型滤波器, i_m 为内插因子; K_m 为速率变换因子, 可为整数, 也可为分数; T_c 为系统的采样周期; $m=0,1,2,\cdots,N-1$; $n=1,2,3,\cdots$ 。N 路信号经过调制后得到数字基带信号 $s(kT_c)$, k为采样点数。基带信号再经过 D/A 变换变成模拟基带信号。

基于传统的调制原理,在 FPGA 上实现多路信号调制时需要大量的硬件资源,加大了系统的实现成本,不易

于实现。针对上述问题,本文 提出了一种新的多路信号调 制方法,利用该方法,可在不 生成载波信号的情况下实现 多路信号的同时调制。该方法 基本原理如下。

第4期

对于单路待调制信号 x_n(k),已调制信号 y(k)可表 示为^[6]:



 $y(k) = x_n(k)e^{j2\pi f_n T_k}$ (1) 式中: f_n 为载波频率; T_k 为采 样占对应的时间 今 $f_n - \frac{nB}{nB}$

样点对应的时间。令 $f_n = \frac{nB}{N}$, B 为系统带宽, N 为信号采样时间内的总采样点数, $\frac{B}{N}$ 为系统的频率分辨力,不同的 n 就对应着不同的子载波频率。若用 Δt 表示采样周期,则有等式 $T_k = k\Delta t$ 和 $\Delta tB = 1$,因此可将式(1)写成:

$$y(k) = x_n(k) e^{j\frac{2\pi}{N}kn}$$
⁽²⁾

同时调制 N 路信号时,则有:

$$s(k) = \sum_{n=0}^{N-1} x_n(k) e^{j\frac{2\pi}{N}kn} = \begin{pmatrix} 1 & \omega^k & \cdots & \omega^{(N-1)k} \end{pmatrix} \begin{pmatrix} x_0(k) \\ x_1(k) \\ \vdots \\ x_{N-1}(k) \end{pmatrix}$$
(3)

式中 $\omega = e^{j\frac{2\pi}{N}}$ 。

乘后得到:

$$FX = \begin{pmatrix} f_0 x_0 & f_0 x_1 & \cdots & f_0 x_{N-1} \\ f_1 x_0 & f_1 x_1 & \cdots & f_1 x_{N-1} \\ & & \vdots & \\ f_{N-1} x_0 & f_{N-1} x_1 & \cdots & f_{N-1} x_{N-1} \end{pmatrix}$$
(4)

可看出该矩阵的对角线元素所组成的向量就是 N 路已调制信号。其中, F 矩阵是一个 N×N 傅里叶矩阵^[7]。 X 矩阵就是待调制信号矩阵,每一行放置一路待调制信号。同时,该矩阵中第 n 行对应载波频率值 nB/N, n=1,2,…,N。 因此在构造 X 矩阵时,可以根据信号的载波频率确定其在 X 矩阵中的行号。

利用上述方法可以方便地同时调制多路信号,只需根据所需载波频率,将不同的信号放置在待调制矩阵的不同行上(分别对应着不同的载波频点),再与傅里叶矩阵相乘,其结果的对角线元素就是多路已调制信号。

2 仿真与验证

为了验证该方法的可实施性,针对通信干扰系统的要求,建立了一套完整的多路干扰信号生成系统,对该方法进行了验证。假设要同时调制 2 路干扰信号, a 路干扰信号的符号率为 220 kbps,载波频率为 10 MHz; b 路干扰信号的符号率为 1.3 Mbps,载波频率为 20 MHz。系统采样率定为 160 Mbps,信号的采样时间长度为 100 μs。 在信号调制之前,应该有单路噪声信号生成和多路信号采样率匹配 2 个过程。

2.1 单路噪声信号产生

伪随机序列具有类似于随机噪声的一些统计特性,同时又便于重复产生和处理,因而获得广泛的应用。在数字通信中,伪随机序列有很多种,这里以 *m* 序列为例来生成伪随 机序列。

m 序列的阶数 *n* 决定序列的随机性和长度 *L*。其长度定义为 *L*=2^{*n*}-1。序列阶数越高,随机性越强。图 2 描述了一个用来构造 *m* 序列的线性反馈移位寄存器(移存器)的组成。

一级移存器的状态用 *a_i*表示, *a_i*=0 或 1。反馈线的连接状态 用 *c_i*表示, *c_i*=1 表示次线接通(参加反馈), *c_i*=0 表示次线断开。 移存器在时钟的控制下进行模二加运算, 向外移位输出。而*a_i*和 *c_i*的初始值由生成多项式决定。 → a_{n-1} → a_{n-2} → a₁ → a₀ → → Fig.2 Schematic diagram of linear feedback shift register 图 2 线性反馈移位寄存器原理图

Co

这里假设 *n*=9, 生成多项式为 *x*⁹+1。由于生成的序列均由 "0"和 "1"组成, 需要进行映射后才能进入信道, 因此为了体现普遍性, 将 a 路信号映射为二进制相移键控(Binary Phase Shift Keying, BPSK), b 路信号映射为正 交相移键控(Quadrature Phase Shift Keying, QPSK)。

在 100 μs 的采样时间内, a 路信号包含 22 个符号,其时域信号波形如图 3(a)所示, b 路信号映射后的 I 路和 Q 路各包含 130 个符号,其时域波形如图 3(b)所示。



图 3 噪声信号时域波形

2.2 多路信号采样率匹配

在调制两路信号之前,需要使它们的采样率和系统采样率相匹配。具体包括:

 为了避免码间干扰,需要设计适当的数字滤波对信号做成型滤波,公式(5)和(6)分别是常用的成型滤波器 (即升余弦滚降滤波器)以及根升余弦滚降滤波器的频域表达式。

$$H(f) = \begin{cases} \sqrt{T}, & \text{for} \quad 0 < |f| < \frac{1-\alpha}{2T} \\ \frac{T}{2} \left\{ 1 + \cos\left[\frac{\pi T}{\alpha} \left(|f| - \frac{1-\alpha}{2T} \right) \right] \right\}, & \text{for} \quad \frac{1-\alpha}{2T} < |f| < \frac{1+\alpha}{2T} \\ 0, & \text{for} \quad \frac{1+\alpha}{2T} < |f| \end{cases}$$
(5)

 C_n

$$H(f) = \begin{cases} \sqrt{T}, & \text{for} \quad 0 < |f| < \frac{1-\alpha}{2T} \\ \sqrt{\frac{T}{2} \left\{ 1 + \cos\left[\frac{\pi T}{\alpha} \left(|f| - \frac{1-\alpha}{2T} \right) \right] \right\}}, \text{for} \quad \frac{1-\alpha}{2T} < |f| < \frac{1+\alpha}{2T} \\ 0, & \text{for} \quad \frac{1+\alpha}{2T} < |f| \end{cases}$$
(6)

式中: *T* 表示一个码元的周期; *a* 为滚降系数,定义为滚降 部分的频宽与无滚降部分的频宽之比。假设 2 路信号都将采 用滚降系数均为 0.25 的根升余弦滤波器,图 4 给出了该滤波 器的时域波形^[8]。

利用所设计的根升余弦滤波器对 a 路和 b 路信号做 4 倍 成型滤波。图 5(a)为 a 路滤波后的时域波形,图 5(b)为 b 路 滤波后的 I 路和 Q 路的时域波形。

经过成型滤波后, a 路信号的采样率变为 880 kbps, b 路信号的采样率变为 5.2 Mbps。两路信号需要通过不同倍数的多速率处理,才能使采样率均达到 160 Mbps。

2) 使用半带滤波器和级联积分器(Cascade Integrator Comb, CIC)滤波器,使信号达到系统采样率。半带滤波器的冲激响应为:

$$h(n) = \begin{cases} h(n), & n - \frac{N-1}{2} = \bar{n} \mathfrak{Y} \\ 0, & n - \frac{N-1}{2} = \mathfrak{K} \mathfrak{Y} \\ \frac{1}{2}, & n = \frac{N-1}{2} \end{cases}$$
(7)

由于该滤波器系数的一半都是 0,因此计算效率很高, 实现性强,非常适合实现 2 的整数倍的内插和抽取。CIC 滤 波器,即级联积分梳状滤波器,它的冲激响应为:

$$h(n) = \begin{cases} 1, & 0 \le n \le D - 1 \\ 0, & \pm \ell \ell \end{cases}$$
(8)

式中 D 表示滤波器内插和抽取的倍数。它结构简单,处理速 度高,可以对基带信号进行非 2 整数倍的内插和抽取操作^[9]。

若信号和系统的采样率不是整数倍关系时,则可采用拉格 朗日插值法来完成非整数倍速率的转换。该方法将传统的插 值多项式表示为朗日插值多项式,利用想要估计值的后 2 个 及前 1 个点的值来计算当前所需要的数值^[10-11]。

为了使2路信号的采样率均达到160 Mbps,首先将2路 信号做2倍内插,再经过半带滤波器,滤波后的a路信号的 采样率变为1.76 Mbps,b路信号的采样率变为10.4 Mbps。 在进行CIC滤波之前,需使系统采样率为2路信号的采样率 的整数倍,因此利用拉格朗日插值函数将2路采样率变为 2 Mbps和10 Mbps,最后分别通过80阶CIC滤波器和16阶 CIC滤波器,以完成2路信号采样率的统一。

2.3 多路信号调制

由于信号的时间长度为 100 µs,系统的采样率为 160 Mbps,即可得到带调制矩阵和傅里叶矩阵的维数是 100 × 160=16 000。a 路信号的载波频率为 10 MHz,对应放置到带调制矩阵的第 $n = \frac{f_n N}{B} = \frac{10 \times 16\,000}{160} = 1\,000$ 行, b



Fig.4 Time domain waveform of the rooted raised cosine filter 图 4 根升余弦滤波器时域波形



Fig.5 Time domain waveform of the signal after shaping filter 图 5 经过成型滤波器的信号时域波形

路信号的中心频率为 20 MHz, 对应放置到带调制矩阵的第 $n = \frac{f_n N}{B} = \frac{20 \times 16\,000}{160} = 2\,000$ 行,其余行数据均为 0。最后与傅里叶矩阵相乘,其结果的对角线元素就是已调制信号。图 5 为两路调制信号的频谱的仿真图。由于频谱仪在分析高频时更为准确,因此将上述生成的信号再上变频到中心频率为 116 MHz,得到的结果见图 6,其中 a 路信号中心频率变为 120 MHz,得到的频谱图与仿真结果一致。





Fig.7 Spectrum of the two modulated signals in spectrometer 图 7 利用频谱仪测得的调制后两路信号

3 结论

本文提出了一种基于傅里叶矩阵的多路信号调制方法。从理论上分析了其可行性,利用 Matlab 进行了两路 信号调制的仿真,仿真结果与理论计算一致。基于通用计算机平台,搭建了实际系统进行验证。在实际进行多路 信号调制的系统中,大多采用传统调制方法结合 FPGA 平台来实现,当信号路数很多时,对 FPGA 的要求就会很 高,造成很高的实现成本。而本文提出的方法可以在通用计算机平台下实现,用较低的成本,实现多路信号的调 制,大大降低系统硬件实现成本,具有广泛的应用价值。

参考文献:

- [1] 宁国强,张卫东,侯波,等. 通信中干扰及抗干扰技术综述[J]. 四川兵工学报, 2011,32(5):115-119. (NING Guoqiang, ZHANG Weidong,HOU Bo,et al. The overview of communication interference and jamming technology[J]. Journal of Sichuan Ordnance, 2011,32(5):115-119.)
- [2] 曹明. 宽带多载波基带传输系统硬件平台设计与部分算法研究[D]. 杭州:浙江大学, 2004. (CAO Ming. The hardware design and algorithm research on broadband multi-carrier baseband transmission system[D]. Hangzhou, Zhejiang, China: Zhejiang University, 2004)
- [3] 王鹏,杨春,文招金. 高速通用数字调制器的设计与实现[J]. 太赫兹科学与电子信息学报, 2010,7(3):247-250. (WANG Peng,YANG Chun,WEN Zhaojing. Design and implementation of high speed and general-purpose digital modulator[J]. Journal of Terahertz Science and Electronic Information Technology, 2010,7(3):247-250.)
- [4] 陈平. 过抽样转换及其数字信号处理的研究[D]. 南京:南京理工大学, 2004. (CHEN Pin. Design and application of the digital signal processing based on oversampling converter[D]. Nanjing, Jiangsu, China: Nanjing University of Science and Technology, 2004.)
- [5] 徐向斌. 无线信号多速率发送处理器的研究与设计[D]. 哈尔滨:哈尔滨工程大学, 2011. (XU Xiangbin. Research and design of sending processor on radio signal and multi-rate[D]. Harbin, Helongjiang, China: Harbin Engineering University, 2011.)
- [6] 张贤达,保铮. 通信信号处理[M]. 北京:国防工业出版社, 2000. (ZHANG Xianda, BAO Zheng. Communication Signal Processing[M]. Beijing:National Defense Industry Press, 2000.