

文章编号: 2095-4980(2016)05-0712-05

一种基于 NAND FLASH 基带数据模拟源的设计与实现

张 卓, 任家峪, 安 然, 孙蓓蓓

(上海航天电子技术研究所, 上海 201109)

摘 要: 针对卫星数传分系统基带数据模拟源的要求, 提出了基于FPGA控制的NAND FLASH 解决方案, 阐述了该方案的硬件和软件的设计与实现, 对NAND FLASH的读、写、擦除的操作时序进行了研究。单片FLASH最高读取速率可达250 Mbps, 可通过多片FLASH芯片并行读取达到更高的读取速率。试验表明, 该方案实现的卫星数传分系统基带数据模拟源可以有效模拟卫星数传分系统所需的数据模拟源, 满足卫星数传分系统测试的需求。

关键词: 数据模拟源; 存储器; 通用串行总线; 现场可编程门阵列

中图分类号: TN914.42

文献标识码: A

doi: 10.11805/TKYDA201605.0712

Design and implementation of data simulator based on NAND FLASH

ZHANG Zhuo, REN Jiayu, AN Ran, SUN Beibei

(Shanghai Aerospace Electronic Technology Institute, Shanghai 201109, China)

Abstract: Aimed at the requirements of the baseband data simulator in satellite data transmission system, a NAND FLASH solution is put forward based on Field Programmable Gate Array(FPGA) control. The hardware and software designs and implementation of the NAND FLASH solution are described, and the operation sequences of reading, writing and erasure in NAND FLASH are studied. The highest rate of single chip FLASH reading can reach up to 250 Mbps. Multiple FLASH chips reading in parallel can achieve a higher reading rate. The experimental results show that the proposed scheme can effectively simulate the data source in satellite data transmission system, and meet the requirements of system test.

Key words: data simulator; FLASH; USB; Field Programmable Gate Array

卫星数传分系统基带数据模拟源是卫星模拟器的重要组成部分,也是地面接收系统性能测试和故障检测的重要手段^[1]。数据模拟源用以模拟星上有效载荷数据、数管分系统 1553B 载荷数据、信息处理器输出数据和固态记录器输出数据。基带数据模拟源可用于卫星与地面应用系统对接试验,地面应用系统和卫星数传地面测试系统相关设备的调试、验证,在卫星的研制过程中起着重要作用。根据卫星数传分系统的设计要求,数据模拟源连续输出速率需达到 250 Mbps 以上,输出格式可设置,提供多种数据输出接口。数据模拟源主要由硬件和软件部分组成,硬件部分主要由基带数据模拟源机箱、数据加载计算机以及配套电缆组成,软件部分由现场可编程门阵列(FPGA)软件和数据加载软件组成。

1 主要功能

1.1 模拟星上低速载荷数据包

低速载荷数据包包括卫星工程遥测、红外分光计、地球辐射收支探测器、微波温度计、臭氧总量探测器、臭氧垂直探测器、太阳辐照度监测仪、空间环境监测器和微波湿度计、小型电离层光度计产生的数据包。在测试时,根据各颗星低速载荷的具体配置情况,选择相应的载荷输出数据。

1.2 模拟星上高速载荷数据包

能产生循环码格式数据,以验证单机误码率;或带有固定帧格式数据,以验证数传通道的正确性。在测试时,根据各自高速载荷的具体配置情况,选择相应的载荷输出数据。

收稿日期: 2015-04-15; 修回日期: 2015-06-25

1.3 模拟星上信息处理器的功能

根据各颗星相应的载荷配置情况,产生符合国际空间数据系统咨询委员会(Consultative Committee for Space Data Systems, CCSDS)标准高级在轨系统(Advanced Orbiting Systems, AOS)协议的信道存取数据单元(Channel Access Data Unit, CADU)格式数据;能够产生符合高分辨力图像传输(High Resolution Picture Transmission, HRPT)、实时图像传输(Moderate Resolution Picture Transmission, MPT)链路传输的真实数据以及相匹配的接口;能够产生符合固态记录器输入、输出的记录数据。

2 硬件设计与实现

数据模拟源系统结构见图 1,主要由 USB 接口芯片、带有大容量存储空间的高速 FPGA、高速 FLASH 存储芯片、RS-422 收发电路、LVDS 收发电路、外部晶振组及相应的软件(FPGA 程序和 USB 固件程序)和电缆组成。

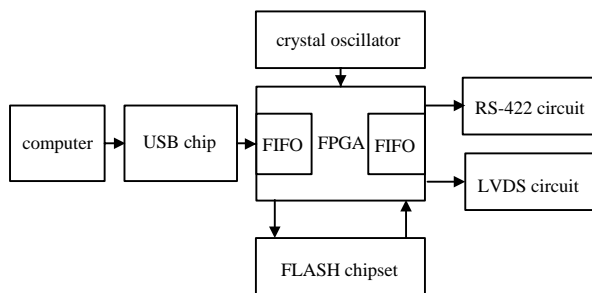


Fig.1 Block diagram of data simulator
图 1 数据模拟源系统框图

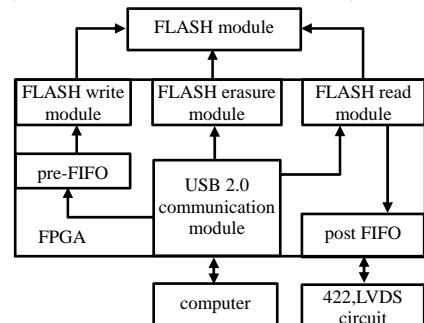


Fig.2 Block diagram of FPGA function
图 2 FPGA 功能框图

2.1 FPGA 模块

FPGA 选用 XILINX 公司 Virtex-II 系列中的 XC2C1000^[2]。FPGA 模块电路设计是整个数据模拟源的核心,为整个系统提供时序控制、USB 接口控制、FLASH 读写控制、FIFO 读写控制以及 RS422, LVDS 数据收发等。在硬件设计中,数据加载计算机通过 USB2.0 芯片将需要发送的模拟数据发送至 FPGA, FPGA 控制 FLASH 的读写,将数据写入 FLASH 中;当需要向射频源发送模拟数据时,再从 FLASH 中读出^[3]。FPGA 主要实现功能见图 2。

2.2 USB 接口电路

USB 模块负责 FPGA 与上位机的通信工作,是所有数据以及指令的交换通道,加载计算机通过 USB 接口向数据模拟源加载数据。USB 接口芯片采用 Cypress 公司推出的 CY7C68013 芯片^[4]。CY7C68013 主要结构如下:包括 1 个 8051 处理器、1 个智能串行接口引擎(Serial Interface Engine, SIE)、1 个 USB 收发器、16 KB 片上 RAM、4 KB 的先进先出(First Input First Output, FIFO)存储器以及 1 个通用可编程接口(General Programmable Interface, GPIF)。USB 接口电路见图 3。

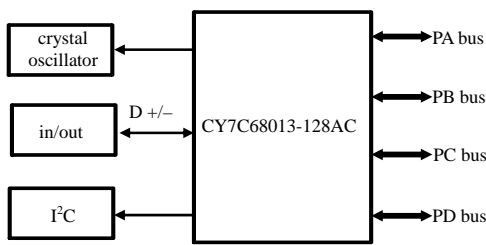


Fig.3 USB interface circuit
图 3 USB 接口电路

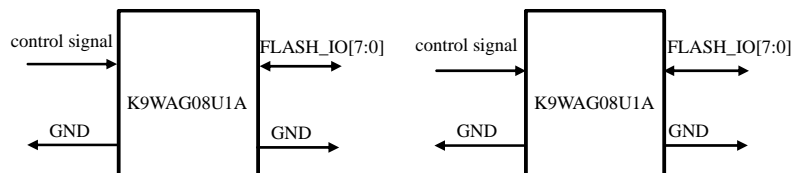


Fig.4 K9WAG08U1A interface circuit
图 4 K9WAG08U1A 接口电路

2.3 FLASH 模块

本系统选用三星公司的 16 GB(2 G × 8 bit)容量的 FLASH 芯片 K9WAG08U1A^[5], 供电电压为 2.7 V~3.6 V;可以写入次数高达 10 万次;数据保存时间可达 10 年。为了达到系统要求的数据输出速率,采用 2 片 K9WAG08U1A 并行输出,原理见图 4。

2.4 RS-422、LVDS 收发电路

为了满足系统提出的提供多种数据输出接口，本文分别设计了 RS422 和低电平差分信号(Low-Voltage Differential Signaling, LVDS)接口电路。RS422 收发接口电路选用了美国国家半导体公司的 422 接口转换芯片：DS26LV31TM 和 DS26LV32ATM。LVDS 收发接口电路选用了 NS 公司的 LVDS 接口转换芯片：DS90LV032ATM 和 DS90LV031ATM。

3 软件设计与实现

软件设计主要包括 USB 通信模块以及 FLASH 控制模块^[5]；USB 通信模块主要实现接收 PC 发送的指令以及数据；FLASH 控制模块实现数据读写以及擦除功能。

3.1 USB 通信模块

USB 通信模块软件主要包括 3 部分：上位机应用程序、USB 设备驱动程序以及 USB 固件程序。上位机应用程序为数据模拟源系统提供了一个友好的人机交互界面，通过 USB 接口与设备进行通信,主要完成了FLASH擦除、写文件、读文件、注入坏块等任务，对数据模拟源进行数据加载。应用程序是在 Visual C++6.0 开发环境下设计及开发的，界面见图 5。



Fig.5 Interface of application program
图 5 应用程序界面

Cypress 公司提供了完整的 CY7C68013 驱动程序源码、控制面板程序以及固件的框架。用户不需要任何修改或者稍加修改即可使用，建议无需修改。

USB 固件程序是指 USB 芯片内部 8051 单片机的控制程序，主要功能是：实现 USB 控制器的配置、初始化；控制 USB 芯片和 PC 机之间的数据传输；控制 USB 芯片和 FPGA 之间的数据传输。固件开发采用的软件是 Keil uVision2 集成开发环境，采用 C51 语言编写，C51 具有丰富的库函数，降低固件开发难度，提高开发效率。

3.2 FLASH 控制模块

K9WAG08U1A 芯片接口分为 2 类：一类是控制信号，包括 RE,WE,ALE,CLE 和 CE；另一类是地址总线、数据总线和命令总线复用的 I/O 口。通过操作控制总线和 I/O 口可实现对 K9WAG08U1A 的各种操作。FLASH 控制模块主要实现 FLASH 芯片 K9WAG08U1A 的擦除、坏块处理、读操作和写操作等功能^[6-7]。

3.2.1 擦除操作

擦除操作是以块为单位进行的，首先输入块擦除指令 60h，然后写入 3 个字节的块地址，输入地址之后再次输入擦除确认指令 D0h^[8]。在擦除过程中，R/B 信号为低，当擦除完成后为高；当控制器检测到 R/B 为高时，输入读取状态寄存器指令 70h 读取状态位 I/O0，如果 I/O0 为低则擦除成功，为高则说明擦除失败。擦除操作时序详见图 6。

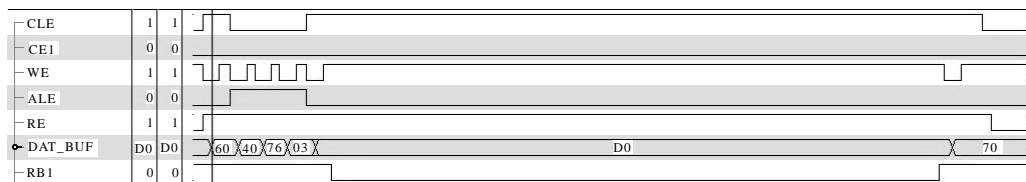


Fig.6 Erase operation sequence
图 6 擦除操作时序

3.2.2 写操作

写操作是以页为单位进行的，首先输入写指令 80h，然后写入 5 个字节的存储数据起始地址；紧接着将地址锁存信号拉低，依次输入 1 页的数据；最后输入写确认命令 10h，开始写操作。一旦写操作开始执行，FLASH 将 R/B 信号拉低并开始写入数据；当写操作完成后，R/B 信号为高；当控制器检测到 R/B 为高时，输入读取状态寄存器指令 70h 读取状态 I/O0，如果 I/O0 为低则写操作成功，为高则说明写操作失败。写操作时序详见图 7。

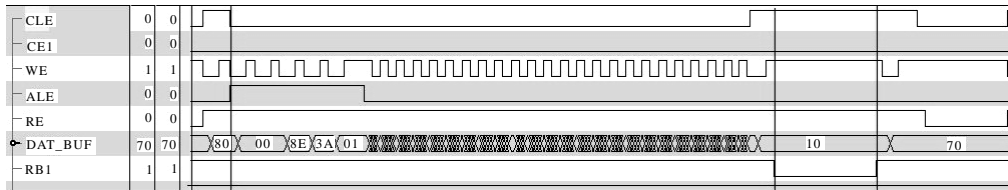


Fig.7 Write operation sequence
图 7 写操作时序

3.2.3 读操作

读操作是基于页操作的，分 2 种模式：随机读取模式和连续读取模式。随机读取数据只是页内随机读取，每次读取都需要发送读取命令和读取地址，读取效率较低；连续读取模式可以在同一块中连续读取多页，读取速率较高。为了满足读取速率要求，采用连续读取模式。

连续读取操作时，首先通过 I/O 口写入读取命令 00h，紧接着写入 5 个字节的读起始地址，然后发送读操作确认指令 30h。当 R/B 信号为低电平时，表明 FLASH 开始读取数据；当 R/B 信号跳变为高电平时，可以在读使能信号 RE 的上升沿读取数据。连续读取页操作时序详见图 8。

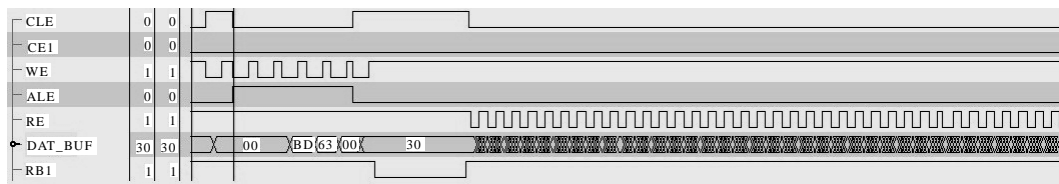


Fig.8 Operation sequence of continuous read page
图 8 连续读取页操作时序

4 坏块管理

FLASH 芯片在出厂后就存在坏块，并且在使用过程中由于反复的读写和擦除操作，也可能产生新的坏块，坏块是无法进行操作的。在对连续地址的读写操作时有坏块存在的可能，这样就会导致数据的误码，因此需要对坏块进行管理^[9]。

本方案利用 FPGA 自带的 RAM 存放坏块地址，包括出厂坏块和新产生的坏块。首先，通过 USB 将坏块表发送至 PC 机存储，保证掉电后坏块信息不丢失；然后，每次上电后通过 USB 将坏块表发送至 FPGA 自带 RAM，在读写操作时可以对照坏块表跳过相应坏块。

5 试验验证

卫星数据模拟源的设备连接框图见图 9。首先，由数据加载计算机通过数据加载软件将符合数传链路特征帧格式的数据加载到卫星数据模拟源设备中；卫星数据模拟源设备按照射频信号源的要求读取基带数据，并安装链路要求的传输速率输出至射频信号源；射频信号源完成数传发射机的功能，对卫星数据模拟源的数据进行卷积编码处理并调制到所要求的波段，输出射频信号到下变频器；下变频器实现射频信号到中频的下变频转换，并发送至对应的地面接收处理设备。整个试验流程验证了整个数传分系统链路的可靠性，为整星的试验、验证成功提供了可靠的保障。

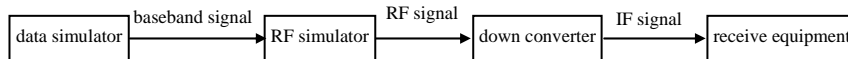


Fig.9 Connection in test
图 9 试验连接框图

6 结论

本文设计的卫星数传分系统基带数据模拟源经过后期试验验证，单片 FLASH 最大实际读取速率可以达到 250 Mbps，若需要更高读取速率，可以通过多片 FLASH 芯片并行读取。该设计已经成功应用在型号的测试试验中，圆满实现了试验的各项指标。功能完善，性能稳定，达到了设计的各项要求，具有一定的通用性。

参考文献:

- [1] 赵宏,单庆晓,肖昌炎,等. 遥感卫星数传基带数据模拟源的设计与实现[J]. 计算机测量与控制, 2012,20(2):411-413. (ZHAO Hong,SHAN Qingxiao,XIAO Changyan,et al. Remote sensing satellite pass baseband data simulation source design and implementation[J]. Computer Measurement and Control, 2012,20(2):411-413.)
- [2] XILINX. Virtex-II platform FPGA handbook[Z]. Xilinx,Inc., 2014.
- [3] 常青,淳于瀚中,张其善. 基于 FPGA 的 P 码快速捕获模块设计[J]. 太赫兹科学与电子信息学报, 2010,8(5):514-520. (CHANG Qing,CHUNYU Hanzhong,ZHANG Qishan. Design of P-code fast acquisition based on FPGA technology[J]. Journal of Terahertz Science and Electronic Information Technology, 2010,8(5):514-520.)
- [4] 钱峰. EZ-USB FX2 单片机原理、编程及应用[M]. 北京:北京航空航天大学出版社, 2006. (QIAN Feng. The Principle of FX2 EZ-USB Microcontroller,Programming and Application[M]. Beijing:Beihang University Press, 2006.)
- [5] SAMSUNG. NAND flash K9XXG08UXA datasheet[Z]. Samsung, Inc., 2014.
- [6] 李槐生. 基于 FPGA 的 NAND FLASH 控制器的设计[J]. 科学之友, 2011(11):146-149. (LI Huaisheng. Design of FLASH NAND controller based on FPGA[J]. Science of Friends, 2011(11):146-149.)
- [7] 周治良,刘俊,张斌珍. 基于 FPGA 及 FLASH 的数据采集存储系统设计[J]. 微计算机信息, 2007,23(31):91-92. (ZHOU Zhiliang,LIU Jun,ZHANG Binzhen. Design of data acquisition and storage system based on FPGA and FLASH[J]. Micro Computer Information, 2007,23(31):91-92.)
- [8] 陈明义,连帅军,周建国. 基于 FPGA 的 FLASH 控制器系统设计及实现[J]. 电子科技, 2008,21(7):11-13. (CHEN Mingyi, LIAN Shuaijun,ZHOU Jianguo. Design and implementation of FLASH based FPGA controller system[J]. Electronic Technology, 2008,21(7):11-13.)
- [9] 王崇剑,李玉山. 基于 FPGA 的 K9F2G08U0M NandFLASH 控制器设计[J]. 电子元器件应用, 2008(10):4-7. (WANG Chongjian,LI Yushan. Design of NandFLASH K9F2G08U0M controller based on FPGA[J]. Electronic Components & Device Application, 2008(10):4-7.)

作者简介:



张 卓(1980-), 男, 哈尔滨市人, 硕士, 高级工程师, 主要研究方向为卫星数据传输技术以及测试设备总体设计 .email: mark_zhangzhuo@163.com.

任家峪(1986-), 男, 江苏省兴化市人, 硕士, 工程师, 主要研究方向为卫星数传技术、FPGA 设计.

安 然(1989-), 女, 山东省菏泽市人, 硕士, 工程师, 主要从事卫星数传方向的研究.

孙蓓蓓(1989-), 女, 江苏省启东市人, 本科, 高级工, 主要从事卫星数传设备电装及调试工作.