

文章编号: 2095-4980(2016)05-0805-06

STI 场区加固 NMOS 器件总剂量效应

谢儒彬, 吴建伟, 陈海波, 李艳艳, 洪根深

(中国电子科技集团公司 第 58 研究所, 江苏 无锡 214035)

摘要: 基于 0.18 μm CMOS 工艺开发了浅槽隔离(STI)场区抗总剂量辐射加固技术, 采用离子注入技术使 STI/衬底界面处的 P 型硅反型阈值提高, 从而增强 NMOS 器件的抗辐射能力。实验表明, 加固 NMOS 器件在 500 krad(Si)剂量点时, 阈值电压无明显漂移, 漏电流保持在 10^{-12} 量级, 其抗辐射性能明显优于非加固 NMOS 器件。通过 STI 场区加固工艺的研究, 可有效提高电路的抗总剂量辐射能力, 同时避免设计加固造成芯片面积增大的问题。

关键词: 辐射加固; 总剂量效应; 浅槽隔离; 0.18 μm

中图分类号: TN386.1

文献标识码: A

doi: 10.11805/TKYDA201605.0805

Total ionizing dose effect on NMOS transistors with radiation-hard in STI

XIE Rubin, WU Jianwei, CHEN Haibo, LI Yanyan, HONG Genshen

(No.58 Institute, China Electronic and Technology Corporation, Wuxi Jiangsu 214035, China)

Abstract: Total Ionizing Dose(TID) radiation-hard technology in Shallow Trench Isolation(STI) is developed based on 0.18 μm CMOS process, which raises the threshold of P-type silicon at the STI/substrate interface by ion implantation technology, and therefore enhances the radiation hardening ability of NMOS transistors. There is no threshold shift of the NMOS transistors after irradiating at 500 krad(Si). The leakage current keeps at the order of magnitude of 10^{-12} . It has better radiation hardening characteristic compared with the NMOS transistors without radiation-hard. Through the study of TID radiation-hard technology in STI, the radiation hardening ability of circuit can be enhanced. At the same time, this technology will avoid the problem that the area of chip will increase due to the radiation-hard design.

Key words: radiation-hard; Total Ionizing Dose effect; Shallow Trench Isolation; 0.18 μm

随着电子元器件在空间环境中的应用日益增多, 辐射环境下电路的失效问题也越来越受到关注。空间辐射在体硅 CMOS 器件中引起总剂量辐射(TID)效应, 造成元器件的电学性能退化。总剂量辐射效应是累积的电离辐射效应, 是一个长期导致失效的过程, 其影响主要是由于在 SiO_2 中产生氧化陷阱电荷, 同时在 Si/SiO₂ 界面形成界面态^[1]。20 世纪 80 年代以来, 国内外对于大尺寸 MOS 器件的总剂量辐射效应进行了充分的研究^[2-4]。对于大尺寸 MOS 集成电路, MOSFET 间的隔离通常靠高阈值的场区, 其氧化层较厚。但在辐射环境下, 电离辐射损伤与 SiO₂ 层的厚度成正比, 因此场氧化层在经过电离辐射后, 将产生更多的正电荷积累。

随着器件特征尺寸的减小, 浅槽隔离(STI)已逐步替代了硅的选择氧化(Local Oxidation of Silicon, LOCOS)隔离, 但 STI 导致的总剂量辐射损伤依然存在。针对 0.18 μm 工艺 NMOS 器件的总剂量效应, 国内外已有一定的研究^[5-6], 研究表明, 在 0.18 μm 工艺尺寸下, 栅氧的厚度薄, 总剂量效应对其的影响甚微, 阈值电压的漂移相对于大尺寸器件来说已经不明显。但是, STI 场区中的正电荷积累形成的漏电通道将会使得器件的关态漏电流显著增加。因此, 在 0.18 μm 工艺中, 需要针对 STI 场区采取加固措施, 从而抑制 STI 场区中的漏电通道。

1 加固原理

总剂量辐射在 STI 产生大量电子空穴对, 电子会在电场作用下被迅速扫出氧化层, 部分空穴则被 STI/衬底界

面的正电荷陷阱俘获，形成固定正电荷，如图 1 所示。随着正电荷的积累，在隔离层中形成一个较大的电场，当电场强度达到一定程度时，则会造成 STI/衬底界面处的 P 型硅反型，导致 STI 侧壁的寄生管开启，形成新的漏电通道。

根据图 2 所示，在 STI 隔离结构中，至少存在 3 条漏电通道，图 2(a)是单个器件侧墙的漏电通道，它将导致亚阈区漏电流的增加；图 2(b)是 NMOS 的源/漏区通过 STI 隔离与另一个 NMOS 的漏/源区的泄漏电流；图 2(c)是 NMOS 的源/漏区与 N 阱之间通过 STI 隔离形成漏电流。

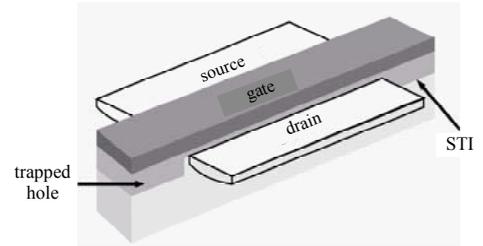


Fig.1 Total dose effects of STI
图 1 STI 场区总剂量效应

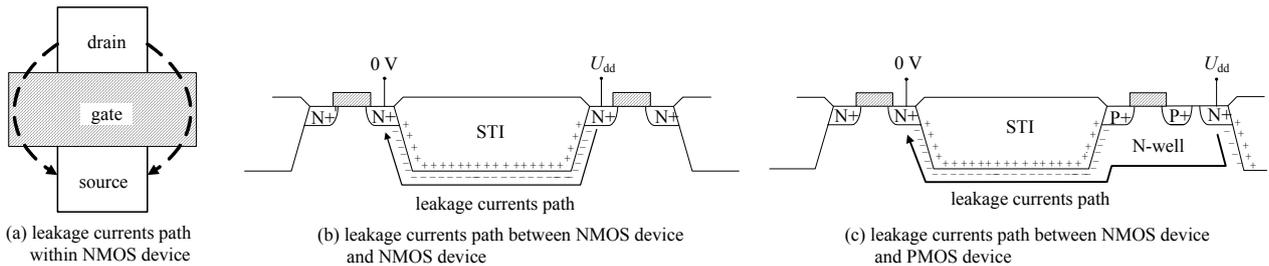


Fig.2 Leakage currents path in STI
图 2 STI 场区中的漏电通道

为解决辐射引起的漏电问题，可从设计与工艺两方面对电路进行加固。图 3 为一个常见的反相器结构，从图中可以看出，其存在 2 种漏电通道，通道 1 为源漏之间的漏电，通道 2 为 NMOS 的源/漏区与 N 阱之间的漏电。设计上为了抑制通道 2 的漏电，NMOS 与 PMOS 之间不直接连接，而是通过金属单独引出的方式绕过 STI 场区下的漏电通道，如图 4 所示。但是，该设计加固方法会增加芯片的面积，同时也会增加版图绘制的复杂性。因此，为保证电路的抗辐射性能，需要研究抗辐射加固工艺。

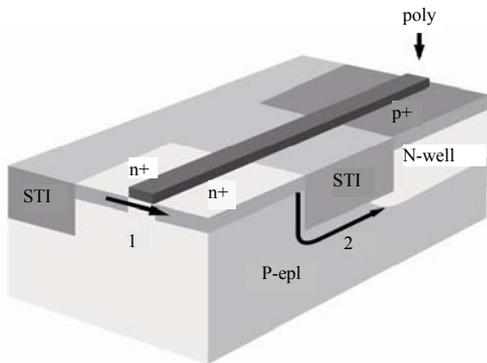


Fig.3 Leakage currents path in the common inverter
图 3 常见的反相器结构中的漏电通道

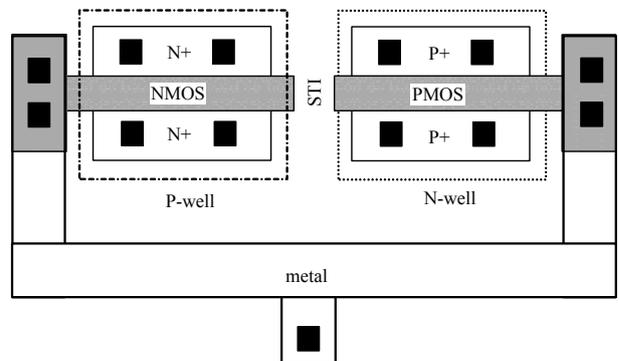


Fig.4 Design of radiation hard inverter
图 4 反相器设计加固示意图

工艺上主要针对 STI 场区进行抗辐射加固，如图 5 所示，STI 场区加固工艺主要采用离子注入的方式，使得 STI/衬底界面处的 P 型硅反型阈值提高，从而抑制住侧壁寄生管的开启，减小了电路的漏电。STI 场区加固工艺可有效提高电路的抗总剂量辐射能力，同时避免了因设计加固而造成的芯片面积增大。

基于 0.18 μm CMOS 工艺开发了 STI 场区抗总剂量辐射加固技术，完成了 1.8 V/3.3 V NMOS 器件的制备，针对所得的器件进行了常态特性以及辐照特性的评估，并将其与非加固工艺所制备的器件进行对比，通过对比实验的结果来证明 STI 场区加固工艺的有效性。

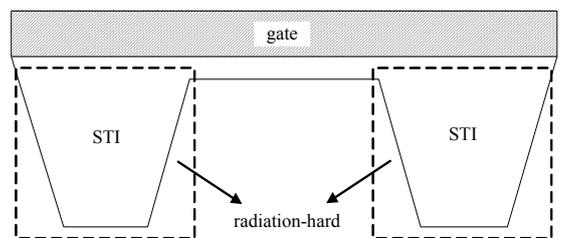


Fig.5 Radiation-hard of STI
图 5 STI 场区加固示意图

2 实验与分析

2.1 实验过程

实验样品基于标准商用 0.18 μm 工艺,并增加了 STI 场区加固。器件宽长比为 $W/L=10\ \mu\text{m}/0.35\ \mu\text{m}$,栅氧化层电学厚度为 7 nm,工作电压为 3.3 V,STI 隔离槽厚度为 400 nm,实验中增加了未加固的 NMOS 管作为对比样品。辐照实验采用中科院上海原子核研究所辐射技术中试研究基地的 ^{60}Co γ 射线,选取的剂量点为 50 krad(Si),100 krad(Si),150 krad(Si),500 krad(Si),辐照偏置为最劣偏置(ON 偏置),即 $U_g=3.6\ \text{V}(1.1U_{dd})$, $U_d=U_s=U_b=0\ \text{V}$ 。辐照完成后,对样品进行 $I-U$ 特性测试,并测试栅电流,以确保样品在辐照过程中栅氧没有发生损伤。

2.2 实验结果

图 6 为 NMOS 器件在不同剂量下的 $I-U$ 特性曲线,图 6(a)为非加固的 NMOS 器件,在 50 krad(Si)剂量点时,关态漏电流已达到 10^{-9} 量级;当总剂量累积到 500 krad(Si)时,关态漏电流已明显增加,达到了 10^{-5} 量级。加固 NMOS 器件辐照实验结果如图 6(b)所示,明显看出加固 NMOS 在 500 krad(Si)剂量点时关态漏电流仍然处于 10^{-12} 量级,器件 $I-U$ 特性曲线与辐照前基本一致,说明加固的 NMOS 器件抗总剂量辐射能力至少达到了 500 krad(Si)水平,抗辐射性能显著提高。

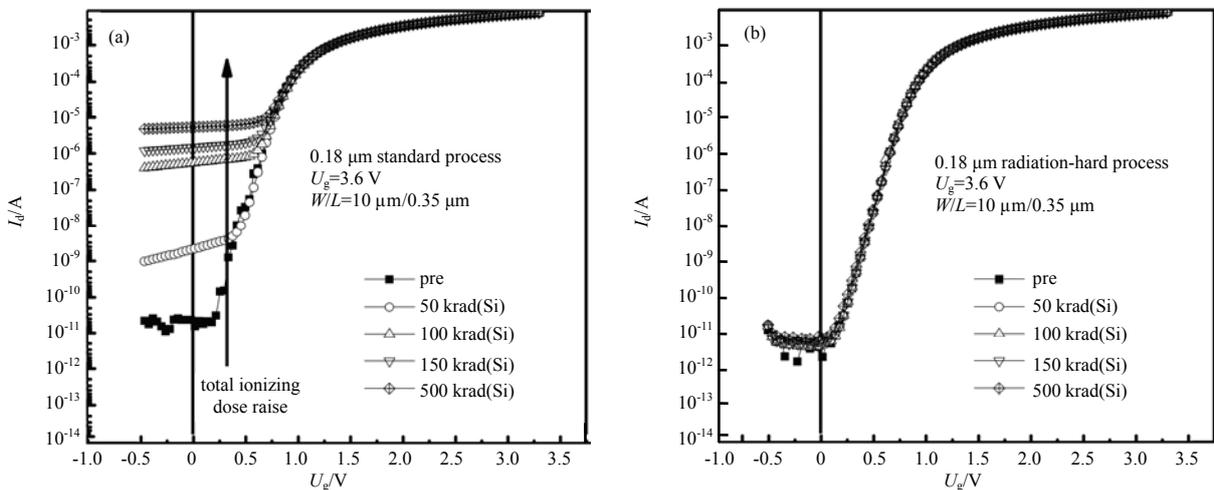


Fig.6 $I-U$ characteristics curves for NMOS transistor irradiated at 500 krad(Si)
图 6 NMOS 器件辐照到 500 krad(Si) $I-U$ 特性曲线

为确保 NMOS 在实验过程中没有发生栅氧击穿,在辐照实验后测试了 NMOS 的栅氧电流,结果如图 7 所示,从图中可以看出,NMOS 的栅电流在辐照前后没有发生明显的变化,说明 NMOS 的栅氧完好,没有在实验过程中发生损坏。

2.3 理论分析

文献[7]指出,由于 STI 与衬底界面处的倾角更陡直,因此在拐角处会形成尖角效应,拐角处的电场强度更高。当器件被辐照后,STI 区产生大量的陷阱电荷,使得 STI/衬底界面处发生反型,由此造成窄沟器件更加容易形成漏电通道。为进一步验证场区加固工艺的效果,对 $10\ \mu\text{m}/10\ \mu\text{m}$, $0.22\ \mu\text{m}/10\ \mu\text{m}$, $0.22\ \mu\text{m}/0.35\ \mu\text{m}$ 3 种宽长比的 NMOS 晶体管进行辐照实验,辐照条件及实验流程与 $10\ \mu\text{m}/0.35\ \mu\text{m}$ 样品完全一致,测试结果见图 8 与表 1。

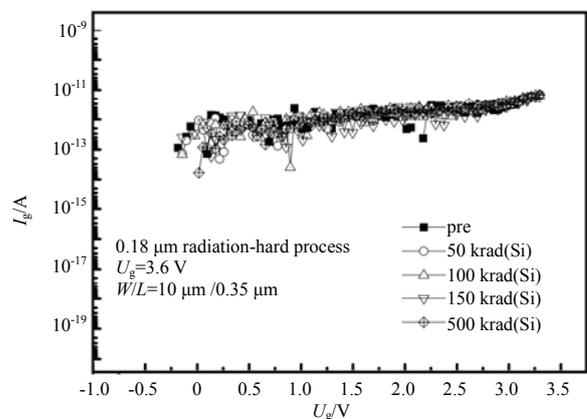


Fig.7 Gate-oxide leakage current versus gate voltage after irradiating at different total doses
图 7 不同总剂量辐照后的栅电流

表 1 500 krad(Si)辐照前后器件参数变化情况
Table1 Device parameter changing after irradiating at 500 krad(Si)

	10 μm/10 μm		10 μm/0.35 μm		0.22 μm/10 μm		0.22 μm/0.35 μm	
	pre-irradiation	post-irradiation	pre-irradiation	post-irradiation	pre-irradiation	post-irradiation	pre-irradiation	post-irradiation
off-state current I_{off}/A	4.40×10^{-12}	4.82×10^{-12}	2.74×10^{-12}	5.42×10^{-12}	1.59×10^{-12}	1.45×10^{-12}	3.85×10^{-12}	4.26×10^{-12}
saturation current $I_{d,sat}/(\mu A/\mu m)$	3.48×10^{-4}	3.44×10^{-4}	5.55×10^{-3}	5.53×10^{-3}	5.45×10^{-6}	5.68×10^{-6}	1.21×10^{-3}	1.27×10^{-3}
threshold voltage U_{th}/V	0.77	0.77	0.85	0.85	0.83	0.79	0.78	0.72

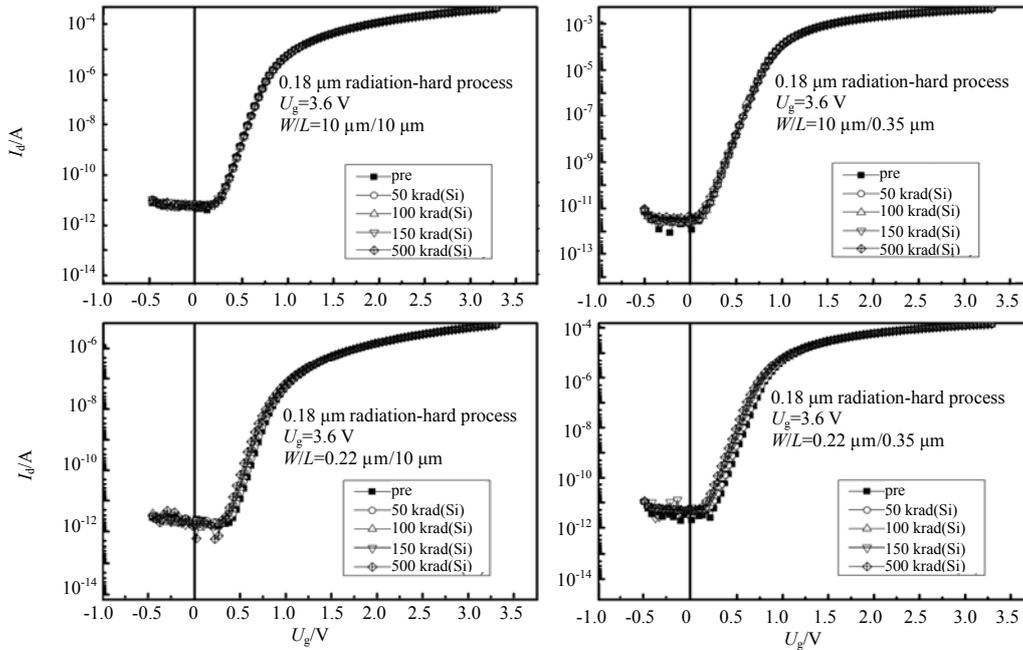


Fig.8 $I-U$ characteristics of NMOS transistors with different dimensions vs. total dose
图 8 不同器件尺寸的 NMOS 晶体管 $I-U$ 特性随辐照总剂量的变化关系

其结果显示，宽沟 NMOS 晶体管辐照后阈值电压不变，因为深亚微米尺寸的 MOSFET 其栅氧化层为超薄栅氧 (<6 nm)，栅极或者 Si/SiO₂ 界面的电子会隧穿至栅氧化层中，从而与栅氧化层中的氧化陷阱电荷发生复合^[8-9]，其电子隧穿的距离由式(1)确定：

$$X_m(t) = (1/2\alpha) \ln(t/t_0) \tag{1}$$

式中： $X_m(t)$ 是关于时间 t 的函数； α 为隧穿因子，和电子的势垒高度有关； t_0 为时间标度，与最近陷阱的本征转换率有关。对于 SiO₂ 来说，如果陷阱电荷距离界面小于 4 nm，则电子隧穿至 SiO₂ 层与陷阱电荷复合的概率很高。从实验结果可以看出，当陷阱电荷距离界面大于 4 nm ($T_{ox}=7$ nm)时，NMOS 管的阈值电压依然没有发生明显的漂移，由此认为，隧穿电子的复合作用可能并不是阈值电压不发生漂移的唯一机制，根据之前的研究，栅氧化层厚度的降低本身就会造成阈值电压漂移的下降^[10]，其原因可能是氧化陷阱电荷积累量减少。

MOS 晶体管的跨导定义为相对于栅电压的漏电流的变化，其表达式为： $G_m = \partial I_d / \partial U_g$ 。跨导有时也称晶体管的增益，是表征 MOS 电路线性区特性的一个重要参数，当器件宽长比一定时，其性能直接反映了 Si/SiO₂ 界面或界面附件缺陷的散射作用对沟道载子有效迁移率的影响，辐照后迁移率变化用式(2)表示：

$$\mu = \mu_0 / (1 + \beta \Delta N_{it}) \tag{2}$$

式中： μ_0 为载子初始迁移率； β 为常数， ΔN_{it} 为界面陷阱电荷变化。

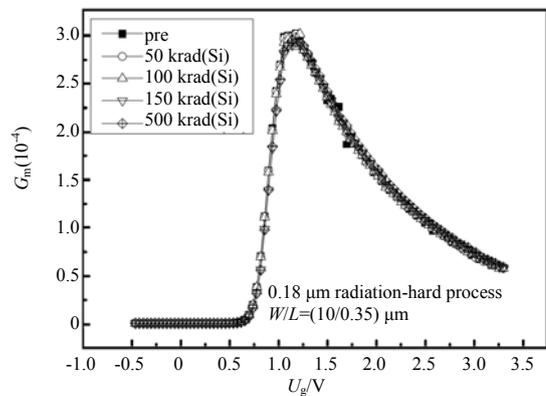


Fig.9 Transconductance vs. gate voltage after irradiating at different total doses

图 9 不同总剂量辐照后跨导 GM 随栅电压 Vg 的变化关系

图 9 给出了不同总剂量下跨导的变化趋势,从图中可以看出,10 μm/0.35 μm NMOS 管在辐照后跨导几乎没有变化,说明迁移率没有变化,辐照过程中在栅氧化层界面处没有产生明显的界面态,这与薄栅氧化层对总剂量不敏感这一结论相一致。由此认为,尽管 NMOS 管栅氧厚度>4 nm,但由于其没有产生明显的界面态,氧化陷阱电荷积累也减少,因此其阈值电压无明显漂移。

从表 1 中还可以看出,窄沟 NMOS 晶体管在辐照后阈值电压出现轻微的漂移,这是由于当 W 很窄时,衬底表面感应出的耗尽区电荷在整个沟道耗尽区电荷中所占的比例增大,考虑 NMOS 晶体管阈值电压:

$$U_{th} = \phi_{MS} - \frac{Q_{OX}}{C_{OX}} - \frac{Q_A}{C_{OX}} \times \left(1 + \frac{2\Delta W}{W} \right) + 2\phi_{FP} \quad (3)$$

式中: Q_{OX} 为栅氧化层电荷; C_{OX} 为栅氧化层电容; Q_A 为沟道耗尽区电荷,为衬底费米势(辐照过程中可视为常量)。当 W 较小时, $\Delta W/W$ 不可以忽略,寄生晶体管耗尽区的电荷面密度对阈值电压的影响不可以忽略,因此辐照在栅氧化层中产生的氧化陷阱电荷使得阈值电压减小。

抗辐射加固工艺必须同时保证 MOSFET 常态特性的变化在合理范围内,如果常态特性变化较大,将无法满足电路的要求,因此需要对常态特性进行测试。首先比较 2 种工艺的源漏关态击穿电压,结果显示,2 种工艺的 10 μm/0.18 μm NMOS 管击穿电压均为 4.25 V,满足电路需求;之后比较了不同沟宽的 NMOS 管的阈值电压与饱和电流,阈值电压与饱和电流随沟道宽度变化的参数见表 2。对于标准商用 0.18 μm 工艺的 NMOS 管,其阈值电压为 0.42 V,饱和电流为 600 μA/μm。对比看出,加固 NMOS 管的阈值略有增加,这是由于加固工艺影响了有效沟道长度,同时使得 NMOS 管的窄沟效应发生改变,其阈值电压随沟宽的减小变化不大;加固 NMOS 管饱和电流变大且随沟宽的减小略有上升,由此说明,加固 NMOS 管在响应速度上能够满足正常使用的要求。

表 2 常态参数对比表

Table2 Correlation table of normal parameters

	standard process		radiation-hard process					
	10.00/0.18	0.22/0.18	0.24/0.18	0.28/0.18	0.50/0.18	1.00/0.18	10.00/0.18	
NMOS W/L								
threshold voltage U_{th}/V	0.42	0.45	0.44	0.43	0.44	0.45	0.45	
saturation current $I_{d,sat}/(\mu A/\mu m)$	600	644	653	648	618	609	614	

STI 场区加固解决了 NMOS 管源漏之间的漏电问题,同时也可以解决 NMOS 与 NMOS、NMOS 与 PMOS 之间寄生场晶体管的漏电问题。图 10 为场管的漏电流随总剂量变化曲线,从图中可以看出,场管在总剂量辐射过程中无漏电流产生。由此认为,STI 场区加固工艺可有效截止反相器结构中的 2 条主要漏电通道,在不需优化设计结构的情况下,不会对电路的功耗造成大的影响,提高了电路的抗总剂量辐射性能。

为进一步验证上述结论的准确性,后续将场区加固的反相器结构(如图 3 所示)进行单独验证,利用已提取的 SPICE 模型参数,通过仿真验证其电学性能是否能够满足电路需求,再通过辐照实验,评估结构的总剂量辐射效应,为后续电路的开发提供指导与数据支撑。

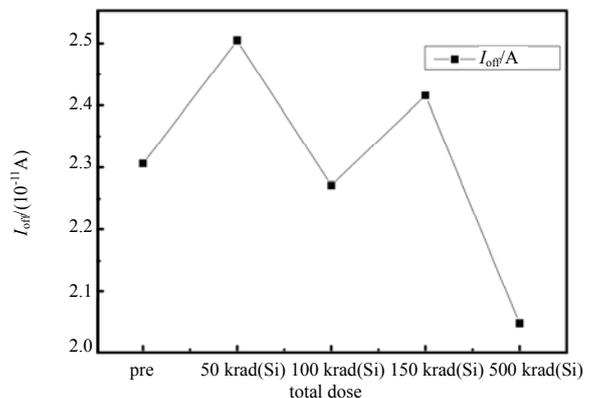


Fig.10 Leakage current of field-MOS changing with total dose
图 10 场管的漏电流随总剂量的变化

3 结论

基于标准商用 0.18 μm CMOS 工艺,开发了 STI 场区

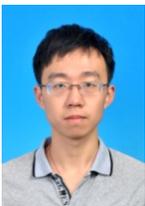
抗总剂量辐射加固技术,通过对 NMOS 晶体管的抗辐射特性与常态特性的测试与分析,得出以下结论:

- 1) 采用场区加固工艺的 NMOS 管,抗辐射性能获得显著提升,在 500 krad(Si)剂量点时,阈值电压无明显漂移,关态漏电流保持在 10^{-12} 量级, $I-U$ 特性曲线与辐照前几乎一致,说明该工艺开发的 MOSFET 抗总剂量辐射能力至少达到了 500 krad(Si)水平;
- 2) 采用场区加固工艺的 NMOS 管常态特性良好,能够满足电路的需求;
- 3) 窄沟器件由于其寄生晶体管耗尽区的电荷面密度对阈值电压的影响不可以忽略,因此辐照在栅氧化层中产生的氧化陷阱电荷使得阈值电压减小;
- 4) STI 场区加固工艺可有效截止反相器结构中的主要漏电通道,显著提高电路的抗总剂量辐射性能。

参考文献:

- [1] SCHWANK J R,SHANEYFELT M R,FLEETWOOD D M,et al. Radiation effects in MOS oxides[J]. IEEE Trans. on Nuclear Science, 2008,55(4):1833-1853.
- [2] 何宝平,陈伟,王桂珍. CMOS 器件 ^{60}Co γ 射线、电子和质子电离辐射损伤比较[J]. 物理学报, 2006,55(7):3546-3551. (HE Baoping,CHEN Wei,WANG Guizhen. A comparison of ionizing radiation damage in CMOS devices from ^{60}Co Gamma rays,electrons and protons[J]. Acta Physica Sinica, 2006,55(7):3546-3551.)
- [3] 李冬梅,王志华,皇甫丽英,等. NMOS 晶体管高剂量率下总剂量辐照特性研究[J]. 电子器件, 2007,30(3):748-751. (LI Dongmei,WANG Zhihua,HUANGPU Liying,et al. Total dose effects with high dose rate in NMOS transistors[J]. Chinese Journal of Electron Devices, 2007,30(3):748-751.)
- [4] SCHWANK J R,WINOKUR P S,MCWHORTER P J,et al. Physical mechanisms contributing to device 'rebound'[J]. IEEE Trans. on Nuclear Science, 1984(31):1434-1438.
- [5] JOHNSTON A H,SWIMM R T,ALLEN G R,et al. Total dose effects in CMOS trench isolation regions[J]. IEEE Trans. on Nuclear Science, 2009,56(4):1941-1949.
- [6] FACCIO F,CERVELLI G. Radiation-induced edge effects in deep submicron CMOS transistor[J]. IEEE Trans. on Nuclear Science, 2005,52(6):2413-2420.
- [7] BRADY F T,MAIMON J D,HURT M J. A scaleable,radiation hardened shallow trench isolation[J]. IEEE Trans. on Nuclear Science, 1999,46(6):1836-1840.
- [8] OLDHAM T R,LELIS A J,MCLEAN F B. Spatial dependence of trapped holes determined from tunneling analysis and measured annealing[J]. IEEE Trans. on Nuclear Science, 1986(33):1203.
- [9] MCWHORTER P J,MILLER S L,MILLER W M. Modeling the anneal of radiation-induced trapped holes in a varying thermal environment[J]. IEEE Trans. on Nuclear Science, 1990,37(6):1682-1689.
- [10] 谢儒彬,吴建伟,洪根深,等. 总剂量辐射对 $0.5\ \mu\text{m}$ 部分耗尽 SOI CMOS 器件的影响[J]. 电子与封装, 2015,5(4):41-45. (XIE Rubin,WU Jianwei,HONG Genshen,et al. The effect of total does radiation in $0.5\ \mu\text{m}$ PD SOI CMOS device[J]. Electronics & Packaging, 2015,15(4):41-45.)

作者简介:



谢儒彬(1988-),男,江苏省无锡市人,硕士,目前主要从事抗辐射集成电路工艺集成技术研究.email:18068332862@189.cn.

吴建伟(1980-),男,江苏省无锡市人,高级工程师,现主要从事抗辐射加固技术研究.

陈海波(1987-),男,河南省商丘市人,硕士,主要从事微电子工艺及器件辐照可靠性研究工作.

李艳艳(1986-),女,甘肃省天水市人,硕士,主要从事 SPICE 模型参数提取研究工作.

洪根深(1973-),男,安徽省无为县人,研究员高工,主要研究方向为抗辐照 SOI CMOS 和反熔丝 CMOS 超大规模工艺集成技术.