

文章编号: 2095-4980(2017)01-0159-06

一种适用于 LDO 的新型斜坡软启动电路

黄国城^{1,2}, 尹 韬¹, 许晓冬¹, 朱渊明^{1,2}, 张亚朝^{1,2}, 杨海钢^{1*}

(1.中国科学院 电子学研究所, 北京 100190; 2.中国科学院大学, 北京 100190)

摘 要: 提出了一种新的应用于低压差线性稳压器(LDO)的斜坡软启动电路, 其采用两路斜坡使能信号以及一路斜坡基准信号, 消除了电源上电时产生的浪涌电流。该斜坡软启动电路已应用于一款 LDO 中, 并采用 0.35 μm CMOS 工艺实现流片, 其仅占 LDO 有效面积的 8.3%, 消耗电流仅 600 nA。仿真以及测试结果显示, 采用该软启动电路之后, LDO 的上电浪涌电流得到有效抑制。LDO 在最差情况下的线性调整率为 2.7 mV/V, 负载调整率为 0.064 mV/mA。

关键词: 低压差线性稳压器; 浪涌电流; 斜坡使能; 软启动

中图分类号: TN433

文献标志码: A

doi: 10.11805/TKYDA201701.0159

A novel ramped soft-start circuit for Low-Dropout Regulator

HUANG Guocheng^{1,2}, YIN Tao¹, XU Xiaodong¹, ZHU Yuanming^{1,2}, ZHANG Yachao^{1,2}, YANG Haigang^{1*}

(1.Institute of Electronics, Chinese Academy of Sciences, Beijing 100190, China;

2.University of Chinese Academy of Sciences, Beijing 100190, China)

Abstract: A novel Ramped Soft-Start(RSS) circuit for Low-Dropout Regulator(LDO) is presented. The RSS circuit generates dual asymmetric ramp signals instead of step signals for soft-starting LDO, eliminating the in-rush current at both the power-up moment and the enabling transient. The RSS circuit is fully integrated on-chip without any external components, which only takes 600 nA quiescent current. The regulator is implemented in 0.35 μm standard CMOS process, occupying 0.352 mm^2 active area while the RSS consumes only 8.3% of the area of LDO. The measured line regulation is 2.7 mV/V and the measured load regulation is 0.064 mV/mA in the worst case.

Keywords: Low-Dropout Regulator; in-rush current; ramp-enabling; soft-start

近年来, 随着通信、计算机以及消费电子等行业的快速发展, 人们对电子产品的需求日益增大, 这也带动了相关集成电路芯片的产业发展。在手机、数码相机、掌上电脑等便携式电子产品当中, 为了提高电源效率, 延长电池寿命, 往往需要电源管理芯片对电池电压进行调理。低压差线性稳压器(LDO)是一种常用的电源管理电路结构, 具有效率高、输出电压噪声低以及纹波小等特点, 在许多场合中有着广泛应用。当电源管理芯片提供较大的负载电流时(如 100 mA 以上), 需要使用软启动电路对电源的上电过程进行保护^[1-8]。以 CMOS 工艺的 LDO 为例, 如图 1(a)中所示, LDO 的负载电流越大, 功率管 M_p 的尺寸以及栅极寄生电容 C_{M_pG} 也就越大, 通常 C_{M_pG} 能达到几十 pF 甚至上百 pF。在电源电压 U_{IN} 上电时, 对 C_{M_pG} 的充电将使得 M_p 的栅极电压 U_{M_pG} 上升速度比 U_{DD} 上升的速度慢。在这个上电过程中, 由于 M_p 的栅极和源极的电压差较大, 在 M_p 中出现电流尖峰, 即所谓浪涌电流。同时, 如果 LDO 的基准电压 U_{ref} 在上电过程中出现阶跃跳变, 也会在 M_p 处出现较大的栅源电压, 从而出现浪涌电流。浪涌电流将直流输出到负载 R_L 和 C_o 上, 如果浪涌电流达到一定的峰值和脉宽, 将会对负载和 LDO 本身造成损害。另外, 在 USB 的应用场合中, 有些设备会限制最大负载电流(如个人电脑的 USB 最大输出电流为 500 mA)。采用这样的供电设备作为 LDO 的电源时, 如果 LDO 在上电的过程中出现了很大的浪涌电流, 将有可能导致供电设备的系统错误^[2,9]。因此在大负载 LDO 中, 使用软启动电路非常有必要。

收稿日期: 2015-11-03; 修回日期: 2015-12-15

基金项目: 国家重点基础研究发展计划资助项目(2014CB744600); 国家自然科学基金资助项目(61474120)

*通信作者: 杨海钢 email:yanghg@mail.ie.ac.cn

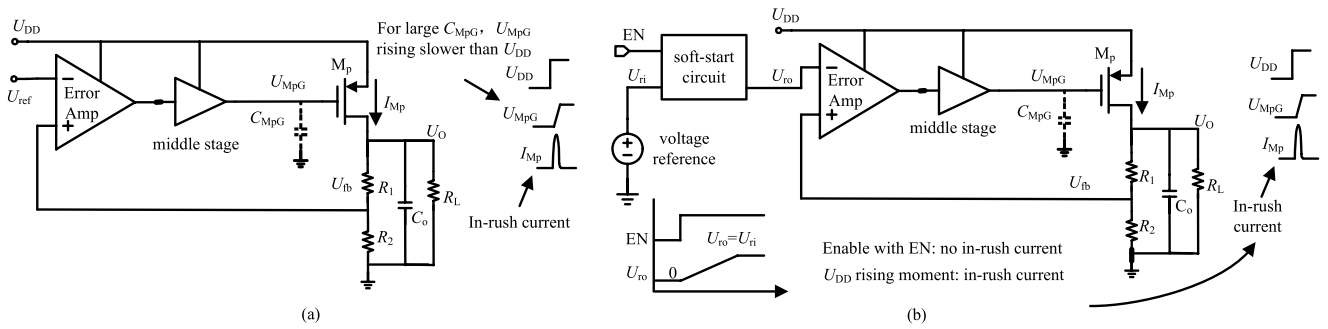


Fig.1 (a) In-rush current in LDO without soft-start circuit; (b) the soft-start circuit in [2]
图 1 (a) 无软启动电路的 LDO 的浪涌电流; (b) 文献[2]的软启动电路方案

文献[1]中采用片外元器件实现了软启动电路,但是片外元器件增加了板级电路的体积和成本,不利于电子产品的小型化。文献[2]介绍了一种片上软启动电路方案,其基本原理如图 1(b)所示,在使能信号 EN 有效之后,软启动电路使得 LDO 基准电压斜坡上升, U_{MpG} 也将以斜坡方式下降,从而 M_p 的栅源电压不会出现跳变现象,这种斜坡基准信号的方法有效抑制了 EN 使能时产生的浪涌电流。但是文中并没有讨论在 U_{DD} 上电时的浪涌电流。如图 1(b)所示,在 U_{DD} 上电时,由于片上的基准电压和基准电流也需要启动时间,导致误差放大器以及中间级电路未能正常工作,因此 U_{MpG} 也需要经历从 0 电位充电至 U_{DD} 的过程,即仍然会遇到如图 1(a)的问题。本文提出一种斜坡软启动方案,无论是 U_{DD} 上电过程还是 EN 使能过程,都有效抑制了浪涌电流。同时,该软启动电路为全片上集成,面积为 0.028 mm^2 ,仅占 LDO 面积的 8.3%,消耗静态电流仅 600 nA。

1 斜坡软启动的原理与电路结构

本文设计 LDO 采用 $0.35 \mu\text{m}$ 标准 CMOS 工艺实现,最大负载电流 150 mA,输入电压范围 2.5~5 V,最小压差 0.2 V。为保证即使在最大负载电流的情况下,功率管 M_p 仍处在饱和区, M_p 尺寸为 $40\ 000 \mu\text{m}/0.35 \mu\text{m}$ 。在这个尺寸下的 M_p 栅极电容 C_{MpG} 约为 70 pF,如果不采用保护措施,在电源上电时,浪涌电流的峰值有可能达几个安培的量级,因此需要采用软启动电路对 LDO 进行启动。

1.1 斜坡软启动原理

斜坡软启动电路的原理如图 2 所示,它一共产生 3 路斜坡信号对 LDO 主电路进行控制,其中 EN 和 EN_b 为斜坡使能信号,分别控制上拉开关 $PM1$ 和下拉开关 $NM1$; U_{ro} 为斜坡基准信号输出端,与 LDO 主电路的基准电压输入端 U_{ref} 相连。斜坡软启动电路的启动控制端 $start_up$ 可以直接与电源 U_{DD} 相连,也可以单独控制;与 U_{DD} 相连时为最差情况,因为这意味着有可能在基准源都没有启动完成的情况下, LDO 就进行了启动。图 3 给出了最差情况下的斜坡软启动的时序图,上电前所有结点电压为 0;在 t_1 时刻, $Start_up$ 端与电源 U_{DD} 一起上升,此时 EN 保持低电平, EN_b 与 U_{DD} 的上升速度一致,由于上拉开关 $PM1$ 的控制,使能功率管 M_p 栅极电压 U_{MpG} 也能以较快的速度上升至 U_{DD} 。而下拉开关 $NM1$ 则使得缓冲器的 $NM2$ 处于截止状态。在 U_{DD} 上升过程中,由于 M_p 的栅源电压一直保持较小值,所以没有出现浪涌电流。

在 t_2 时刻, EN 开始以斜坡方式上升,而 EN_b 开始以斜坡方式下降;并且 EN_b 的下降速度要比 EN 的上升速度要慢,保证在 t_3 时刻 EN 完全到达 U_{DD} 电平时 EN_b 仍大于 $NM1$ 的阈值电压 U_{thn} 。之所以采用不对称的斜坡使能信号,目的是使得 $PM1$ 比 $NM1$ 先关断,同时斜坡使能信号可以保证 U_{MpG} 平滑过渡至工作点,这一过程中, M_p 的栅源电压没有发生跳变,亦没有出现浪涌电流。需要注意的是,从 t_1 时刻到 t_2 时刻的延时 Δt_1 要大于芯片上电压和电流基准模块的启动时间,保证在软启动电路开始工作时能有准确的偏置电压和电流。

待 $NM1$ 完全关断之后, LDO 主电路的内部结点电压不再受到上拉开关和下拉开关的钳制。在 t_6 时刻, LDO 基准电压输入端 U_{ref} 受到软启动电路 U_{ro} 的控制,开始以斜坡方式上升至 U_{BG} (芯片的基准电压)。开始上升时,出现一个小的阶跃电流 I_{step} ,它的作用是为了给输出电容 C_O 进行充电,使得 LDO 的输出电压 U_O 也以斜坡方式上升。 I_{step} 的大小取决于 C_O 和基准电压上升时间 Δt_5 的大小,其表达式为:

$$I_{step} = C_O U_O / \Delta t_5 \quad (1)$$

式中 U_O 为输出电压要达到的静态工作点。假设 $C_O = 4.7 \mu\text{F}$, $U_O = 3.3 \text{ V}$, $\Delta t_5 = 1 \text{ ms}$, I_{step} 只有 15.5 mA。直到 t_7 时刻, $U_{ref} = U_{BG}$, LDO 的启动工作完成。从 t_1 时刻到 t_8 时刻整个启动过程中,均没有出现浪涌电流。

在一些结构较复杂的 LDO 电路中，依然可以采用这种软启动方案。上拉开关(如 PM1)控制关键电路的 PMOS 管栅极，下拉开关(如 NM1)控制关键电路的 NMOS 管栅极，上下拉开关的控制信号为斜坡信号，避免在启动时电路的关键结点出现大的跳变电压。

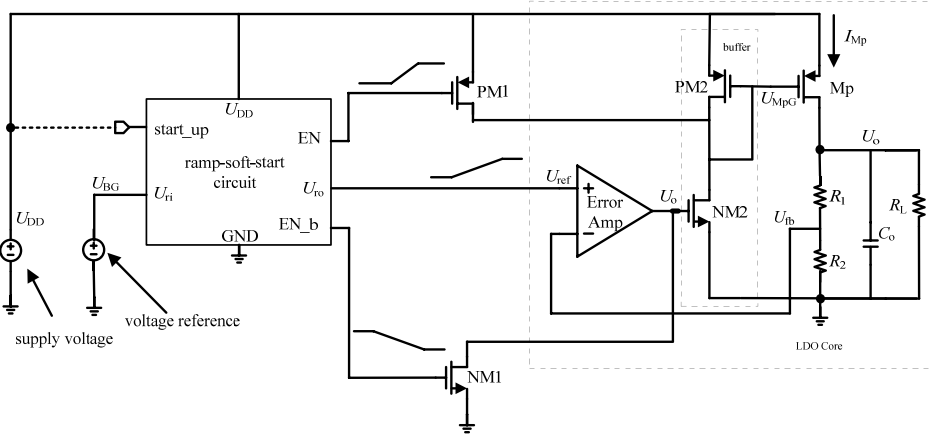


Fig.2 Proposed ramped soft-start circuit
图 2 本文采用的斜坡软启动方案

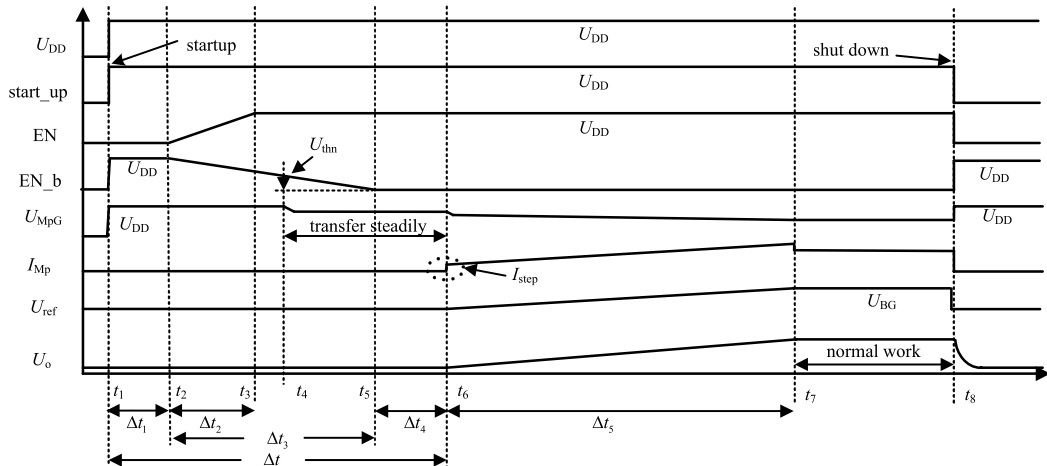


Fig.3 Start-up timing of the proposed soft-start circuit
图 3 斜坡软启动电路的启动时序

1.2 斜坡使能电路

在斜坡使能电路中，关键的电路模块为斜坡上升单元($U_1 \sim U_2$)和斜坡下降单元($U_3 \sim U_4$)，其工作原理和具体电路如图 4(b)和 4(c)所示。斜坡上升单元和下降单元可以理解为受到固定电流偏置的反相器，其中斜坡上升单元的输入 U_{in_u} 从高电平跳变至低电平时，偏置电流源 I_{br1} 将对负载电容 C_u 充电，输出电压 U_{o_u} 将以斜坡方式上升至 U_{DD} 电平，而 U_{in_u} 从低电平跳变至高电平时， U_{o_u} 将直接从高电平跳至低电平；斜坡下降单元的工作原理类似，只是负载电容的另一端是与 U_{DD} 连接。这 2 种斜坡单元的特点可以使得 LDO 在启动时以斜坡方式启动，在待机时能以较快的速度停止工作。斜坡上升单元和下降单元的斜坡建立时间分别为：

$$T_u = U_{DD}C_u / I_{br1} \tag{2}$$

$$T_D = U_{DD}C_D / I_{br2} \tag{3}$$

式中： C_u 和 C_D 分别为斜坡上升单元和下降单元的负载。对应图 4(a)中的 $C_1 \sim C_4$ 。可以通过调整 $C_1 \sim C_4$ 的取值，控制 $U_1 \sim U_4$ 的斜坡建立时间。

在图 4(a)的斜坡使能电路中， U_1 和 U_4 是为了延时而用的，其产生的延时分别对应图 3 中的 Δt_1 和 Δt_4 。为了使得这 2 个延时比较接近式(2)和式(3)设计的值，采用了施密特触发器 Sch1~Sch3^[10]。所设计的施密特触发器的输入输出特性如图 5 所示，其高阈值和低阈值电压分别为 U_{TH} 和 U_{TL} 。于是得到图 3 中 Δt 的表达式为：

$$\Delta t \approx U_{TH}C_1 / I_{br1} + (U_{DD} - U_{TL})(C_3 + C_4) / I_{br2} \tag{4}$$

式中 $C_1 \sim C_4$ 的取值分别为 150 fF, 100 fF, 375 fF 和 500 fF。偏置电流 I_{br1} 和 I_{br2} 取值均为 10 nA。

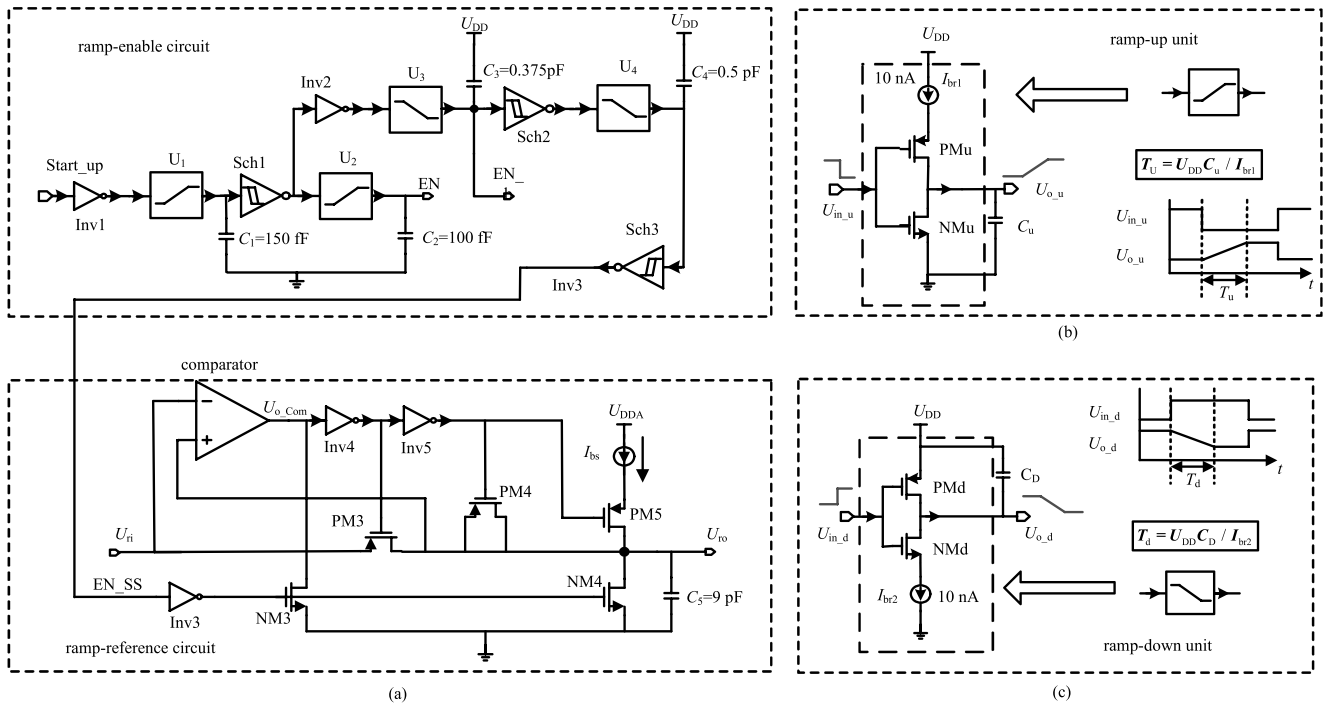


Fig.4 (a) the detailed circuit of the ramped soft-start circuit; (b) the ramped-up unit; (c) the ramped-down unit
图 4 (a) 斜坡软启动电路的具体实现; (b) 斜坡上升单元; (c) 斜坡下降单元

1.3 斜坡基准电路

如图 4(a)所示，斜坡基准电路由比较器以及若干个反相器和开关组成^[2]，为了避免斜坡基准电路对 LDO 的基准电压的电源抑制比造成影响，斜坡基准电路模块采用一个较稳定的电源(U_{DDA})进行供电。 U_{DDA} 是由基准电压源输出 U_{BG} 经过电压比例器放大得到，约 1.65 V。

它的启动控制端 EN_SS 由斜坡使能电路的 Sch3 控制，即在斜坡使能电路工作结束之后，斜坡基准电路才能开始工作。EN_SS 为低电平时，NM3 和 NM4 为导通状态，PM3 为截止状态，比较器的输出端 U_{O_Com} 和斜坡基准电路的输出端 U_{ro} 均为低电平。当 EN_SS 从低电平跳变至高电平时，NM3 和 NM4 关断，电流源 I_{bs} 通过 PM5 给 C_5 进行充电， U_{ro} 开始以斜坡方式上升，直至比较器的同相端(U_{ro})比反相端(U_{ri})电压高出一个分辨电压时， U_{O_Com} 从高电平变为低电平，PM5 被关断， I_{bs} 也随即停止向 C_5 充电；PM3 导通使得输入与输出相连， $U_{ri}=U_{ro}$ 。本文提出的斜坡基准电路中的比较器比文献[2]中的结构简单，采用了普通的两级放大器结构，利用 PM4 抵消比较器输出 U_{O_Com} 跳变时在 U_{ro} 处引起的时钟馈通和电荷注入效应，使得 U_{ro} 的过渡平滑。PM3~PM5 的尺寸满足以下关系：

$$W_{PM3} \cdot L_{PM3} = 2W_{PM4} \cdot L_{PM4} + W_{PM5} \cdot L_{PM5} \quad (5)$$

式中： $W_{PM3} \sim W_{PM5}$ 和 $L_{PM3} \sim L_{PM5}$ 分别为 PM3~PM5 的宽和长。斜坡基准信号的建立时间对应图 3 中的 Δt_5 ，其表达式为：

$$\Delta t_5 = U_{BG} C_5 / I_{bs} \quad (6)$$

其中 U_{BG} 为片上基准电压源的输出电压，约为 1.07 V。从式(1)可以看出， Δt_5 越大，给片外电容 C_o 充电的电流就越小，电压过渡越平稳。在本设计中， C_5 取 9 pF， I_{bs} 取 10 nA，可以得到 Δt_5 约为 900 μs 。从电源上电到 LDO 正常工作需要的启动时间为式(4)和式(6)之和，即 $T_{Start_up} = \Delta t + \Delta t_5$ 。

图 6 为文献[2]的方法和本文方法的仿真波形对比，仿真条件为 $U_{DD}=4$ V， $U_o=3.8$ V，负载为 25 Ω ，负载电流 150 mA。在图 6(a)中只有斜坡基准信号，可以看出在 U_{DD} 以 100 ns 的建立时间上电时，出现了 500 ns 脉宽、3 A 峰值的浪涌电流，在 U_o 处也出现了一定幅度的电压波动(约 300 mV)；而在图 6(b)中同时采用了 2 路斜坡使能信号和 1 路斜坡基准信号，在整个上电过程中，没有出现浪涌电流。

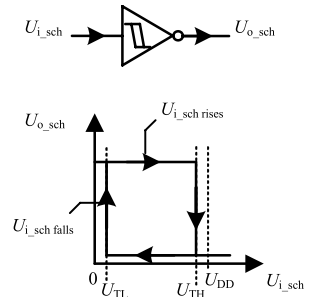


Fig.5 Characteristic of the Schmitt trigger
图 5 施密特触发器的输入输出特性

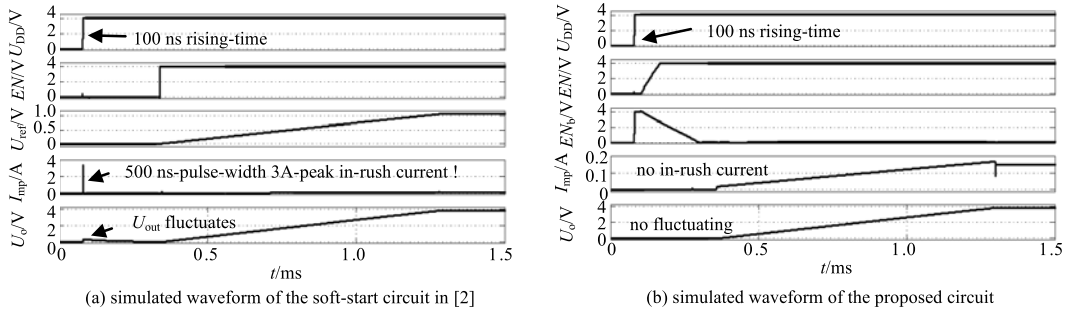


Fig.6 Simulated waveform of the soft-start circuit in [2] (a) and the simulated waveform of the proposed circuit (b)
图 6 文献[2]采用的软启动方案仿真波形(a)和本文采用的软启动方案仿真波形(b)

2 测试结果

在斜坡使能电路中，关键的电路模块为斜坡上升单元($U_1 \sim U_2$)和斜坡下降单元($U_3 \sim U_4$)，其工作原理和具体电路如图 4(b)和 4(c)所示。芯片采用 Global Foundry 0.35 μm CMOS 工艺进行流片验证，图 7 为斜坡软启动电路的芯片显微照片，可以看出斜坡软启动电路的面积为 0.028 mm^2 ，仅占 LDO 有效面积(约 0.35 mm^2)的 8.3%。LDO 启动和待机的测试和仿真波形如图 8 所示，图 8(a)是在 $U_{\text{DD}}/U_o=2.5 \text{ V}/2.3 \text{ V}, R_L=15 \Omega$ (最大负载电流 150 mA)条件下的波形，仿真显示，从开始启动到 LDO 稳定工作需要约 1.2 ms 的时间，而测试结果为 1 ms。测试与仿真偏差的可能原因是，延时单元的充电电流源只有 10 nA，在制造过程中较容易出现偏差，同时电容的大小和施密特触发器的 2 个阈值电压也会在制造过程中变化。但是 1 ms 的启动时间对于大部分应用而言已经足够。图 8(b)和 8(c)的测试条件分别是 $U_{\text{DD}}/U_o=3.5 \text{ V}/3.3 \text{ V}$ 和 $U_{\text{DD}}/U_o=4 \text{ V}/3.8 \text{ V}$ ，负载电流均为 150 mA。在多种工作状态的上电过程中，输出电压波形并没有出现如图 6(a)所示的波动，说明采用本文的启动电路之后，浪涌电流得到了有效抑制。

LDO 在各个负载电流的线性调整曲线如图 9 所示，在最差情况下(150 mA 负载电流)，线性调整率约为 2.7 mV/V。LDO 在各个输入输出的条件下的负载调整率如图 9 所示，负载电流从 0 变化到 150 mA，最差的负载调整率为 0.064 mV/mA。

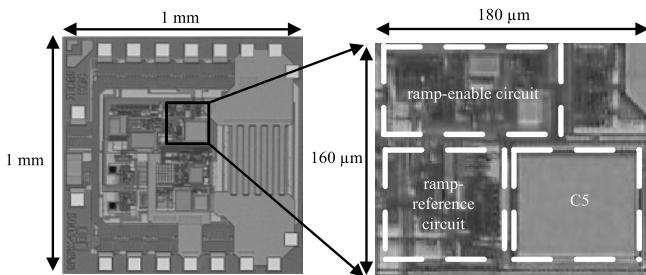


Fig.7 Micrograph of the proposed soft-start circuit in a LDO
图 7 应用于 LDO 中的斜坡软启动电路显微照片

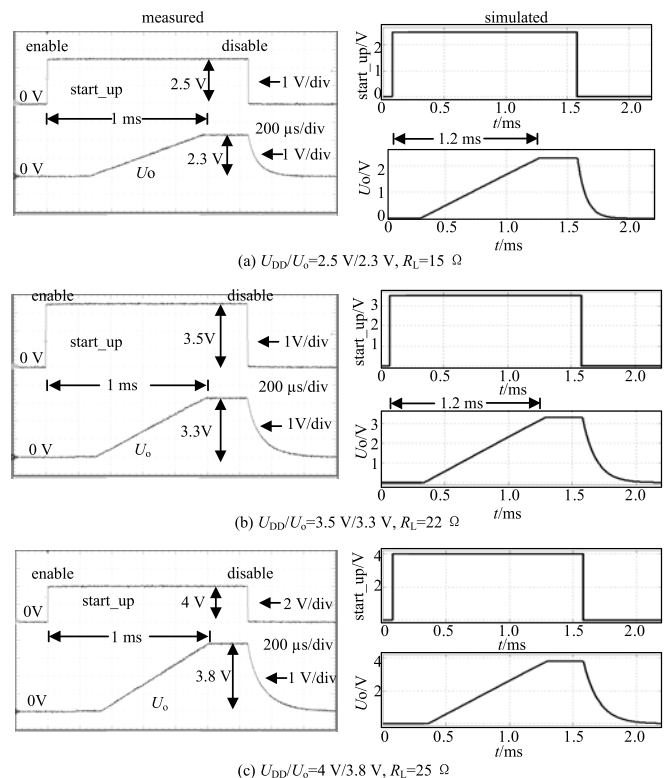


Fig.8 Simulated and measured results of the start-up and shut-down operation in the LDO
图 8 LDO 的启动和待机的测试和仿真结果

3 结论

本文提出一种适用于 LDO 的斜坡软启动电路，该启动电路使用了新颖的两路斜坡使能信号以及一路斜坡基准信号，有效抑制了大负载 LDO 在上电时产生的浪涌电流。该斜坡软启动电路采用全片上集成，不需要片外电容元件，并已经通过 0.35 μm CMOS 工艺流片，应用于一款 150 mA 的 LDO 电路当中。测试和仿真结果均表明，该斜坡软启动电路可有效抑制 LDO 上电时的浪涌电流。

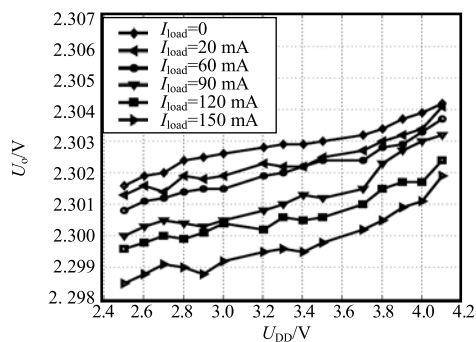


Fig.9 Measured line regulation of the LDO
图 9 LDO 线性调整率的测试结果

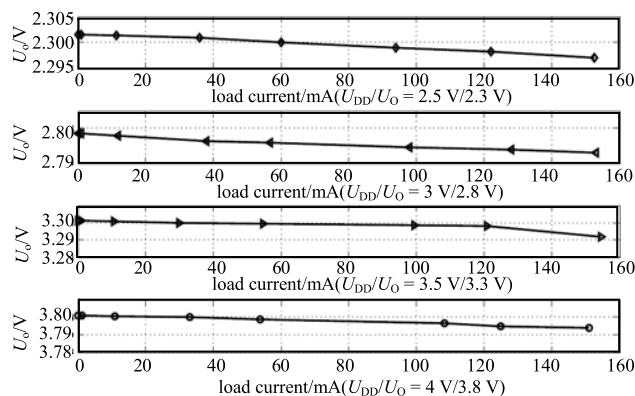


Fig.10 Measured load regulation of the LDO
图 10 LDO 负载调整率的测试结果

参考文献:

- [1] FALIN Jeff. Soft-start circuits for LDO linear regulators[J]. Analog Applications Journal, 2003:10-13.
- [2] AL-SHYOUKH M,HOI L. A compact ramp-based soft-start circuit for voltage regulators[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2009,56(7):535-539.
- [3] AL-SHYOUKH M,HOI L. A compact fully-integrated extremum-selector-based soft-start circuit for voltage regulators in bulk CMOS technologies[J]. IEEE Transactions on Circuits and Systems II:Express Briefs, 2010,57(10):818-822.
- [4] MA Fengfei, CHEN Weizen,WU Jiinchuan. A monolithic current-mode buck converter with advanced control and protection circuits[J]. IEEE Transactions on Power Electronics, 2007,22(5):1836-1846.
- [5] XIA L L,ZHANG M,MA S X,et al. Analysis of the soft-start circuit of the high voltage power supply based on PSM technology[J]. IEEE Transactions on Plasma Science, 2014,42(4):1026-1031.
- [6] LIU P J,HSU C Y,CHANG Y H. Techniques of dual-path error amplifier and capacitor multiplier for on-chip compensation and soft-start function[J]. IEEE Transactions on Power Electronics, 2015,30(3):1403-1410.
- [7] YUAN Bing,LAI Xinquan,YE Qiang,et al. Ramp-based soft-start circuit with soft-recovery for DC-DC buck converters[C]// 2013 IEEE International Conference of Electron Devices and Solid-State Circuits(EDSSC). Hongkong,China:IEEE, 2013:1-2.
- [8] LIU P J,HSU Y C,CHANG Y H. A current-mode buck converter with a pulse-skipping soft-start circuit[C]// 2013 IEEE 10th International Conference on Power Electronics and Drive Systems(PEDS). Kitakyushu,Japan:IEEE, 2013:262-265.
- [9] Compaq,Intel,Microsoft,et al. Universal Serial Bus Specification Revision 1.1[S]. Compaq Computer Corporation, Intel Corporation, Microsoft Corporation, NEC Corporation, 1998.
- [10] FILANOVSKY I M,BALTES H. CMOS Schmitt trigger design[J]. IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications, 1994,41(1):46-49.

作者简介:



黄国城(1987-), 男, 广西壮族自治区贵港市人, 在读博士研究生, 主要研究方向为模拟集成电路设计,email:huanggc1989@163.com.

尹 韬(1980-), 男, 吉林省柳河市人, 副研究员, 主要研究方向为微弱信号检测、惯性传感接口芯片设计.

许晓冬(1985-), 男, 安徽省安庆市人, 助理研究员, 主要研究方向为 CMOS 射频电路、高速接口芯片设计.

朱渊明(1989-), 男, 湖北省荆州市人, 硕士, 主要研究方向为高速模数转换、可编程逻辑芯片设计.

杨海钢(1960-), 男, 上海市人, 研究员, 主要研究方向为大规模可编程逻辑芯片设计和智能信息获取、处理与传输集成化芯片系统.

张亚朝(1988-), 男, 河南省南阳市人, 在读硕士研究生, 主要研究方向为微弱信号检测、可编程模拟阵列芯片设计.