

文章编号: 2095-4980(2017)02-0297-05

一种高精度低功耗无片外电容 LDO 设计

周梦嵘^{1,2}, 段杰斌^{1,2}, 谢 亮^{1,2*}, 金湘亮^{1,2}

(1.湘潭大学 物理与光电工程学院, 湖南 湘潭 411105; 2.微光电与系统集成湖南省工程实验室, 湖南 湘潭 411105)

摘 要: 设计了一种片上集成的高精度、低功耗、无片外电容的低压差线性稳压器(LDO)。采用一种新型高精度、带隙基准电压源电路降低输出电压温漂系数; 采用零功耗启动电路和支路较少的摆率增强模块降低功耗, 该电路采用 CSMC 0.5 μm CMOS 工艺。经过 Cadence Spectre 仿真验证, 输出电压为 3.3 V, 在 3.5~5.5 V 范围内变化时, 线性调整率小于 0.3 mV/V, 负载调整率小于 0.09 mV/mA, 输出电压在 -40~+150 $^{\circ}\text{C}$ 范围内温漂系数达 10 ppm/ $^{\circ}\text{C}$, 整个 LDO 消耗 17.7 μA 的电流。

关键词: 低压差线性稳压器; 带隙基准电压源; 高精度; 低功耗

中图分类号: TN431.1

文献标志码: A

doi: 10.11805/TKYDA201702.0297

A high precision low power capacitor-less Low Dropout Regulator

ZHOU Mengrong^{1,2}, DUAN Jiebin^{1,2}, XIE Liang^{1,2*}, JIN Xiangliang^{1,2}

(1.Faculty of Materials, Optoelectronics and Physics, Xiangtan University, Xiangtan Hunan 411105, China;

2.Hunan Engineering Laboratory for Microelectronics, Optoelectronics and System on A Chip, Xiangtan Hunan 411105, China)

Abstract: A full on chip high precision low power capacitor-less Low Dropout Regulator(LDO) is presented. The circuit realizes high precision by using a high-order curvature compensated bandgap circuit. The power consumption is effectively decreased by using a zero power start-up circuit. In addition, 4 transistors are utilized to enhance slew rate which is good for low power consumption. The circuit was simulated in CSMC 0.5 μm CMOS process. By simulation with Spectre, the circuit achieves an output voltage of 3.3 V, a line regulation less than 0.3 mV/V, a load regulation less than 0.09 mV/mA, a temperature coefficient of 10 ppm/ $^{\circ}\text{C}$ in the temperature range from -40 $^{\circ}\text{C}$ to 150 $^{\circ}\text{C}$. The total LDO circuit consumes 17.7 μA .

Keywords: Low Dropout Regulator; bandgap voltage reference; high precision; low power consumption

随着便携式电子产品的飞速发展, 集成电路也要求体积更小, 集成度更高, 片上集成系统(System on Chip, SoC)随之成为集成电路的发展方向, 无片外电容的低压差线性稳压器(LDO)成为时下的研究热点^[1-3]。现今的便携式产品大都采用电池供电, 为提高产品的使用寿命, 设计时需降低电路功耗^[4-5], 而电源管理模块输出的充电电压的精确度越高, 电池效率越高, 使用寿命则越长^[6]。本文提出了一种高精度、低功耗、无片外电容 LDO 的设计。

1 电路设计

1.1 LDO 拓扑结构

LDO 因电路结构简单, 尺寸小, 低成本, 广泛用于各种便携式产品中。LDO 一般包含带隙基准电压源(bandgap voltage reference)、误差放大器(error amplifier)、调整管(pass element)、电阻反馈网络(resistor feedback network)这 4 个基础模块, 如图 1 所示。

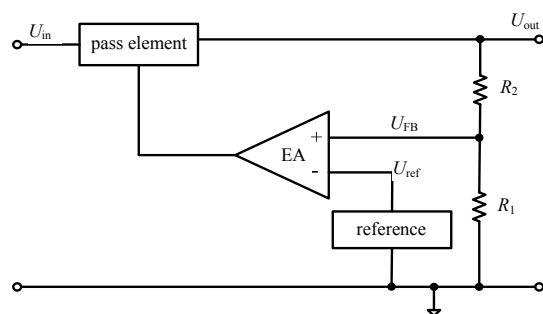


Fig.1 Typical topology of the low dropout regulator
图 1 典型 LDO 拓扑结构

收稿日期: 2015-10-07; 修回日期: 2015-12-30

基金项目: 国家自然科学基金资助项目(61274043; 61233010); 湖南省自然科学基金资助项目(2015JJ1014)

*通信作者: 谢 亮 email:xieliang_007@163.com

应用中, U_{in} 一般为电源电压, 负载电流的变化会引起 U_{out} 的变化, 电阻反馈网络检测 U_{out} 的变化并将其反映到 U_{FB} 节点, U_{FB} 和 U_{ref} 的差值经过误差放大器放大后控制调整管的栅端, 从而调节 U_{out} , 使 LDO 的输出电压在一定的负载电流变化范围内保持相对稳定。输出电压可以表示为式(1)。

$$U_{out} = U_{ref} \left(1 + \frac{R_2}{R_1} \right) \quad (1)$$

1.2 带隙基准电压源电路的设计

为提高 LDO 的输出精确度, 需采用高阶补偿的方法使带隙基准的温漂系数减小。三极管电压 U_{BE} 可表示为^[7]:

$$U_{BE} = U_{BG} + [U_{BE}(T_0) - U_{BG}] \left[\frac{T}{T_0} \right] - (\gamma - \alpha) \left(\frac{kT}{q} \right) \ln \left(\frac{T}{T_0} \right) \quad (2)$$

式中: U_{BG} 是硅在绝对零度时的带隙电压; γ 是与三极管结构相关的温度常数, 由工艺决定, 约为 3.2; T_0 是参考温度; k 为玻尔兹曼常数; T 为环境温度; q 为单位电荷量; α 的值由流过三极管集电极电流的温度性质决定, 若流经三极管集电极的电流为正温度特性, 则 $\alpha=1$; 若流经三极管集电极的电流为零温度特性, 则 $\alpha=0$ 。若搭建 2 个三极管, 1 个用正温度电流偏置, 1 个用零温度电流偏置, 则可用 2 个三极管 U_{BE} 之差实现高阶项, 用来补偿输出电压的温度特性。设计的带隙基准源电路如图 2 所示。

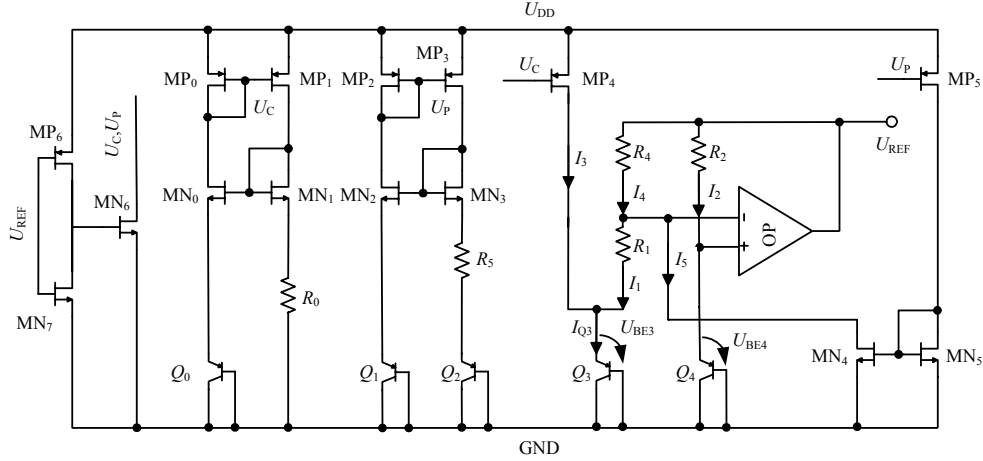


Fig.2 Reference circuit of bandgap voltage source

图2 带隙基准电压源电路

由图 2 知, I_1 可用式(3)表示, 为正温度电流:

$$I_1 = (U_{BE4} - U_{BE3}) / R_1 = \left\{ [U_{BE4}(T_0) - U_{BE3}(T_0)] \left(\frac{T}{T_0} \right) + U_T \ln \left(\frac{T}{T_0} \right) \right\} / R_1 \quad (3)$$

式中 U_T 为热电压, $U_T = kq/T$ 。

电流 I_3 可表示为式(4), 为负温度电流:

$$I_3 = U_{BE0} / R_3 \quad (4)$$

I_{Q3} 为 I_1 和 I_3 相加, 在适当的电阻值下, 可使 Q_3 上流经零温度电流。

由图 2 知, 流经 Q_4 的为正温度电流, U_{REF} 可表示为:

$$U_{REF} = U_{BE4} + I_2 R_2 = U_{BE4} + I_4 R_4 \quad (5)$$

图 2 中, 取引入 I_5 的电流等于 $a \times U_T \ln n$, $[U_{BE4}(T_0) - U_{BE3}(T_0)]$ 的值为常数 b , 则可得到带隙电压输出:

$$U_{REF} = U_{BE4} + I_4 R_4 = U_{BE4} + (I_1 + I_5) R_4 = U_{BE4} + a R_4 U_T \ln N + b \frac{R_4}{R_1} \left(\frac{T}{T_0} \right) + \frac{R_4}{R_1} U_T \ln \left(\frac{T}{T_0} \right) \quad (6)$$

调节电阻比值即可获得零温度系数的电压, R_4 和 R_1 的比值合适时, 可以获得更佳的高阶补偿效果。联立式(2)和式(6), 其比值应为:

$$\frac{R_4}{R_1} = \gamma - 1 \quad (7)$$

仅需要对 R_1 作修调就可以达到高阶补偿的效果。

为降低电路功耗,图 2 中带隙基准电压源电路采用零功耗启动电路,电路启动完成后,启动电路不消耗电流^[8]。

1.3 LDO 电路设计

对于无片外电容 LDO,其瞬态响应速度是电路设计的关键。由于输出端没有负载大电容,当负载电流突然跳变时,输出电压将会有很大的跳变。单纯的提高误差放大器的摆率将消耗过大的电流,而一般的独立摆率增强模块支路较多,也会消耗较大的电流。为进一步降低电路功耗,所设计 LDO 电路的摆率增强由 $M_4 \sim M_7$ 和误差放大器一起实现,以减少电流支路,降低功耗。所设计的电路如图 3 所示:

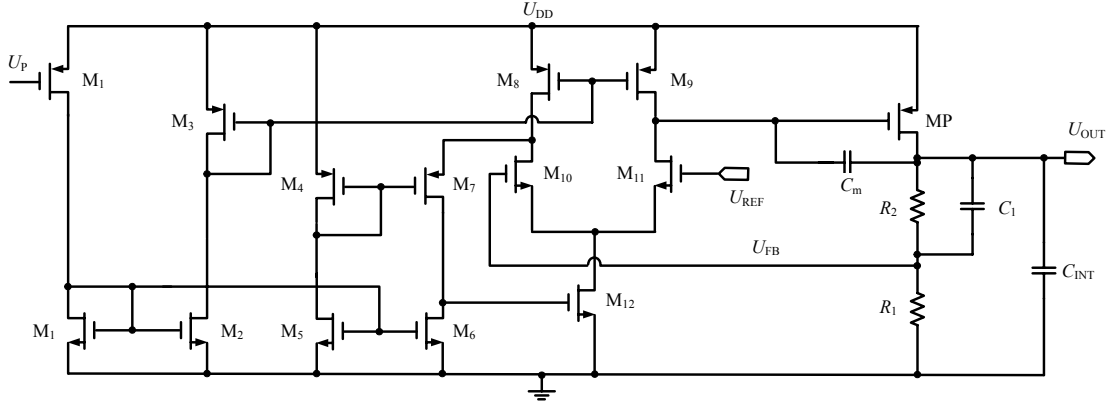


Fig.3 Schematic of proposed low dropout regulator circuit

图 3 本文提出的 LDO 电路

1) LDO 稳定性分析

传统的 LDO 需要外接片外大电容,利用外接片外大电容的等效串联电阻(Equivalent Series Resistance, ESR)构建零点来实现系统稳定^[9],而无片外电容的 LDO 需要进行频率补偿才能保证系统的稳定性。图 3 中采用米勒补偿,将主极点固定在调整管栅端,并采用超前补偿的方法引入一个左半平面零点来保证系统的稳定性,电路的主极点可表示为:

$$P_1 \approx -\frac{1}{(r_{o9}/r_{o11})g_{mp}R_{OUT}(C_m + C_{gd})} \quad (8)$$

式中: g_{mp} 为调整管跨导; C_{gd} 为调整管栅漏端寄生电容。 r_{o9}, r_{o11} 为图 3 中 M_9, M_{11} 的输出电阻; C_m 为密勒电容。

输出极点可以表示为:

$$P_2 \approx -\frac{1}{(C_{INT} + C_m + C_{gd})R_{OUT}} \quad (9)$$

超前补偿引入的零点可以表示为:

$$Z_1 \approx -\frac{1}{R_2 C_1} \quad (10)$$

合理设计零极点的位置,可以保证系统的稳定性。

2) LDO 瞬态响应分析

当负载电流从轻载向重载跳变时,电阻反馈网络中的电流降低, U_{FB} 迅速下降。 M_{10} 的电流变小, M_7 所分得的电流就变大, M_{12} 栅端电压升高, M_{12} 电流变大, M_{11} 电流变大,调整管栅端电压被拉低,输出电压升高至恢复稳定值。另一方面,密勒电容也能提供一条负反馈通路,输出电压降低时,调整管栅极电压也将相应下降。

当负载电流从重载向轻载跳变时,电阻反馈网络中的电流增大, U_{FB} 迅速升高。 M_{10} 的电流增大, M_7 中所分得的电流减小, M_{12} 的栅端电压降低, M_{12} 的漏电流将大幅度减小, M_{11} 的电流变小, M_9 将调整管栅端电压拉高,使输出电流减小,同时输出电压也将迅速降低,直至恢复正常值。

2 电路仿真

本文设计的电路基于 CSMC 0.5 μm CMOS 工艺仿真,带隙基准输出电压温漂曲线如图 4 所示,在温度从 -40°C

变化至 150 ℃时, 输出电压变化仅 0.7 mV, 温度系数为 2.9 ppm/℃。LDO 输出电压温漂曲线如图 5 所示, 在温度从-40 ℃变化至 150 ℃时, 温度系数为 10 ppm/℃。图 6 所示 LDO 的线性调整率为 0.3 mV/V, 图 7 所示 LDO 的负载调整率为 0.09 mV/mA。表 1 为本文的高精度度、低功耗、无片外电容 LDO 与其他文献中 LDO 的性能比较。

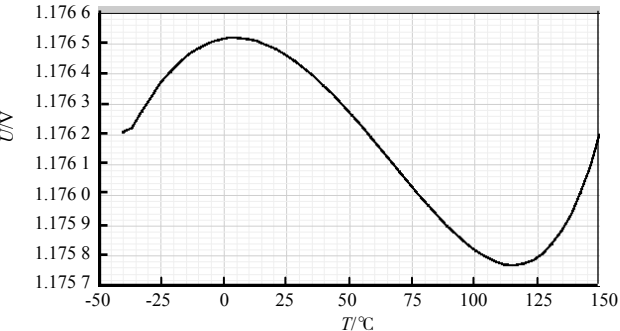


Fig.4 U_{REF} with respect to temperature
图 4 基准电压温度特性图

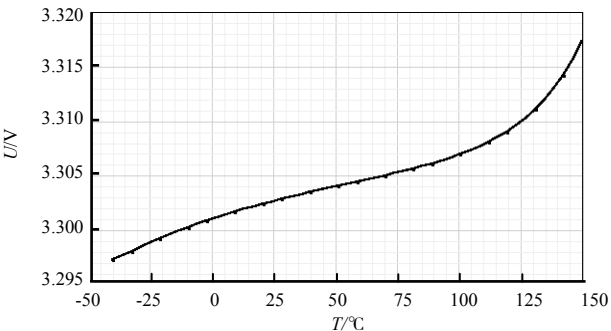


Fig.5 U_{OUT} with respect to temperature
图 5 输出电压温度特性图

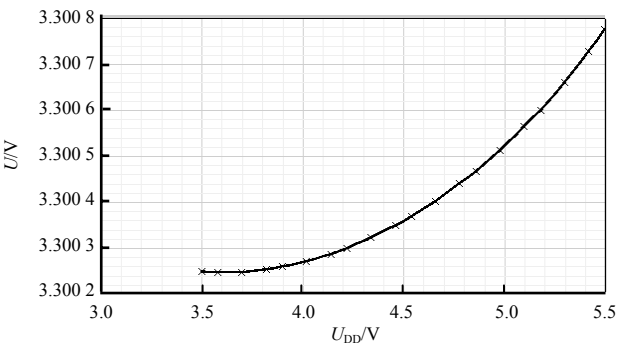


Fig.6 Line regulation of LDO
图 6 LDO 线性调整率

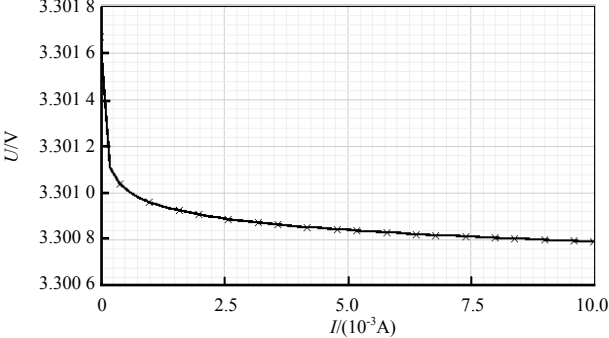


Fig.7 Load regulation of LDO
图 7 LDO 负载调整率

表 1 本次设计 LDO 与其他文献中 LDO 的性能比较

Table1 Comparison of proposed LDO with previous work

	this work	Ref. [5]	Ref. [6]	Ref. [10]	Ref. [11]
consumption current/ μA	17.7	4.0	N.A	0.5	170
temperature coefficient	10 ppm/℃	2.5%	± 28 ppm/℃	N.A	N.A
temperature range/℃	-40~150	-40~150	-20~100	N.A	N.A
line regulation/(mV $\cdot$ V $^{-1}$)	0.3	2	0.038	20	3.3
load regulation/(mV $\cdot$ mA $^{-1}$)	0.09	14	1.28	0.2	0.02
technology	CMOS 0.5 μm	CMOS 0.5 μm	BiCMOS 0.8 μm	CMOS 0.35 μm	CMOS 0.35 μm

表 1 中, 文献[5]为片外接 1 μF 大电容的测试结果, 文献[11]为测试结果, 其他均为仿真结果。比较结果表明, 本文设计的 LDO 具有最优的温漂特性、较好的线性调整率和最低的负载调整率, 表明了该 LDO 具有高精度的特点, 同时本文设计的 LDO 仅消耗 17.7 μA 的静态电流, 具有较好的应用前景。

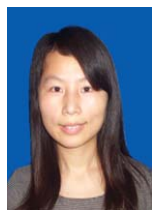
3 结论

本文设计实现了一种片上集成的高精度度、低功耗、无片外电容的 LDO, 电路采用密勒补偿的方式进行频率补偿, 保证稳定性; 采用一种新型高精度带隙基准电压源电路来降低输出电压温漂系数, 提高输出电压精确度, 其中带隙输出电压在-40~+150 ℃温度范围内温漂系数为 2.9 ppm/℃, LDO 输出电压温漂系数为 10 ppm/℃。电路首先保证带隙的温漂系数是因为带隙基准的输出电压还需为系统中其他模块, 比如高精度 ADC 等提供共模电平, 所以 LDO 的温漂系数在电流镜失配和电阻的温漂系数等非理性因素的共同作用下稍逊于带隙基准电压的温漂系数。另外, 仿真结果显示, LDO 线性调整率小于 0.3 mV/V, 负载调整率小于 0.09 mV/mA, 整个 LDO 包括带隙部分仅消耗 17.7 μA 的电流。该电路可用于对精确度要求较高的便携式产品中。

参考文献:

- [1] SHI C, WALKER B C, ZEISEL E, et al. A highly integrated power management IC for advanced mobile applications[J]. IEEE Journal of Solid State Circuits, 2007, 42(8): 1723–1731.
- [2] LAU S K, MOK P K T, LEUNG K N. A Low-Dropout Regulator for SoC with Q-reduction[J]. IEEE Journal of Solid State Circuits, 2007, 42(3): 658–664.
- [3] YAMAZAKI A, YAMADA K, SUGAHARA S. A frequency compensation technique for variable output Low Dropout Regulators[C]// 2006 IEEE Asia Pacific Conference on Circuits and Systems. [S.l.]: IEEE, 2006: 1595–1598.
- [4] 邹志革, 邹雪城, 黄峰. 低压低功耗模拟集成电路设计技术及展望[J]. 微电子学, 2006, 36(1): 60–65. (ZOU Zhige, ZOU Xuecheng, HUANG Feng. Low-voltage/low-power technology for analog IC's and its prospect[J]. Microelectronics, 2006, 36(1): 60–65.)
- [5] 陈东坡, 何乐年, 严晓浪. 一种低静态电流、高稳定性的 LDO 线性稳压器[J]. 电子与信息学报, 2006, 28(8): 1526–1529. (CHEN Dongpo, HE Lenian, YAN Xiaolang. A Low-Dropout Regulator with low quiescent current and high stability[J]. Journal of Electronics & Information Technology, 2006, 28(8): 1526–1529.)
- [6] 陈晓飞, 邹雪城, 刘三清, 等. 一种新颖的 BiCMOS 高精度 LDO 线性稳压电路[J]. 微电子学, 2006, 36(1): 80–83. (CHEN Xiaofei, ZOU Xuecheng, LIU Sanqing, et al. A novel BiCMOS low-dropout linear regulator with high accuracy[J]. Microelectronics, 2006, 36(1): 80–83.)
- [7] TSIVIDIS Y P. Accurate analyses of temperature effects in $I_c - V_{be}$ characteristics with application to bandgap reference sources[J]. IEEE Journal of Solid State Circuits, 1980, 15(6): 1076–1084.
- [8] 段杰斌, 罗志国, 刘孟良, 等. 一种用于 LDO 的低功耗带隙基准电压源[J]. 太赫兹科学与电子信息学报, 2014, 12(5): 767–770. (DUAN Jiebin, LUO Zhiguo, LIU Mengliang, et al. A low power bandgap voltage reference for Low Dropout Regulator[J]. Journal of Terahertz Science and Electronic Information Technology, 2014, 12(5): 767–770.)
- [9] 马勋, 张波. LDO 降压转换器的稳定性分析[J]. 微电子学, 2004, 34(2): 142–145. (MA Xun, ZHANG Bo. An analysis on the stability of LDO regulators[J]. Microelectronics, 2004, 34(2): 142–145.)
- [10] 刘博, 刘欣, 樊晓华, 等. 一种超低静态功耗 LDO 的设计[J]. 电子技术应用, 2015, 41(11): 51–53. (LIU Bo, LIU Xin, FAN Xiaohua, et al. An ultra-low quiescent current LDO[J]. Application of Electronic Technique, 2015, 41(11): 51–53.)
- [11] YANG H C, HUANG M H, CHEN K H. High-PSR-bandwidth capacitor-free LDO regulator with 50 μ A minimized load current requirement for achieving high efficiency at light loads[J]. Wseas Transactions on Circuits and Systems, 2008, 5(7): 428–437.

作者简介:



周梦嵘(1992–), 女, 湖南省宁乡县人, 在读硕士研究生, 研究方向为模拟集成电路设计. email: mengrongzhou@163.com.

段杰斌(1986–), 男, 甘肃省武威市人, 硕士, 研究方向为 CMOS 模拟集成电路设计.

谢 亮(1982–), 男, 湖南省郴州市人, 博士, 研究方向为 ASIC 设计、ADC、红外传感方向. email: xieliang_007@163.com.

金湘亮(1974–), 男, 湖南省邵阳市人, 博士, 教授, 研究方向为 SOC 设计, 系统设计.