

文章编号: 2095-4980(2017)02-0328-05

倒装芯片组装集成电路开封方法

周 帅, 郑大勇, 王 斌

(工业和信息化部 电子第五研究所, 广东 广州 510610)

摘 要: 倒装芯片组装集成电路的结构与常规封装不同, 导致现行开封技术不完全适用于倒装芯片组装集成电路。对不同封装形式的倒装芯片组装集成电路结构分析, 找出目前制约开封技术的关键因素。以陶瓷及塑封封装倒装芯片组装集成电路为例, 运用热风枪、高温预处理、机械应力及化学腐蚀等方法, 提出了一套适用性强、效率高的综合性倒装芯片组装集成电路开封工艺技术, 并通过实例进行验证和总结。通过运用该技术可以有效解决倒装芯片组装集成电路的开封问题, 为后续标准的修订及破坏性物理分析提供依据和帮助。

关键词: 倒装芯片; 结构分析; 封装形式; 环氧树脂; 开封方法

中图分类号: TN307

文献标志码: A

doi: 10.11805/TKYDA201702.0328

Unsealing methods of flip chip assembly integrated circuit

ZHOU Shuai, ZHENG Dayong, WANG Bin

(China Electronic Product Reliability and Environmental Testing Research Institute, Guangzhou, Guangdong 510610, China)

Abstract: The structure of flip chip assembly integrated circuit is different from conventional packaging, which brings that the current unsealing technology is not completely suitable for flip chip assembly integrated circuit. After analyzing the structures of flip chip assembly integrated circuits with different packaging forms, key factors which restrict the present unsealing technology can be found out. Taking ceramic and plastic sealed packaging flip chip assembly integrated circuits as examples, applying methods such as the heat gun, pretreatment under high temperature, mechanical stress and chemical corrosion, a set of comprehensive flip chip assembly integrated circuit unsealing technology with strong applicability and high efficiency is put forward. In addition, living examples are used for validation and conclusion. This technology can effectively solve the unsealing problem of flip chip assembly integrated circuit and provide basis and help for the subsequent revision of the standard and the destructive physical analysis.

Keywords: flip chip; structural analysis; encapsulation form; epoxy resin; unsealing method

倒装芯片技术是一种先进的表面安装形式, 将半导体裸芯片直接键合在印制电路板或芯片载体基板上。倒装芯片组装的集成电路芯片有源面朝向基板, 在组装工艺上也与点对点的引线键合工艺不同, 倒装芯片上的焊凸点形成与基板之间的所有互连, 并通过高分子材料的下填料施加在芯片与基板之间来提高封装可靠性^[1-3]。与传统的引线键合、载带自动焊相比, 倒装芯片拥有高频率、高互连密度、良好的噪声控制、最低的器件安装高度等诸多优点, 在整机系统上已经逐渐取代传统的封装集成电路成为关键芯片^[4-6]。

然而随着倒装芯片技术的广泛使用, 倒装芯片组装的集成电路的可靠性缺陷也随之暴露, 而其特殊的封装工艺, 使一些传统的开封方法不能有效进行, 导致后续的检测及失效分析无法进行^[7]。

1 倒装芯片组装集成电路封装结构分析

从封装形式上看, 倒装芯片组装集成电路通常可以分为气密封装及非气密封装 2 种工艺, 其内部结构基本相同, 均包括芯片、互连系统和基板, 如图 1 所示。芯片通常由硅、砷化镓(GaAs)及锗硅(SiGe)等其他材料制

收稿日期: 2016-09-07; 修回日期: 2016-11-27

基金项目: 广东省自然科学基金资助项目(2015A030310331; 2015A030306002)

造；基板材料通常由陶瓷或环氧玻璃层压板等材料组成；互连系统包括芯片凸点、凸点和基板金属化层之间的键合材料、封装料和基板金属化层，基本结构如图 2 所示。

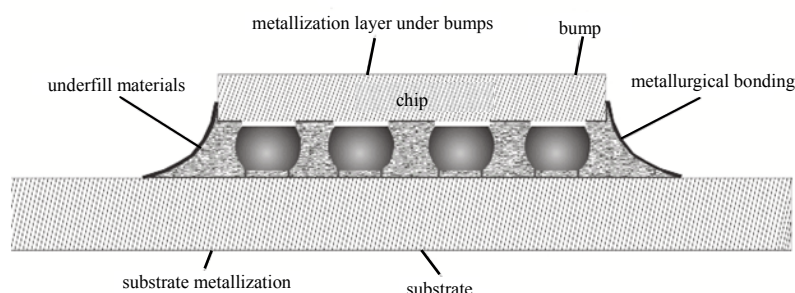


Fig.1 Structure diagram of flip chip assembly integrated circuit

图 1 倒装芯片组装集成电路结构图

由此可见，对倒装芯片组装集成电路开封成功的关键因素是如何去除芯片与基板之间的封装料。有关文献指出可以采用镶嵌研磨结合化学试剂清洗的方式对倒装芯片进行开封^[8]，经大量试验证明此方法无法高效地开封倒装芯片组装集成电路，因为从基板往芯片正面方向镶嵌，开封效率低，周期长，对研磨手法要求较高，不具有普遍性，而气密封装陶瓷基板更是使研磨的时间大大增加，另外未完全固化的环氧树脂对芯片也可能产生一定的影响。

2 倒装芯片组装环氧树脂热老化特性分析

开封作为检查内部的一种基本方法，需要以不破坏其内部结构形貌特征为前提，同时要求去除外壳或封装料使内部形态清晰完整显示。开封倒装芯片集成电路的关键因素是去除互连结构中的下填料(主要成份为环氧树脂)，使芯片完整裸露出来^[9-10]。不同的研制生产单位使用的下填料不尽相同，所以本文以行业内普遍使用的 U8410-99 型环氧树脂作为研究对象，首先对互连系统中下填料的耐热性进行分析，再结合倒装芯片不同的封装形式和结构特点，从而制定不同的开封方案。

对典型倒装芯片组装集成电路用环氧树脂固化后，在流动氮气保护下进行热重分析(Thermo Gravimetric Analysis, TGA)，观察环氧树脂固化后随着温度时间的热稳定性变化(如图 3)。从试验结果可以看出环氧树脂在 377.6℃时开始分解，质量损失 0.46%；大约经过 12 min，温度达到 423.1℃时，质量损失 28.73%；随着温度升高，高分子链加剧运动，超过化学键的离解能，引起高分子链的热降解，随着温度升到 797.3℃，质量损失达到 31.12%；倒装芯片组装用环氧树脂约在 430℃与 800℃时，质量损失相差不大(见表 1 所示)。所以从环氧树脂 TGA 的试验结果可知，采用高温 430℃~450℃、10~20 min 可以加快环氧树脂的老化速度。在实际的开封过程中再通入氧气，破坏环氧树脂高分子主链上的薄弱环节，形成高分子过氧自由基或过氧化物，引起主链的断裂，使聚合物分子量显著下降，进一步加速芯片四周环氧树脂老化，破坏倒装芯片的互连结构，使芯片与基板之间脱落。

3 倒装芯片组装集成电路开封方案

气密封装及非气密封装的倒装芯片组装集成电路的开封方法唯一不同的是封装外壳去除方法：a) 非气密封装集成电路。首先采用热风枪(温度约 300℃)对金属外壳四周循环吹动 2~5 min，使非密封的金属盖板周围的封装胶老化后，用机械方式取下金属外壳，使芯片背面裸露出来；b) 气密封装集成电路。直接采用机械方法取

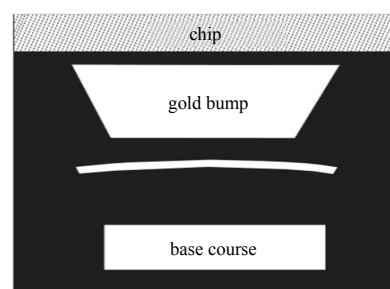


Fig.2 Binder interconnection structure composed of bumps, bonding and encapsulation system

图 2 凸点、键合和封装系统组成的粘结剂互连结构

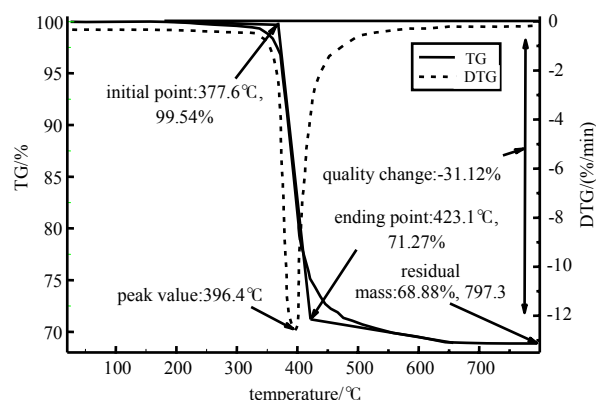


Fig.3 TGA analysis of epoxy resin for the use of flip chip assembly

图 3 典型倒装芯片组装用环氧树脂 TGA 分析

表 1 倒装芯片组装用环氧树脂 TGA 温度/质量损失

Table1 TGA temperature /quality loss of epoxy resin for the flip chip assembly		
sample (curing condition: 150℃, 2 h)	temperature/(℃)	mass loss/%
epoxy resin	377.6	0.46
	423.1	28.73
	797.3	31.12

下金属外壳^[7-8]。将取出金属外壳后的陶瓷基板倒装芯片组装集成电路放置于高温电阻箱中, 430℃~450℃, 10~20 min 后, 使互连系统中的环氧树脂迅速老化, 芯片脱离基板。将芯片通过浓硫酸浸泡 20 s, 除去芯片表面残余环氧树脂, 最后用丙酮加乙醇超声波清洗达到开封的目的; 而对于取下金属外壳后的塑封基板倒装芯片组装集成电路, 直接放入高温浓硫酸中煮沸去除包封料, 然后再用丙酮加乙醇超声波清洗完成开封。开封流程如图 4 所示。

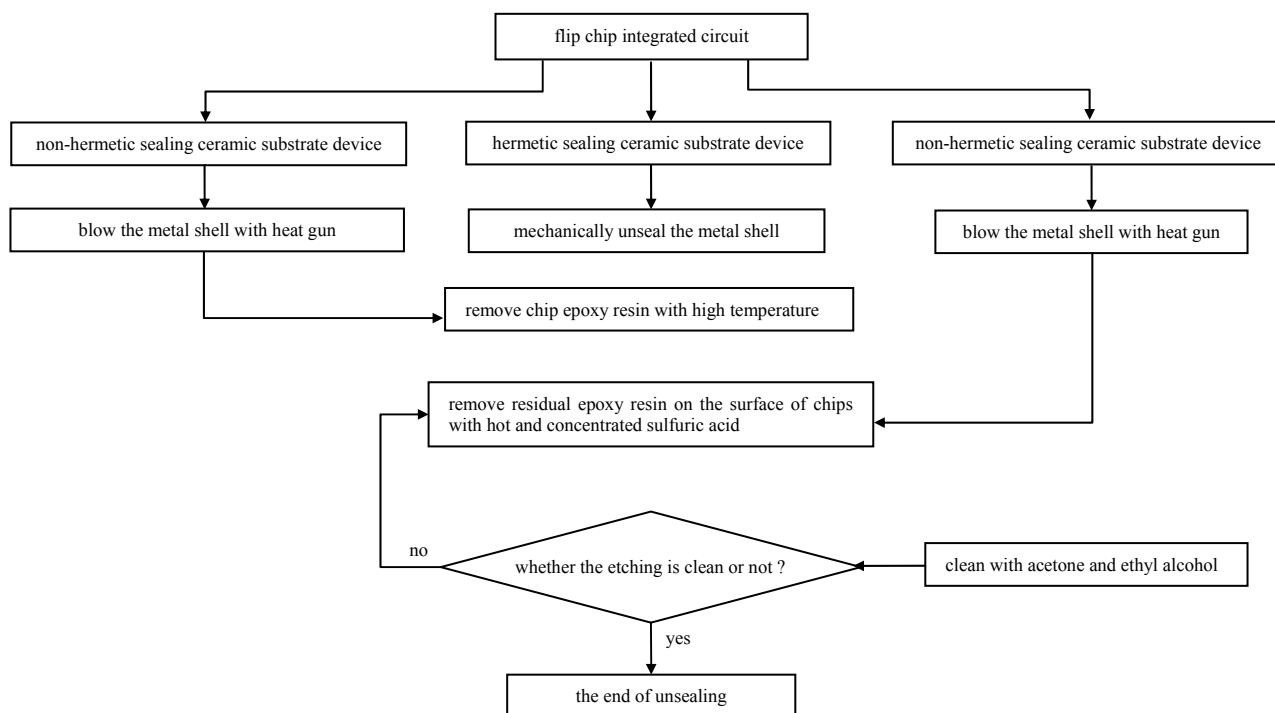


Fig.4 Unsealing procedures of flip chip assembly integrated circuit
图 4 倒装芯片组装集成电路开封流程

4 倒装芯片组装集成电路开封方案实例验证

选取典型的非气密塑封基板(如图 5)、气密封装陶瓷基板倒装芯片组装集成电路(如图 6)分别按照开封方案进行验证。



Fig.5 Hermetic encapsulation ceramic flip chip assembly integrated circuit
图 5 气密封装陶瓷倒装芯片组装集成电路



Fig.6 Non-hermetic encapsulation plastic package flip chip assembly integrated circuit
图 6 非气密封装塑封倒装芯片组装集成电路

4.1 去掉金属外壳

采用机械开封的方式去掉气密封装倒装芯片外壳, 运用热风枪喷吹非气密封装芯片外壳四周边缘(如图 7 所示), 开盖后的内部结构形貌见图 8~图 9。



Fig.7 Heat gun with non-hermetic flip chip shell around the edges
图 7 热风枪喷吹非气密倒装芯片外壳四周边缘

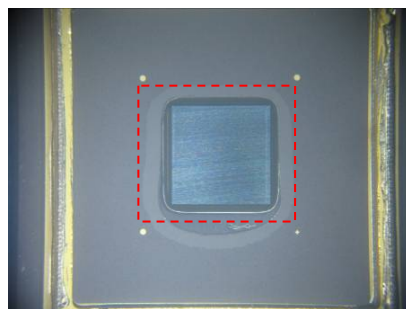


Fig.8 Internal structure (chip back) of hermetic chip encapsulation ceramic flip chip
图 8 气密封装陶瓷倒装芯片内部结构(芯片背面)

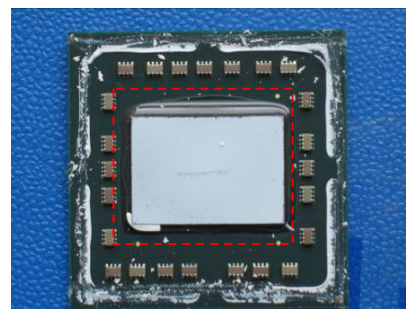


Fig.9 Internal structure (chip back) of non-hermetic encapsulation ceramic flip
图 9 非气密封装陶瓷倒装芯片内部结构(芯片背面)

4.2 去除芯片填充的环氧树脂

倒装芯片组装集成电路金属外壳取掉后,把芯片基板朝上放置在夹具中(如图 10 所示)。通过前期互连结构中的下填料(环氧树脂)的热特性分析,采用高温 $430^{\circ}\text{C}\sim 450^{\circ}\text{C}$ 、 $10\sim 20\text{ min}$ 并通入氧气后,使环氧树脂加速老化(图 8~图 9 红框处),芯片从基板处自由脱落,见图 11~图 12。



Fig.10 Flip chip removal of under-fill (epoxy resin) under high temperature
图 10 倒装芯片高温去除下填料(环氧树脂)

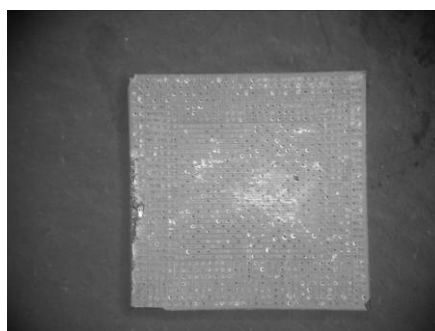


Fig.11 Complete picture (chip back) of hermetic flip chip
图 11 气密封装陶瓷倒装芯片全貌(芯片背面)

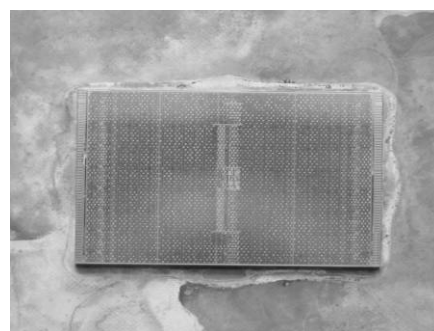


Fig.12 Complete picture (chip front) of non-hermetic encapsulation ceramic flip chip
图 12 非气密封装陶瓷倒装芯片全貌(芯片正面)

4.3 腐蚀与清洗

腐蚀的目的是进一步去除芯片表面的残余环氧树脂,使芯片干净清晰,便于后续目检观察及其他试验。把浓硫酸加热到 $70^{\circ}\text{C}\sim 80^{\circ}\text{C}$,芯片放入液体中快速浸渍 $10\sim 20\text{ s}$ 后,取出芯片正面朝下再放入丙酮和乙醇各清洗 $2\sim 3\text{ min}$,芯片金属化层如图 13~图 14 所示。从金相显微镜观察可以确定,芯片版图清晰可见,可见按照开封方案进行倒装芯片组装集成电路的开封是有效的。

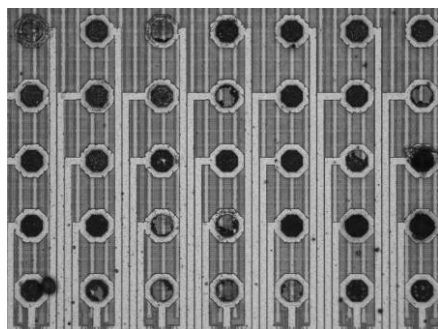


Fig.13 Complete picture of hermetic encapsulation ceramic flip chip
图 13 气密封装陶瓷倒装芯片全貌

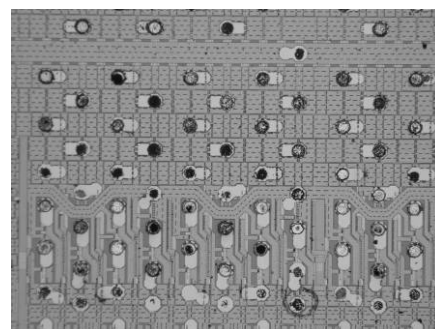


Fig.14 Complete picture of non-hermetic encapsulation ceramic flip chip
图 14 非气密封装陶瓷倒装芯片全貌

5 结论

通过倒装芯片组装集成电路的结构分析,分别对气密封装及非气密封装 2 种主流倒装芯片组装集成电路进行实例开封方案的验证,利用热风枪及机械方式取下倒装芯片组装集成电路的金属外壳,结合倒装芯片互连结构中下填料(环氧树脂)的热特性,运用高温的方式去除下填料,并采用相应的化学试剂对芯片表面进行清洗,最后显示开封芯片的效果良好。

另外从倒装芯片开封效率的角度分析可知,该方法开封一只气密或非气密封装的倒装芯片组装集成电路仅需 15~20 min,相比一些文献中采用固封镶嵌研磨等方式开封^[10],极大地缩短了开封时间,同时避免了研磨过程中芯片厚度 μm 级别的细小误差,从而提高了倒装芯片组装集成电路开封的成功率。

参考文献:

- [1] WU B,BROWN B,WARNER E. High-density interconnect board design for wafer-level packaging[J]. Electronics Letters, 2011,47(20):1137-1138.
- [2] SUGDEN M W,HUTT D A,WHALLEY D C,et al. A novel flip-chip interconnection process for integrated circuits[J]. Circuit World, 2012,38(4):214-218.
- [3] ANDRÉS Vásquez Quintero,DANICK Briand,NICO F de Rooij. Flip-chip integration of Si bare dies on polymeric substrates at low temperature using ICA vias made in dry film photoresist[J]. Journal of Micromechanics and Microengineering, 2015,25(4):045013-1-13.
- [4] DAVID Welch,JENNIFER Blain Christen. Seamless integration of CMOS and microfluidics using flip chip bonding[J]. Journal of Micromechanics and Microengineering, 2013,23(3):035009-1-7.
- [5] 敖国军,张国华,蒋长顺,等. 倒装焊器件封装结构设计[J]. 电子与封装, 2013,13(9):6-9. (AO Guojun,ZHANG Guohua,JIANG Changshun,et al. Package structure design of flip chip device[J]. Electronics & Packaging, 2013,13(9):6-9.)
- [6] 刘培生,杨龙龙,卢颖,等. 倒装芯片封装技术的发展[J]. 电子元件与材料, 2014,33(2):1-5. (LIU Peisheng,YANG Longlong,LU Ying,et al. Development of flip chip package technology[J]. Electronic Components and Materials, 2014,33(2):1-5.)
- [7] 龚国虎,梁栋程,梁倩. 塑封铜引线集成电路开封方法[J]. 太赫兹科学与电子信息学报, 2015,13(6):1005-1008. (GONG Guohu,LIANG Dongcheng,LIANG Qian. Decapsulation method with plastic encapsulated integrated circuit of copper wire[J]. Journal of Terahertz Science and Electronic Information Technology, 2015,13(6):1005-1008.)
- [8] 何志刚,梁堃,龚国虎,等. 倒装芯片封装器件开封方法研究[J]. 微电子学, 2015,45(4):548-551. (HE Zhigang,LIANG Kun,GONG Guohu,et al. Research of delidding methods for flip chip packaged devices[J]. Microelectronics, 2015,45(4):548-551.)
- [9] 姚兴军,周鑫延,王正东,等. 倒装芯片封装中下填充流场渗透率的数值分析[J]. 半导体技术, 2013,38(9):691-696. (YAO Xingjun,ZHOU Xinyan,WANG Zhengdong,et al. Numerical analysis of permeability of underfill flow domain in flip-chip packaging[J]. Semiconductor Technology, 2013,38(9):691-696.)
- [10] 林晓玲,肖庆中,恩云飞,等. 倒装芯片塑料球栅阵列封装器件在外应力下的失效机理[J]. 物理学报, 2012,61(12):578-584. (LIN Xiaoling,XIAO Qingzhong,EN Yunfei,et al. Failure mechanism of FC-PBGA devices under external stress[J]. Acta Physica Sinica, 2012,61(12):578-584.)

作者简介:



周 帅(1984-),男,贵州省都匀市人,硕士,工程师,主要研究方向为电子元器件破坏性物理分析及元器件检测与可靠性,email:232264594@qq.com.

郑大勇(1978-),男,长春市人,硕士,高级工程师,主要研究方向为电子元器件检测与可靠性.

王 斌(1990-),男,山东省潍坊市人,硕士,助理工程师,主要研究方向为电子元器件检测与可靠性.