

文章编号: 2095-4980(2018)02-0357-06

## 用于超高频标签芯片的低功耗高稳定时钟电路

许仕龙<sup>1</sup>, 魏恒<sup>1</sup>, 陈燕<sup>2</sup>

(1.中国电子科技集团公司 第 54 研究所, 河北 石家庄 050081;  
2.河北师范大学 物理科学与信息工程学院, 河北 石家庄 050024)

**摘要:** 提出一种适用于无源超高频射频识别(UHF RFID)标签芯片的时钟产生电路。电路使用 N 型金属-氧化物-半导体(NMOS)栅极电压取代了复杂的比较器电路作为比较电平, 精简了电路结构, 降低了电路功耗, 减小了版图面积; 使用二极管方式连接的 NMOS 管作温度及工艺补偿感应力管, 利用其栅压变化控制充放电电流, 使其在不同工艺角下, 当温度在较大范围内变化时, 均能实现输出频率稳定。采用中芯国际 0.18  $\mu\text{m}$  工艺进行仿真验证, 结果表明: 当电源电压为 1 V, 基准电流为 130 nA 时, 电路功耗仅为 447 nW; 在工艺角由 ss 变化到 ff 的过程中, 输出频率偏差不超过 2.43%; 温度在  $-40\sim 90$   $^{\circ}\text{C}$  范围变化时, 输出频率偏差小于 0.99%, 适合无源射频识别标签芯片使用。

**关键词:** 低功耗; 弛豫振荡器; 环形振荡器; 时钟生成; 超高频射频识别

中图分类号: TN202

文献标志码: A

doi: 10.11805/TKYDA201802.0357

## Design of low power process and temperature stable clock generator for UHF RFID tags

XU Shilong<sup>1</sup>, WEI Heng<sup>1</sup>, CHEN Yan<sup>2</sup>

(1.The 54th Research Institute of China Electronics Technology Group Corporation, Shijiazhuang Hebei 050081, China;  
2.College of Physics Science and Information Engineering, Hebei Normal University, Shijiazhuang Hebei 050024, China)

**Abstract:** A clock generation circuit that is suitable for passive Ultra High Frequency Radio Frequency Identification(UHF RFID) tag chips is proposed. Different from the traditional relaxation oscillator structure, the N-Metal Oxide Semiconductor(NMOS) gate voltage is utilized as a comparison reference level, without the need of complex comparator circuit. The circuit structure is simplified, which greatly reduces the power consumption and reduces the layout area. At the same time, the NMOS transistor is adopted for temperature and process compensation, the gate voltage of which is utilized to control the charge and discharge current. The output frequency is stable without traditional clock calibration. The circuit is designed in a standard Semiconductor Manufacturing International Corporation(SMIC) 0.18  $\mu\text{m}$  Complementary Metal Oxide Semiconductor(CMOS) technology, with the condition of 1 V power supply voltage and 130 nA reference current, and the power consumption of this circuit is only 447 nW. When the process corners are changed from ss to ff, the output frequency deviation is no more than 2.43%, and the temperature changed from  $-40$   $^{\circ}\text{C}$  to  $90$   $^{\circ}\text{C}$ , the output frequency deviation is less than 2.62%, so the circuit is suitable for passive RFID tag chips usage.

**Keywords:** low power; relaxation oscillator; ring oscillator; clock generation; Ultra High Frequency Radio Frequency Identification

无源超高频射频识别(UHF RFID)技术具有远距离、高速度、低成本和便捷的优势, 已广泛应用于身份识别、物流管理等领域, 并将成为未来信息社会建设的一项基础技术<sup>[1]</sup>。根据目前世界上 UHF RFID 技术广泛采用的 ISO18000-6C 标准, 标签芯片上时钟频率多选取 1.92 MHz, 此时既能提供足够精确的定时控制, 又不会导致过高的功耗。UHF RFID 中常用的时钟电路结构主要为环形振荡器结构和弛豫振荡器结构。环形振荡器结构简单,

功耗低,但对电源的波动和偏差都没有抑制能力,且受温度和工艺变化影响严重,输出时钟频率抖动和偏差较大;带有相位控制电容的弛豫振荡器由于输出频率只与电阻电容值有关,故对电源波动有较强的抑制能力,但电路结构复杂,功耗大,版图面积大,且温度和工艺稳定性较差<sup>[2]</sup>。

本文提出了一种新型的时钟产生电路。该电路不仅功耗可与环形振荡器比拟,且输出频率只取决于 MOS 管阈值电压和基准电流,受电源电压波动影响小,同时引入了新型的温度工艺补偿电路,输出频率温度工艺稳定性好,即同时具备了环形振荡器和弛豫振荡器的优点,并改进了各自的缺点,实现了性能良好的时钟产生电路。

## 1 传统的时钟产生电路分析

### 1.1 环形振荡器基本原理

图 1 为传统的“饥饿型”环形振荡器实现形式<sup>[3]</sup>。其工作原理如下:假设图 1 的电路开始时节点 X 点的电压  $U_X=U_{DD}$ ,在这个条件下  $U_Y=0$  且  $U_Z=U_{DD}$ 。当电路开始工作时,  $U_X$  开始降到零(因为第 3 个反相器的输入为高),强迫  $U_Y$  在经过一个反相器延时  $\Delta t$  后上升到  $U_{DD}$ ,而  $U_Z$  经过一个反相器延时后降到零。那么电路在连续节点电压之间以  $\Delta t$  延时振荡,从而产生振荡周期为  $6\Delta t$  波形。输出时钟频率为:

$$f = \frac{1}{6\Delta t} = \frac{I}{6C \times U_{DD}} \quad (1)$$

式中  $C$  为  $X, Y, Z$  点的 MOS 管寄生电容。由式(1)可知:输出频率直接取决于电源电压  $U_{DD}$  和基准电流  $I$ ,因而其对电源电压变化的抑制能力很弱,输出频率不稳定;且没有针对温度工艺变化的补偿结构,温度特性和工艺特性较差。

### 1.2 弛豫振荡器基本原理

图 2 为加入相位控制电容后的改进型弛豫振荡器结构框图<sup>[4]</sup>。

其工作原理如下:

a) 设电源上电后触发器处于  $\sim Q=1$  的状态,同时  $Q=0$ ,则反相器  $G_1$  输入为低电平,电流  $I_{ref}$  经  $G_1$  对电容  $C_1$  充电,充电时间为  $t_0$ ;  $C_2$ (通常取  $C_2=C_1$ ) 经  $G_2$  的 N 管对地放电,迅速到低电平。b) 当  $U_{C_1}$  升至比较器的参考电压  $U_{ref}$  时,比较器输出端 S 由低翻转为高,触发器状态也立即翻转为  $\sim Q=0$ ,经 RS 触发器工作后,输出  $Q=1$ ,因此  $I_{ref}$  经反相器  $G_2$  对  $C_2$  充电,反相器  $G_1$  对电容  $C_1$  放电至低电平。c) 当  $U_{C_2}$  上升到  $U_{ref}$  时,输出端 R 由低电平翻转为高,所以  $Q=0$ ,同时  $\sim Q=1$ ,触发器又回到了上述第一个状态,重新对  $C_1$  充电,  $C_2$  放电。如此周而复始,在  $Q$  端就得到了振荡信号,再通过反相器提高其驱动负载的能力,便得到了时钟信号。其输出时钟频率为:

$$f = \frac{1}{2t_0} = \frac{I_{ref}}{2 \times C_1 U_{ref}} = \frac{1}{2RC_1} \quad (2)$$

由式(2)可知,弛豫振荡器的输出频率只与相位控制电阻及充放电电容有关<sup>[5]</sup>,因而对电源电压波动的抑制能力强,有较好的频率稳定性。但是,电阻与电容存在较大的工艺偏差,且电阻具有一定的温度系数,因此该电路对温度、工艺变化的抑制能力较弱,通常还需时钟校准电路对输出频率进行动态校准,因而,电路结构复杂,功耗很大,且由于电路中电阻、电容值较大,占用了较大的芯片面积。

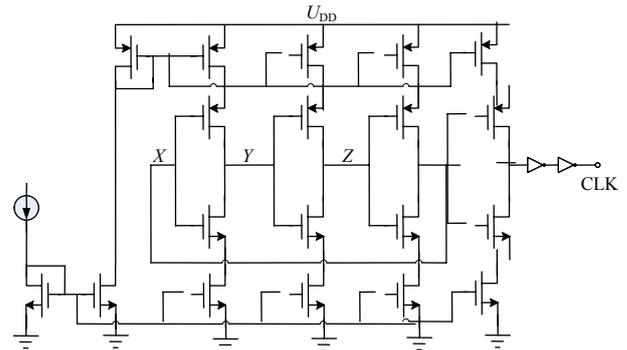


Fig.1 Schematic of ring oscillator  
图 1 环形振荡器电路图

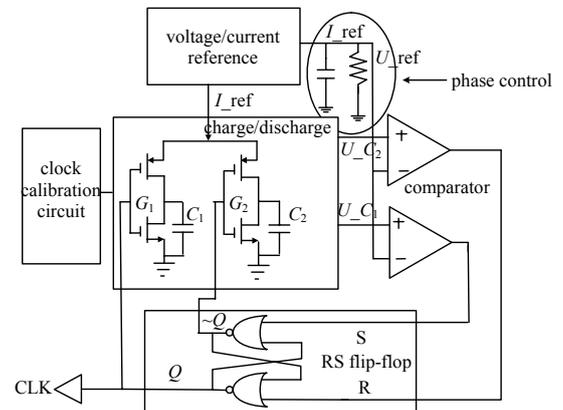


Fig.2 Structure of relaxation oscillator  
图 2 弛豫振荡器结构框图



即  $M_3$  管源极电压  $U_x$  升高。 $U_x$  为后级 PMOS 电流镜的栅极控制电压,  $U_x$  的升高将导致 PMOS 电流镜中电流降低, 即对电容充电的电流  $I$  减小。所以当温度升高时, 充电电流  $I$  和阈值电压  $U_{th}$  同时减小, 由输出频率式(5), 当电流  $I$  与阈值电压  $U_{th}$  变化幅度相同, 即  $U_x$  点的电压变化斜率与图 4 中斜率近似相等时, 输出频率可保持不变, 从而实现温度补偿。

2.2.2 工艺补偿

由于存在工艺偏差, MOS 管的阈值电压在不同工艺角下存在较大差别, 如表 1 所示。

由表 1 可知, 阈值电压随工艺角的不同变化幅度较大, 约为 60 mV。为实现工艺补偿,  $M_1$  同样作为阈值电压检测管, 检测原理同温度补偿。调整  $M_1 \sim M_3$  管的尺寸, 使得工艺角变化时, 电压  $U_x$  的变化幅度与阈值电压变化幅度近似相等, 从而实现工艺补偿。参考文献[8]也曾提到用单个二极管连接 MOS 管, 感应阈值电压变化, 从而进行工艺及温度补偿。但还需运算放大器以双极型晶体管辅助, 电路结构复杂, 功耗大。本文同时采用 3 个 MOS 补偿, 节省功耗, 提高了补偿效果。

表 1  $U_{th}$  随工艺变化表

Table1 $U_{th}$ vs. process	
corner	$U_{th}/mV$
ss	472.96
tt	409.08
ff	360.22

3 电路的仿真验证

采用 SMIC 0.18  $\mu m$  标准 CMOS 工艺对所提出电路进行设计并仿真验证, 产生 1.92 MHz 的输出时钟。

3.1 温度特性仿真

图 5 为所提出的新型时钟产生电路在电源电压为 1 V, 温度范围为  $[-40^\circ C, 90^\circ C]$  的情况下的温度特性仿真, 并传统环形振荡器、弛豫振荡器做了比较。表 2 为记录的数据。可以看出本文所提出的新结构的温度特性与其余 2 种相比有较大优势, 温度补偿效果良好。

表 2 不同结构的温度特性

Table2 Temperature characteristics of different structures

	$f_{max}/MHz$	$f_{min}/MHz$	percentage/%
new structure in this paper	1.931	1.901	0.99
relaxation oscillator	2.042	1.775	8.17
ring oscillator	2.468	1.535	25.08

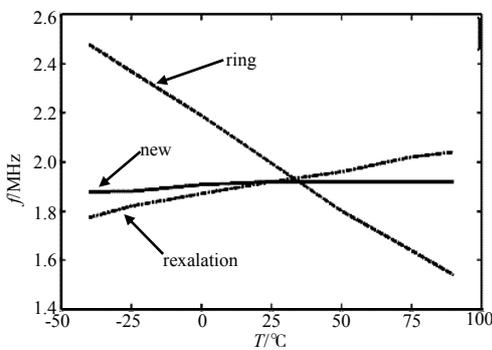


Fig.5 Temperature characteristic simulation of different structures

图 5 不同结构的温度特性仿真图

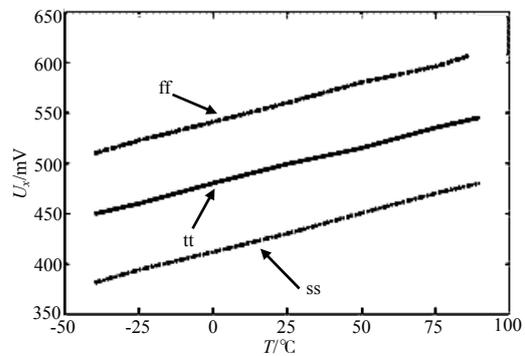


Fig.6 Curves of  $U_x$  vs. temperature and process

图 6  $U_x$  随温度及工艺变化曲线

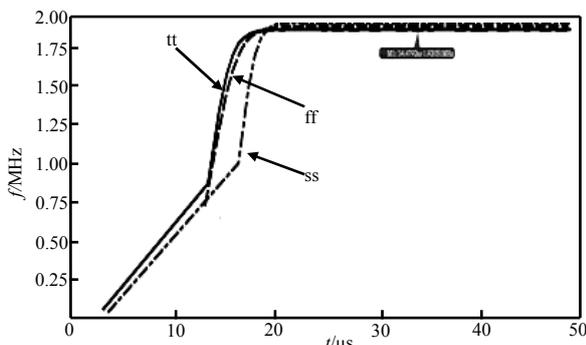


Fig.7 Process characteristic simulation of the novel structure

图 7 新结构的工艺特性仿真图

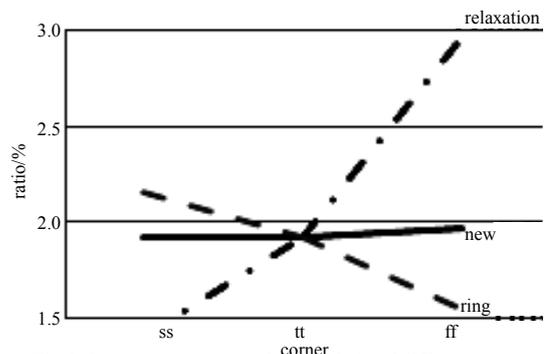


Fig.8 Contrast on process characteristic of different structures

图 8 不同结构工艺特性对比

### 3.2 工艺特性仿真

由工艺补偿原理可知,要实现良好的温度补偿,需使节点  $U_x$  电压随不同工艺角的变化幅度与 NMOS 管的阈值电压  $U_{th}$  变化范围相近,图 6 为在不同工艺角下的  $U_x$  电压仿真结果。可见不同工艺角时  $U_x$  的变化量基本与  $U_{th}$  相同,在 60 mV 左右。

图 7 为本文提出的新型结构在不同工艺角下的输出频率仿真,可见输出频率随工艺角变化较小,且在不同工艺角下频率均比较稳定。图 8 为 3 种结构的工艺特性对比结果,对比可见,本文提出的新结构的工艺特性明显优于另外 2 种结构,最大频率变化率仅为 2.43%,工艺补偿效果良好。

### 3.3 输出频率总体仿真

图 9 为输出时钟波形仿真结果,可以看出,输出周期符合要求,稳定性较好。图 10 为  $P_{noise}$  仿真结果,可见相位噪声在偏离中心频率 10 kHz 处达到 -103 dB,在偏离中心频率 100 kHz 处达到 -122.6 dB,相位噪声很小,对应时域的时钟抖动很小。

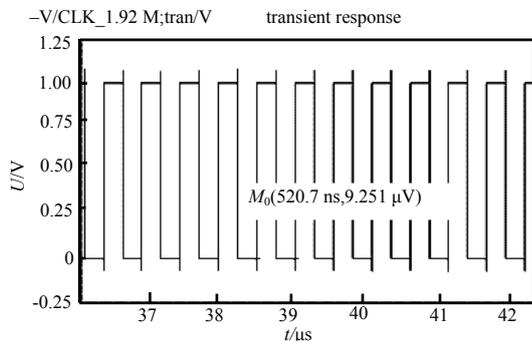


Fig.9 Output wave simulation of clock  
图 9 输出时钟波形仿真

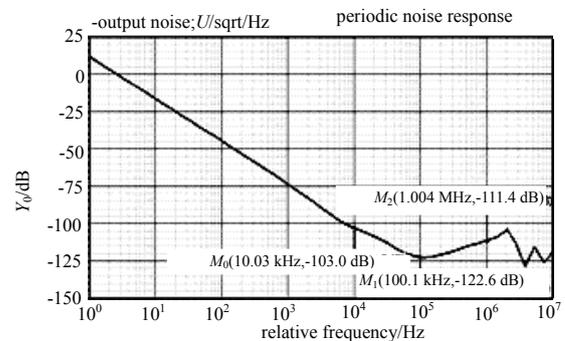


Fig.10  $P_{noise}$  simulation result  
图 10  $P_{noise}$  仿真结果

### 3.4 功耗对比

对 3 种结构各自消耗功耗情况进行了对比,其结果如表 3 所示。可以看出,新型结构在 3 种结构中功耗最小,仅为 447 nW,完全符合 UHF RFID 的应用要求。

表 3 各结构功耗对比

Table3 Power comparison of different structures	
	power/ $\mu$ W
new structure in this paper	0.447
ring oscillator	0.547
relaxation oscillator	2.740

## 4 结论

本文利用 NMOS 管的阈值电压作为比较电平,并且采用二极管方式连接的 NMOS 管做阈值检测管,进行工艺及温度补偿,设计实现了一款功耗低,温度、工艺特性好的时钟产生电路。该电路的主要特点如下:

- 1) 超低功耗,整个时钟电路功耗仅为 447 nW,低于以低功耗为主要特点的环形振荡器;
- 2) 工艺稳定性好,在不同工艺下的频率偏差小,无需时钟校准电路;
- 3) 温度特性好,通过 3 个简单 NMOS 管实现良好的温度补偿效果,扩展了芯片使用范围;
- 4) 版图面积小,极大地简化了电路结构,无源器件只有 2 个容值为 124 fF 的小电容,相比于传统弛豫结构中大于 500 fF 的电容,以及近 1 M $\Omega$  的大电阻,所占用的芯片面积大大减小。

该时钟产生电路设计简单,性能好,与 CMOS 工艺兼容,适用于无源超高频射频识别电路等对时钟性能要求较高的场合。

### 参考文献:

- [1] 李强. 超高频射频电子标签芯片中低功耗电路研究[D]. 上海:复旦大学, 2005. (LI Qiang. Study on low power circuit of ultra high frequency RFID tag IC[D]. Shanghai,China:Fudan University, 2005.)
- [2] NI Y,ONABAJO M. A low-power temperature-compensated CMOS relaxation oscillator[J]. Analog Integrated Circuits and Signal Processing, 2014,79(2):309-317.
- [3] 叶春晖,冯勇建. 一种具有高输出精度及电源电压抑制能力的 CMOS 环形振荡器的设计[J]. 厦门大学学报, 2008(4):

- 519-522. (YE Chunhui, FENG Yongjian. Design of a CMOS ring oscillator with high output precision and power supply voltage suppression[J]. Journal of Xiamen University, 2008(4):519-522.)
- [4] 刘伟峰, 庄奕琪, 周俊潮, 等. 一种用于 UHF RFID 标签的高稳定度时钟电路[J]. 西安电子科技大学学报, 2011, 38(4):876-884. (LIU Weifeng, ZHUANG Yiqi, ZHOU Junchao, et al. Clock generator with stability for the UHF RFID chip[J]. Journal of Xidian University, 2011, 38(4):876-884.)
- [5] 许海峰, 王春锴, 邵丙铄. 适用于 RFID 芯片的 CMOS 振荡器[J]. 微电子学与计算机, 2008(4):124-127. (XU Haifeng, WANG Chunkai, SHAO Bingxian. A CMOS oscillator used in RFID[J]. Microelectronics & Computer, 2008(4):124-127.)
- [6] RAZAVI B. 模拟 CMOS 集成电路设计[M]. 西安:西安交通大学出版社, 2003. (RAZAVI B. Design of analog CMOS integrated circuits[M]. Xi'an, China: Xi'an Jiaotong University Press, 2003.)
- [7] SUNDARESAN K, ALLEN P E, AYAZI F. Process and temperature compensation in a 7 MHz CMOS clock oscillator[J]. IEEE Journal of Solid-State Circuits, 2006, 41(2):433-442.
- [8] PAIDIMARRI A, GRIFFITH D, WANG A, et al. A 120 nW 18.5 kHz RC oscillator with comparator offset cancellation for  $\pm 0.25\%$  temperature stability[C]// Solid-State Circuits Conf. Dig. Tech. Papers (ISSCC). [S.l.]: IEEE, 2013:184-185.

#### 作者简介:



许仕龙(1979-), 男, 河北省秦皇岛市人, 硕士, 高级工程师, 主要研究方向为通信系统设计和通信专用集成电路设计. email:18631109167@163.com.

魏 恒(1984-), 男, 石家庄市人, 博士, 高级工程师, 主要研究方向为通信集成电路设计.

陈 燕(1983-), 女, 石家庄市人, 博士, 讲师, 主要研究方向为光通信及射频通信集成电路设计.

(上接第 346 页)

- [9] 赵立强. 上三角矩阵逆的约化因子正向递推算法[J]. 河北职业技术师范学院学报, 2000, 14(4):41-45. (ZHAO Liqiang. A forward recursive algorithm for inversion of upper trigonal matrix with simplify factor[J]. Journal of Hebei Vocation-Teachers College, 2000, 14(4):41-45.)

#### 作者简介:



周 杨(1991-), 男, 安徽省安庆市人, 在读硕士研究生, 主要研究方向为大规模数字集成电路设计. email:zhouyang2014@mails.ucas.ac.cn.

王佳薇(1980-), 女, 天津市人, 硕士, 工程师, 主要研究方向为视频压缩、数据处理.

黄志洪(1984-), 男, 福建省莆田市人, 博士, 助理研究员, 主要研究方向为可编程芯片设计技术.

杨海钢(1960-), 男, 上海市人, 博士, 研究员/教授, 博士生导师, 主要研究方向为高性能超大规模集成电路芯片设计技术、高性能模拟和混合信号片上系统(SoC)设计技术.