

文章编号: 2095-4980(2018)02-0363-05

## S 波段 GaN MMIC Doherty 功率放大器

任 健, 要志宏

(中国电子科技集团公司 第十三研究所, 河北 石家庄 050051)

**摘 要:** 采用 SiC 衬底 0.25  $\mu\text{m}$  AlGaIn/GaN 高电子迁移率晶体管工艺, 研制了一款 S 波段 GaN 单片微波集成电路(MMIC)Doherty 功率放大器, 在回退的工作状态下仍可以保持较高的效率, 可用于小型基站。为减小芯片尺寸, 采用无源集总元件替代四分之一阻抗变换线; 在输入端没有采用功分器加相位补偿线的结构, 而是设计了一种集总结构的电桥来提高集成度。脉冲测试表明, 在 3~3.2 GHz 频率范围内, 饱和输出功率大于 10 W, 在回退 6 dB 处的功率附加效率(PAE)为 38%, 芯片尺寸为 4.0 mm  $\times$  2.4 mm。

**关键词:** 氮化镓; 高电子迁移率晶体管; 微波单片集成电路; Doherty 功放

**中图分类号:** TN914.42

**文献标志码:** A

**doi:** 10.11805/TKYDA201802.0363

## Design of S-band GaN MMIC Doherty Power Amplifier

REN Jian, YAO Zhihong

(The 13th Research Institute, CETC, Shijiazhuang Hebei 050051, China)

**Abstract:** An S-band GaN Microwave Monolithic Integrated Circuit Power Amplifier(MMIC PA) is designed and manufactured by exploiting 0.25  $\mu\text{m}$  AlGaIn/GaN High Electron Mobility Transistor(HEMT) technologies on SiC substrate. The proposed power amplifier can be applied to the small-cell base. To reduce the size and loss, quarter-wave impedance transformer can be fully integrated using lumped passive elements, and the branch-line couplers are represented by lumped elements in the input matching network. The fabricated PA exhibits, at 3~3.2 GHz in pulse-wave conditions, an output power of 10 W, with a power-added efficiency of 38% at 6 dB of output power back-off. The chip size is 4.0 mm  $\times$  2.4 mm.

**Keywords:** GaN; High Electron Mobility Transistor; Microwave Monolithic Integrated Circuit; Doherty PA

当今的无线通信标准中, 宽带码分多址(Wideband Code Division Multiple Access, WCDMA)、长期演进(Long Term Evolution, LTE)等采用正交频分复用(Orthogonal Frequency Division Multiplexing, OFDM)调制方式的无线通信标准占据越来越重要的位置, 这类信号具有较高的峰均比。小型基站要求功率放大器同时具有高效率、高线性以及小型化的特点, 传统的 AB 类功率放大器通常采用回退的方式来提高线性度, 即以牺牲效率为代价, 让功率放大器工作在远小于 P1dB 的状态。Doherty 结构在回退的工作状态下仍可保持较高的效率, 由于其结构简单、性能良好, 被广泛采用<sup>[1-3]</sup>, 在现代无线通信方面具有很好的商用前景。如今小型基站中, 传统的混合集成 Doherty 功率放大器均采用混合结构, 其中包含大量分立功率器件与分布式无源元件, 体积较大, 不利于大规模集成<sup>[4-5]</sup>, 不能满足未来的 5G 通信系统高集成、小型化的要求。在通信系统使用较多的 S 频段, 体积的小型化尤为重要。GaN 微波单片集成电路可很好地解决这个问题, 其具有体积小, 输出功率高以及效率高特性<sup>[6-8]</sup>, 是未来基站功放的研究热点。

### 1 Doherty 功放工作原理

#### 1.1 有源负载牵引原理

如图 1 所示, 2 个相位相同的电流源作用于同一负载时, 电流源 1 所看到的阻抗  $Z_1$  不再是一个恒定的阻抗值, 会受到电流源 2 输出的影响。这种负载牵引现象将在 Doherty 功放工作在大信号状态时出现, 并同时影响 2

个功放支路的输出特性<sup>[9-10]</sup>。

负载电阻  $R$  上的电压可以表示为：

$$U_{out} = R(I_1 + I_2)$$

因此可以得到 2 个电流源各自看到的负载阻抗  $Z_1$  和  $Z_2$  的表达式：

$$Z_1 = \frac{U_{out}}{I_1} = \frac{R(I_1 + I_2)}{I_1} = R + R \frac{I_2}{I_1}$$

$$Z_2 = \frac{U_{out}}{I_2} = \frac{R(I_1 + I_2)}{I_2} = R + R \frac{I_1}{I_2}$$

由式(2)和式(3)就可以理解有源负载牵引现象的工作原理：当电流源  $I_1$  和  $I_2$  同时作用于负载时，对于电流源  $I_1$ ，如果  $I_1$  与  $I_2$  同相变化，则  $I_1$  看到的阻抗( $Z_1$ )将会增大。在 Doherty 结构中，就是利用了这种有源负载牵引原理，其中一个放大器的负载会受到另一个放大器的牵引，辅放大器的开关状态会改变主放大器的负载。

### 1.2 Doherty 功率放大器

Doherty 结构功率放大器在 1936 年由贝尔实验室的 W. H. Doherty 博士最早提出。图 2 所示为 2 路对称式 Doherty 功放原理图，其电路主要包括以下 3 部分：a) 输入端的功分器，将输入信号以一定功分比、相位关系分为 2 路信号；b) 2 个放大器电路，一个称为主功放或者载波功放(carrier/main PA)，一个称为辅助功放或者峰值功放(auxiliary/peaking PA)，主功放一般偏置在 AB 类或 B 类，辅助功放一般偏置在 C 类；c) Doherty 结构末端是一个合路电路，包括一段特征阻抗为  $Z_T$  的阻抗变换线，以及特性为  $Z_L$  的负载阻抗。

图 3 为功率附加效率与输出功率之间的关系。虚线为普通 AB 类功放，实线为 Doherty 功放。在 Doherty 功放中，小信号工作状态时，由于辅助功放偏置在 C 类，处于关闭状态，只有主功放工作。当输入功率达到一定门限时，辅助功放才逐渐开启，输出功率。在辅助放大器开启后，由于有源负载牵引，主功放的负载减小，尽管主功放的输出电压饱和，输出功率还是会随着负载的减小而持续增大。当达到激励的峰值时，辅助放大器也达到了饱和点。如图 3 所示，普通 AB 类功放的最大效率出现在峰值处，而采用 Doherty 技术，在理论上可以使放大器在饱和和输出功率回退 6 dB 时，获得与输出饱和功率时几乎相同的效率。

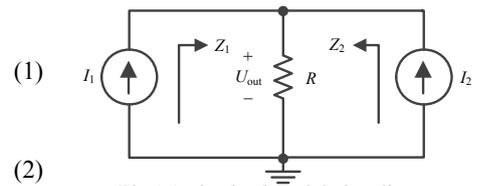


Fig.1 Active load modulation diagram  
图 1 有源负载牵引原理图

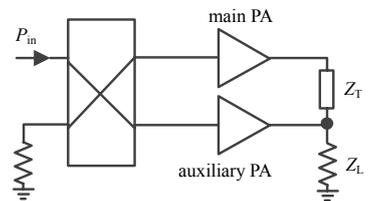


Fig.2 Doherty PA configuration  
图 2 Doherty 功放原理图

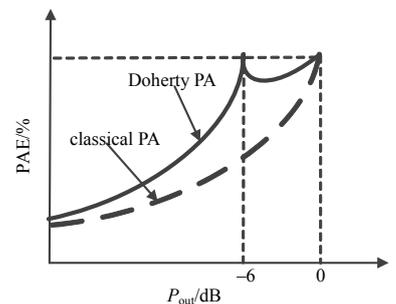


Fig.3 Ideal PAE curves of Doherty PA  
图 3 Doherty 功放理想效率曲线图

## 2 电路与结构设计

### 2.1 拓扑的选择

该 S 波段 GaN MMIC Doherty 功率放大器采用对称结构、两级级联的拓扑。两级的 Doherty 功放一般有 2 种拓扑，如图 4 所示，拓扑(a)的效率一般会高于拓扑(b)<sup>[11]</sup>，同时考虑到匹配难度，驱动级采用分别推动的方式。为减小芯片面积，在输入端没有采用功分器加相位补偿线的结构，而是设计了一种集总结构的电桥，同时兼顾功分与相位补偿的作用。在合路端采用  $\pi$  型集总结构代替四分之一阻抗变换线<sup>[12-13]</sup>。放大器部分采用 1 推动 2 的级联结构。

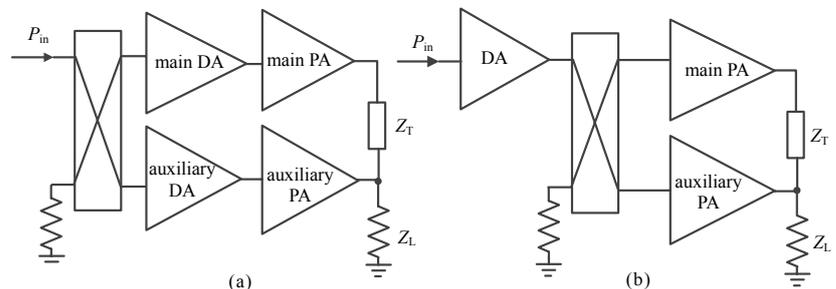


Fig.4 Comparison between driver strategies for DPA  
图 4 Doherty 功放驱动级拓扑

### 2.2 电路设计

电路设计过程包括：电路拓扑结构设计，电路性能参数优化，电磁场仿真和电路版图的设计。电路包括 3 部分：集总电桥、功率放大器、合路电路。

图 5 为一款工作于 S 波段，由集总元件构成的电桥原理图，具有较低的插损与优良的端口驻波特性，将输入信号等分为 2 路，并产生一定的相位差，取代了相位补偿线，从而减小芯片面积，这个相位值需要根据后面的阻抗变换线的相位差来确定。

图 6 为功率放大器原理图。根据饱和输出功率指标要求与器件功率密度，确定末级电路总栅宽为 2.8 mm。考虑工作频率、散热、工艺制造等因素，采用的器件单指栅宽为 75  $\mu\text{m}$ ，兼顾器件的增益特性与电路的效率指标，电路选取 2 级放大结构，第 1 级与第 2 级总栅宽比为 1:4。

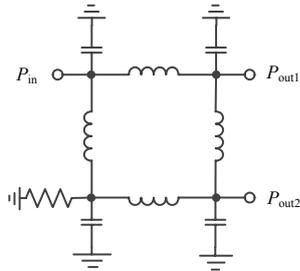


Fig.5 Directional coupler configuration  
图 5 集总电桥原理图

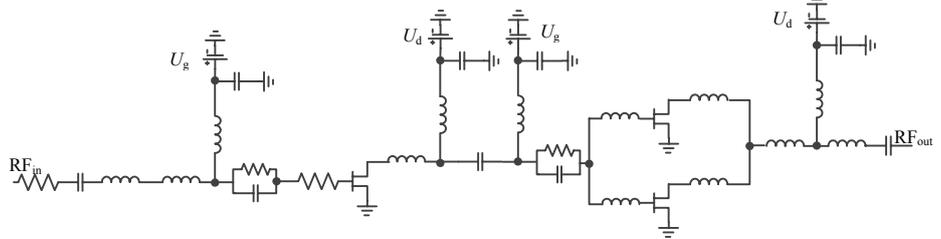


Fig.6 Power amplifier configuration  
图 6 功放原理图

单片 Doherty 结构功率放大器相较于传统的混合结构，设计的难点为无法进行后期调试以及需要尽可能地压缩面积，因此设计中最主要的环节就是输出匹配网络的选取与阻抗变换线电长度的选取。通过负载牵引，可得到晶体管的最大功率负载  $Z_{OPT,P}$  与晶体管最佳回退功率负载  $Z_{OPT,C}$  的粗略范围，其中难点为  $Z_{OPT,C}$  的选取。通过 ADS 软件，对末级晶体管接不同负载值进行仿真，如图 7 所示。对比不同负载下随输出信号从小变大，效率与负载接  $Z_{OPT,P}$  时效率的提升情况，再结合输出功率、匹配难度、带宽等因素折中选择  $Z_{OPT,C}$ 。

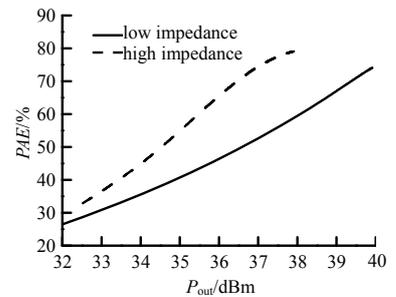


Fig.7 PAE varying from load condition of transistor  
图 7 晶体管接低阻和高阻时的效率曲线

对称结构的 Doherty 功率放大器，2 路输出的输出匹配网络是相同的，输出匹配网络将  $Z_{OPT,P}$  匹配到  $50 \Omega$ ，使大信号工作状态时，2 路输出都可以取得较高的输出功率与效率。主功放后面有一段  $50 \Omega$  的阻抗变换线，这段阻抗变换线的电长度不一定为  $90^\circ$ ，根据阻抗匹配情况进行选取。输出匹配网络与阻抗变换线在小信号工作状态时，将  $Z_{OPT,C}$  匹配到低阻状态(相对于  $50 \Omega$ )，使主功放在功率回退 3 dB 时(即整个功放功率回退 6 dB 时)，具有较高的效率。辅助功放后面也有一段  $50 \Omega$  阻抗变换线，其作用是在小信号工作状态时，将辅功放的小阻抗变换成大阻抗，实现开路状态，防止主功放输出的功率泄露到辅路。阻抗变换线的电长度根据图 8 仿真结果确定，图 8 为频率为 3.1 GHz 时，辅路接不同电长度阻抗变换线时的阻抗，此时选择电长度为  $125^\circ$ 。

图 9 为合路电路中使用的  $\pi$  型结构等效原理图<sup>[1]</sup>。在 3.1 GHz， $0.25 \mu\text{m}$  SiC 衬底 AlGaIn/GaN HEMT 工艺的四分之一阻抗变换线长度为 10 mm，然而集总  $\pi$  型结构只有 0.8 mm。为减小芯片面积，采用集总  $\pi$  型结构替代四分之一阻抗变换线，缺点是集总结构中 MMIC 螺旋电感的低 Q 值会降低功放的效率。因此在输出网络中加入适当的补偿线来提高放大器的效率<sup>[14-15]</sup>。

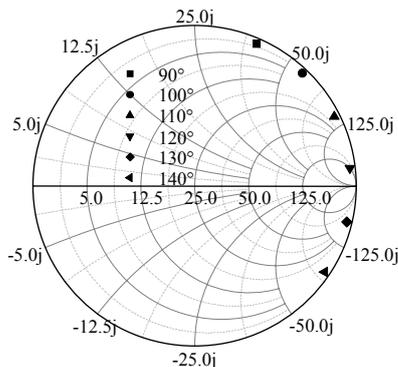


Fig.8 Impedance of auxiliary PA with different transformation lines  
图 8 接不同阻抗变换线时辅路的阻抗

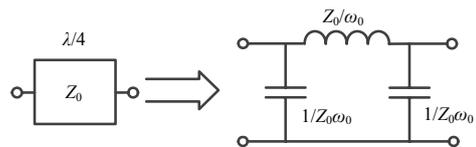


Fig.9  $\pi$ -type equivalent circuit  
图 9 集总  $\pi$  型结构等效原理图

### 3 仿真和测试结果

在利用 ADS 软件进行设计时, 主功放偏置于 AB 类工作状态, 栅压与漏压分别为-1.8 V, 28 V。辅功放偏置于 C 类工作状态, 栅压一直在调整, 漏压为 28 V, 图 10 为仿真结果。

图 10(a)为 Doherty 功放和传统平衡式功放的效率对比, 小信号时由于主功放负载阻抗为高阻, 所以实现了提前饱和, 从而在回退状态下实现了大约 30%效率提升。图 10(b)为 Doherty 功放主辅两路的输出功率曲线。由图中可以看出辅功放在输出功率为 37 dBm 之前开启缓慢, 在输出功率为 37 dBm 之后迅速开启, 与如图 10(a)中效率的拐点基本吻合。当达到激励的峰值时, 两路功放都达到了饱和点。

采用 SiC 衬底 0.25 μm AlGaIn/GaN 高电子迁移率晶体管工艺流片得到芯片照片, 如图 11 所示, 芯片尺寸为 4 mm×2.4 mm。主放大器栅电压为-1.9 V, 辅放大器栅电压为-2.5 V, 漏电压+28 V, 脉宽 100 μs, 占空比 10% 的脉冲测试结果如图 12、图 13 所示。

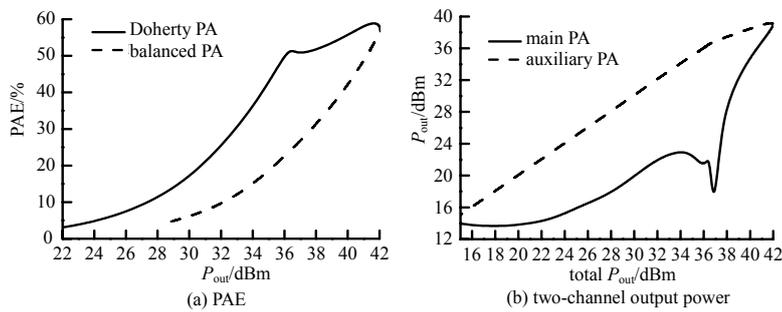


Fig.10 PAE and output power of Doherty power amplifier  
图 10 Doherty 放大器的效率、输出功率

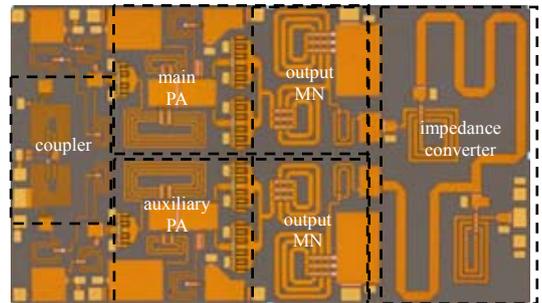


Fig.11 Photograph of the fabricated PA chip  
图 11 Doherty 功放实物照片

图 12 为实测的效率随输出功率变化的曲线, 在 3~3.2 GHz 范围内, 饱和输出功率大于 10 W, 在回退 6 dB 处的功率附加效率为 38%。

图 13 为实测效率与仿真效率的对比曲线, 实测饱和输出功率比仿真低 1 dB, 在输出功率回退 6 dB 范围内, 效率低 5% 左右, 曲线拐点与趋势大致吻合。

对于线性度, 在频点 3.1 GHz, 不同输入功率下的开环与闭环的邻信道功率比 (Adjacent Channel Power Ratio, ACPR)、误差向量幅度 (Error Vector Magnitude, EVM), 闭环数据为进行数字预失真 (Digital Pre-Distortion, DPD) 算法校准后的值。连续波条件下, 调制信号单载波 100 MHz, 峰均比 6 dB, 调制信号正交调幅 (Quadrature Amplitude Modulation, QAM) 为 256。本次测试驱动放大器为安捷伦驱动, 驱动工作在小信号条件下, 开环 ACPR 在 -50 dBc 以下, 满足使用条件。图 14 为测试数据, 闭环指标基本满足通信系统的线性要求。

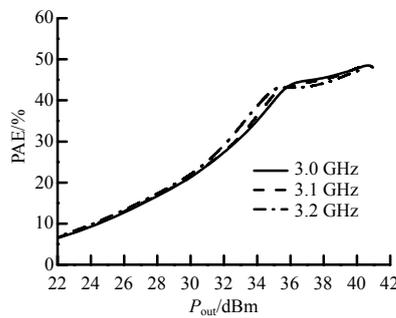


Fig.12 Measured PAE of DPA  
图 12 Doherty 功放的实测功率附加效率

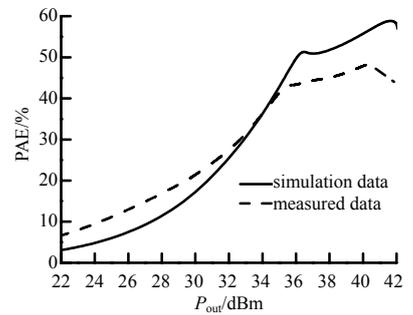


Fig.13 Simulated and measured PAE of DPA  
图 13 Doherty 功放实测和仿真的对比

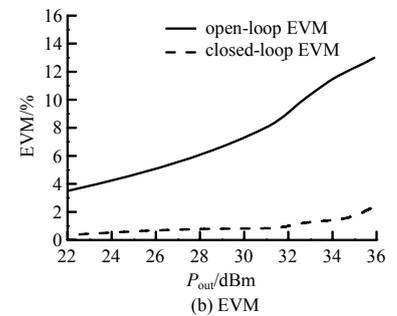
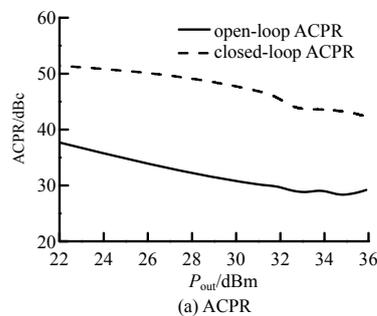


Fig.14 ACPR and EVM of Doherty power amplifier  
图 14 Doherty 放大器的邻信道功率比、误差向量幅度

### 4 结论

基于 0.25 μm SiC 衬底 AlGaIn/GaN HEMT 工艺, 研制了一款 GaN MMIC Doherty 功率放大器芯片。放大器

在 3~3.2 GHz 范围内, 饱和输出功率大于 10 W, 在回退 6 dB 处的功率附加效率为 38%, 芯片尺寸为 4.0 mm×2.4 mm, 适应系统小型化、芯片化的需求, 具有良好的应用前景。

#### 参考文献:

- [1] GREBENNIKOV A, BULJA S. High-efficiency Doherty power amplifiers: historical aspect and modern trends[J]. Proceedings of the IEEE, 2012, 100(12): 3190–3219.
- [2] PENGLLY R, FAGER C, OZEN M. Doherty's legacy: a history of the Doherty power amplifier from 1936 to the present day[J]. IEEE Microwave Magazine, 2016, 17(2): 41–58.
- [3] KIM Cheol Ho, JEE Seunghoon. A 2.14 GHz GaN MMIC Doherty power amplifier for small-cell base stations[J]. IEEE Microwave and Wireless Components Letters, 2014, 24(4): 263–265.
- [4] CHO Y, KANG D, KIM J, et al. Linear Doherty power amplifier with an enhanced back-off efficiency mode for handset applications[J]. IEEE Transactions on Microwave Theory and Techniques, 2014, 62(3): 567–578.
- [5] SHAO J, ZHOU R, REN H, et al. Design of GaN Doherty power amplifiers for broadband applications[J]. IEEE Microwave and Wireless Components Letters, 2014, 24(4): 248–250.
- [6] CAMARCHIA V, FANG J, RUBIO J, et al. 7 GHz MMIC GaN Doherty power amplifier with 47% efficiency at 7 dB output back-off[J]. IEEE Microwave and Wireless Components Letters, 2013, 23(1): 34–36.
- [7] PIAZZON L, COLANTONIO P, GIANNINI F, et al. 15% bandwidth 7 GHz GaN-MMIC Doherty amplifier with enhanced auxiliary chain[J]. Microwave and Optical Technology Letters, 2014, 56(2): 502–504.
- [8] JEE Seunghoon, LEE Juyeon, SON Junghwan, et al. Asymmetric broadband Doherty power amplifier using GaN MMIC for femto-cell base-station[J]. IEEE Transactions on Microwave Theory and Techniques, 2015, 63(9): 2802–2810.
- [9] 尤览. 射频放大器的效率增强与线性化技术研究[D]. 合肥: 中国科学技术大学, 2011. (YOU Lan. Research on efficiency enhancement and linearization techniques of radio frequency amplifiers[D]. Hefei, China: University of Science and Technology of China, 2011.)
- [10] QUAGLIA R, CAMARCHIA V, JIANG T, et al. K-band GaAs MMIC Doherty power amplifier for microwave radio with optimized driver[J]. IEEE Transactions on Microwave Theory and Techniques, 2014, 62(11): 2518–2525.
- [11] GUSTAFSSON D, CAHUANA J, KUYLENSTIERNA D, et al. A wideband and compact GaN MMIC Doherty amplifier for microwave link applications[J]. IEEE Transactions on Microwave Theory and Techniques, 2013, 61(2): 922–930.
- [12] ULRICH R, SCHAPER L. Integrated passive component technology[M]. New York: IEEE Press, 2003.
- [13] KIM Cheol Ho, PARK Bonghyuk. Fully-integrated two-stage GaN MMIC Doherty power amplifier for LTE small cells[J]. IEEE Microwave and Wireless Components Letters, 2016, 26(11): 918–920.
- [14] YANG Y, JAEHYOK Y, YOUNG Y, et al. Optimum design for linearity and efficiency of microwave Doherty amplifier using a new load matching technique[J]. Microwave Journal, 2001, 44(12): 20–36.
- [15] QUAGLIA R, PIROLA M, RAMELLA C. Offset lines in Doherty power amplifier: analytical demonstration and design[J]. IEEE Microwave and Wireless Components Letters, 2013, 23(2): 93–95.

#### 作者简介:



任 健(1992–), 男, 内蒙古自治区呼和浩特市人, 在读硕士研究生, 主要研究方向为微波单片集成电路. email: 330527575@qq.com.

要志宏(1959–), 男, 呼和浩特市人, 博士, 研究员, 主要研究方向为微波/射频集成电路.