

文章编号: 2095-4980(2019)02-0263-06

## 射频开关功放技术的研究及应用

陈剑斌<sup>1,2</sup>, 朱 蕾<sup>2</sup>, 张 江<sup>2</sup>, 周 强<sup>2</sup>

(1.陆军工程大学 通信工程学院, 江苏 南京 210007; 2.国防科技大学 第六十三研究所, 江苏 南京 210007)

**摘 要:** 针对当前无线通信系统对高效射频功放技术的实际需求, 梳理了射频开关功放(SMPA)技术的研究进展, 同时对比了不同结构射频SMPA的应用特性。在此基础上, 首次采用多比特带通Delta-Sigma调制器(BPDSM)和多电平SMPA, 提出一种新的基于电压型D类(VMCD)功放的全数字发信机架构, 并基于现场可编程逻辑门阵列(FPGA)器件和分立元件实现了全数字发信机。硬件测试结果表明, 30~88 MHz超短波频率下, 系统平均输出功率为15.2 W, 效率达到60%以上。

**关键词:** 开关功放; D类; E类; 全数字发信机; 射频

中图分类号: TN911.6

文献标志码: A

doi: 10.11805/TKYDA201902.0263

## Radio frequency switch-mode power amplifier technology

CHEN Jianbin<sup>1,2</sup>, ZHU Lei<sup>2</sup>, ZAHNG Jiang<sup>2</sup>, ZHOU Qiang<sup>2</sup>

(1.Institute of Communication Engineering, Army Engineering University, Nanjing Jiangsu 210007, China;  
2.The 63rd Institute, National University of Defense Technology, Nanjing Jiangsu 210007, China)

**Abstract:** Focusing on the application requirements on high-efficiency radio frequency power amplifier in wireless communication system, the studies and applications of radio frequency Switch-Mode Power Amplifier(SMPA) technology are surveyed. The application characteristics of SMPA under different structures are also compared. By using the multi-bit Band-Pass Delta-Sigma Modulator(BPDSM) and multi-level SMPA, a novel full-digital transmitter structure based on Voltage-Mode Class-D(VMCD) power amplifier is proposed. And the full-digital transmitter is implemented based on the Field Programmable Gate Array(FPGA) and lump components. The hardware measurement results show that the transmitter achieves a power efficiency greater than 60% around an average output power of 15.2 W in 30~88 MHz frequency.

**Keywords:** Switch-Mode Power Amplifier; Class-D; Class-E; full-digital transmitter; radio frequency

射频功率放大器作为无线通信系统的重要组成部分, 其功率附加效率(Power Added Efficiency, PAE)是决定无线通信系统效率的主要因素。因此, 高效射频功放技术一直是无线通信领域的研究热点。射频开关功放(SMPA)<sup>[1-4]</sup>技术由于其理论上能达到100%的PAE, 因此得到越来越多的关注。与传统功放通过减小导通角提高效率的方法不同, SMPA的基本原理是驱动晶体管工作于开关状态。此时电路中的电压和电流在时域上没有重叠, 功放晶体管的理论功率耗散为零, 从而实现信号的高效放大。目前, 射频SMPA的相关工作主要集中在功放电路原理分析、电路实现和具体通信需求下的性能优化。本文针对不同类型SMPA的应用特性进行梳理比较。首先介绍了SMPA的结构类型、技术发展及其在射频通信领域的应用情况。在此基础上, 结合典型应用实例归纳比较了不同结构下SMPA的应用特性, 相关结论可以作为高效射频发信机设计时的SMPA选型参考依据。最后, 针对超短波频段的通信应用需求, 通过结合多比特BPDSM和多电平SMPA技术, 实现了一种新的基于D类功放的全数字发信机架构。

### 1 开关功放技术发展

SMPA 包括 D类<sup>[1-2]</sup>和 E类<sup>[3-4]</sup>2 种类型。需要指出, F类功放的输出波形也满足电压和电流没有交叠的条件,

收稿日期: 2017-11-24; 修回日期: 2018-01-16

基金项目: 国家自然科学基金重点资助项目(61631021)

有文献将 F-类功放也归为开关功放<sup>[5]</sup>。F-类功放的上述特性是通过输出谐振滤波网络对电压/电流的谐波分量进行控制而实现,晶体管无需工作于开关模式。本文论述主要针对 D-类和 E-类功放。

### 1.1 D-类功放

D-类射频功放典型电路由 2 个开关晶体管组成,包括电压型 D-类(VMCD)和电流型 D-类(Current-Mode Class D, CMCD)2 种结构。对应电路的拓扑和理想波形分别如图 1、2 所示。

D-类功放最早可以追溯到 1960 年,其提出是为了实现简单周期信号的高效传输<sup>[1-2]</sup>。早期 D-类功放的研究主要集中于电源转换、音频处理等低频应用领域。后期随着半导体技术的发展,D-类功放的射频应用逐渐成为一个研究热点<sup>[6-16]</sup>。其中 Raab 在 1970~1980 年实现了多种射频 VMCD 功放结构,并提出了射频脉冲宽度调制(Pulse Width Modulator, PWM)技术,解决了信号包络变化对 VMCD 功放的应用限制<sup>[6]</sup>。CMCD 功放的射频应用首先在文献[7]中实现。在此基础上,文献[8]通过在 CMCD 功放中引入传输线输出结构,将其应用频率提升到了 GHz 以上。此外,文献[9]首次描述了一个具有带通  $\Delta\Sigma$  调制器(Band Pass Delta-Sigma Modulator, BPDSM)和 D-类功放的安捷伦产品。文献[10]于 1997 年发表了关于 BPDSM 结合 D-类功放的第一篇仿真文章。上述结构的 D-类功放也被称为 S-类功放。在文献[9-10]基础上,文献[11]从系统角度出发,全面分析了 S-类功放的输出功率和效率性能。延续 S-类功放的概念,文献[12]将前级调制和基于互补金属氧化物半导体(Complementary Metal Oxide Semiconductor, CMOS)工艺的 D-类功放看作一个整体,首次提出了全数字发信机的概念,使得射频数字化进一步靠近天线。

### 1.2 E-类功放

E-类射频功放结构及其理想波形如图 3 所示。E-类功放的概念最早由 Ewing 在 1964 年提出<sup>[3]</sup>,并由 Sokals 于 1975 年首次硬件实现<sup>[4]</sup>。在此基础上,文献[17]等详细分析了理想 E-类功放的工作特性,并给出了相应的优化设计准则。此后一段时间内,E-类功放的相关研究主要集中于电路非理想条件下的工作特性分析。其中文献[18-19]分别分析了电路有限负载品质因数、变化开关占空比等因素对 E-类功放的性能影响和优化方案。与此同时,在相关理论研究支撑下,E-类功放被逐渐应用于电源、整流、通信等领域。在无线通信方面,文献[20]首次针对移动通信需求,基于  $0.8\ \mu\text{m}$  GaAS 工艺设计了一个全集成高效 E-类功放。文献[21]等通过采用传输线结构,将 E-类功放应用范围扩展到了微波频率范围。近年来,随着 CMOS 技术的应用逐渐扩展到射频前端,基于 CMOS 工艺的 E-类功放单片集成得到越来越多的关注<sup>[22]</sup>。此外,实现复杂调制信号的高效放大和电路的宽带应用也是当前 E-类功放的研究热点<sup>[23-24]</sup>。

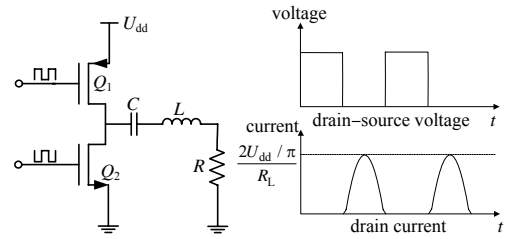


Fig.1 Structure and ideal waveform of VMCD PA  
图 1 VMCD 功放结构及理想波形

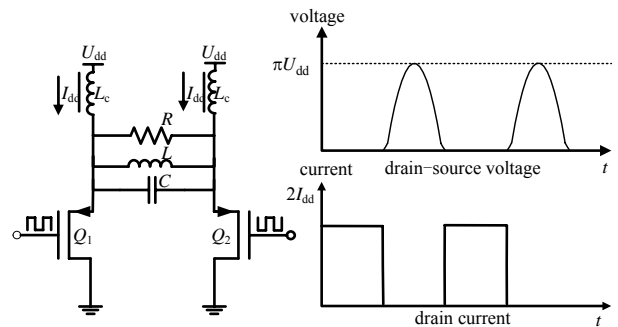


Fig.2 Structure and ideal waveform of CMCD PA  
图 2 CMCD 功放结构及理想波形

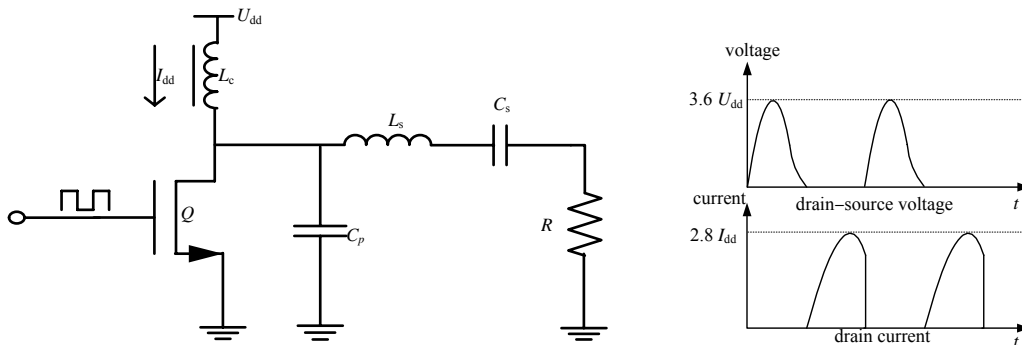


Fig.3 Structure and ideal waveform of class-E PA  
图 3 E-类功放结构及理想波形

## 2 开关功放特性比较

如前所述,理想电路条件下 SMPA 的电压和电流没有重叠,能够实现信号的高效放大。在实际电路中,器件的寄生阻抗、非零切换时间等因素都会对功放的性能产生影响。而不同类型 SMPA 对于这些电路非理想特性的敏感程度各不相同,从而决定了它们在实际应用中的区别,如表 1 所示。

表 1 射频 SMPA 的典型应用  
Table1 Typical applications of RF switch-mode PAs

type	reference	technology	frequency/GHz	output power/dBm	PAE/%	input signal
VMCD	[13]	800 nm CMOS, $U_{dd}=2.5\text{ V}$	0.8-0.9	30	42	one-tone
	[14]	180 nm CMOS, $U_{dd}=2\text{ V}$	0.8	15	33	QPSK(PAR/5.5 dB)
	[15]	45 nm CMOS, $U_{dd}=1.2\text{ V}$	2.4	26	27	OFDM(PAR/8.2 dB)
CMCD	[7]	GaAs MESFET, $U_{dd}=3\text{ V}$	0.9	24.6/29.4	76.3/71.3	one-tone
	[8]	LDMOS, $U_{dd}=\text{NA}$	1.0	41	58	one-tone
	[16]	65 nm CMOS, $U_{dd}=1\text{ V}$	2.25	14	18	OFDM(BW/20 MHz)
E-class	[21]	GaAs MESFET, $U_{dd}=8\text{ V}$	5.0	28	72	one-tone
	[22]	65 nm CMOS, $U_{dd}=4.8\text{ V}$	0.8/2.0	30	70/60	one-tone
	[23]	GaN HEMT, $U_{dd}=24\text{ V}$	2.14	41	68	one-tone
	[24]	Silicon BJT, $U_{dd}=5.5\text{ V}$	2.4	19	28	OFDM(BW/20 MHz)

对比不同 SMPA 的输出能力。VMCD 功放、CMCD 功放和 E-类功放的归一化功率输出能力分别为  $1/\pi$ 、 $1/\pi$  和 0.098 1。因此在相同的器件条件下, D-类功放相较于 E-类功放具有更高的输出能力。

其次,在工作频率方面,VMCD 功放工作过程中的功放电流最小,在 MHz 以下的音频应用领域其效率性能最优。由于实际电路中存在寄生参数,VMCD 功放在每个切换瞬间都会产生寄生损耗。随着工作频率的提升,VMCD 功放的切换损耗增大,从而制约了 VMCD 功放的工作频率上限<sup>[2]</sup>。对于 CMCD 功放,通过将电路寄生参数综合到输出滤波器网络中,可以在更高频率下实现功放晶体管的零电压切换(Zero Voltage Switching, ZVS)工作,从而保证射频信号的高效放大。在 CMCD 功放的推挽结构下,非零切换时间有可能引起功放晶体管的二次击穿,这使得 CMCD 功放应用频率的进一步提升面临巨大挑战<sup>[4]</sup>。而对于 E-类功放,由于其具有内在的单端结构以及优化设计的负载网络,因而能够有效克服电路非理想特性的影响,更适合应用于高频信号的场合。上述分析可以从表 1 中不同功放的应用频率及其对应的 PAE 情况得到一定的反映。

在适用信号类型方面, SMPA 能够直接实现对频率调制(Frequency Modulation, FM)、正交相移键控(Quadrature Phase Shift Keying, QPSK)、高斯最小频移键控(Gaussian Filtered Minimum Shift Keying, GMSK)等恒包络调制信号的高效放大<sup>[25]</sup>。但对于非恒包络信号,为了保证 SMPA 的线性,一种处理方案是在功放前端引入 PWM、数据信号调制器(Data Signal Modulator, DSM)等调制驱动器来处理输入信号。在这种方案下,由于处理后的驱动信号具有不确定的占空周期,此时 CMCD 功放和 E-类功放的开关晶体管无法满足 ZVS 条件,从而制约了它们的工作效率。而 VMCD 功放无需满足 ZVS 条件,因此更适合于完成非周期驱动信号的高效放大。SMPA 高效放大非恒包络信号的另一种处理方案,是引入包络消除与恢复(Envelope Elimination and Restoration, EER),利用非线性元件进行线性放大(Linear amplification with Nonlinear Component, LINC)、极化等技术,通过将信号的幅度、相位信息进行分离处理来实现<sup>[16,24]</sup>。在这种方案下,系统输出负载的阻抗特性是时变的,此时采用 CMCD 功放和 E-类功放会降低系统效率<sup>[14]</sup>。而理想的 VMCD 功放等效于一个电压源,因此在变化的负载下具有更优的工作效率。综上分析,在 SMPA 处理非恒包络信号的 2 种技术方案下,VMCD 功放都具有更优的工作特性,因此更适合于非恒包络信号的高效放大。

此外,相较于 CMCD 功放和 E-类功放,VMCD 功放的后端负载网络不需要针对特定工作频率进行优化设计。通过在 VMCD 功放后级引入可调谐滤波器,可以方便地实现功放电路在不同频率下的功能复用<sup>[26]</sup>。因此,相比于 CMCD 功放和 E-类功放,VMCD 功放具有更高的可重构性,更适合于宽带应用场合。综上所述,不同类型 SMPA 的应用特性总结如表 2 所示。

表 2 射频 SMPA 特性对比  
Table2 Feature comparison of RF SMPAs

type	circuit feature	output capability	operating frequency	signal type	configurability
VMCD	push-pull type	high	low	complex modulation	high
CMCD	push-pull type	high	medium	constant envelope	low
E-class	single-ended	low	high	constant envelope	low

### 3 基于 D-类开关功放的全数字发信机架构

随着无线通信技术的快速发展,无线终端在减少体积功耗的同时要求兼容更多的频段及标准。采用全数字发信机架构是满足上述要求的一个有效途径<sup>[26]</sup>。结合前文分析及现有文献,本文针对 30~88 MHz 超短频频段应用场景,提出一种新的基于 VMCD 功放的全数字发信机架构。系统框图及其对应的信号时域、频域波形示意如图 4 所示。

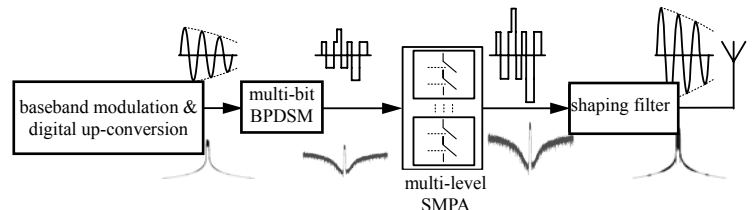


Fig.4 Structure diagram of full-digital RF transmitter  
图 4 全数字射频发信机的系统结构示意图

系统包括基带调制及数字上变频、多比特 BPDSM、多电平 SMPA 和滤波重构 4 部分。其中基带调制及数字上变频采用现有数字技术实现,用以产生数字射频调制信号。数字射频信号经过多比特 BPDSM 后生成脉冲调制信号,并经多电平开关实现功率放大。放大信号经过滤波重构后经由天线发射。相比传统发信机,上述架构省去了数字模拟转换器(Digital to Analog Converter, DAC)和混频、本振等模拟电路,简化了系统构成。同时系统数字化进一步靠近天线,提升了硬件可重构性。下面重点针对多比特 BPDSM 和多电平 SMPA 进行说明。

对于 BPDSM,通过增加调制器的量化电平,在信噪比(Signal-Noise Ratio, SNR)一定的情况下能够有效降低所需的系统工作频率。同时增加量化电平还有利于提升 BPDSM 的稳定性。但另一方面,传统 D-类功放只能由单比特信号驱动,因此随着 BPDSM 电平的增加,后级开关电路的设计复杂度也随之上升。综合现有技术考虑,硬件实现采用 2 bit 4 电平方案。

此外,在量化电平确定的前提下,BPDSM 的工作速率直接决定了最终输出信号的质量。由于 BPDSM 内部存在大量的反馈结构,因此限制了其工作频率上限。针对这个问题,本文系统在设计中引入重定时、流水线实现和超前计算<sup>[27]</sup>等技术对 BPDSM 结构进行优化。通过优化,降低了 BPDSM 内部的关键反馈路径时延,提升了最高工作频率。图 5 所示为数字射频信号经过 2 bit BPDSM 后输出的多电平脉冲信号。其中上两路信号为硬件产生的,用以实际驱动后级多电平 SMPA 的脉冲调制信号。最下面一路为上述两路信号的合成,用于验证多比特 BPDSM 的工作状态。

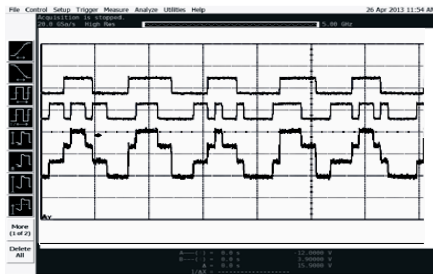


Fig.5 Output of 2 bit BPDSM  
图 5 2 bit BPDSM 输出

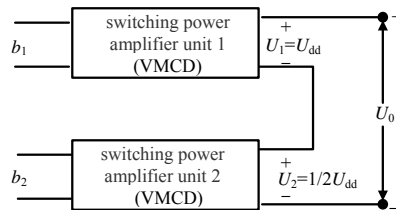


Fig.6 Sketch map of multi-level SMPA circuit  
图 6 多电平 SMPA 电路示意图

为了实现对 2 比特 BPDSM 输出脉冲信号的放大,设计如图 6 所示的多电平 SMPA。多电平 SMPA 电路由 2 个具有独立电源的 VMCD 单元串联构成。每个 VMCD 单元对应处理 BPDSM 中产生的一路(比特)信号,并输出 $+U_i, -U_i(i=1,2)$  2 种电平。同时供电电源设计上,单元 1 电压  $U_1$  为单元 2 电压  $U_2$  的 2 倍,因而上述电路能够输出 $\pm 3/2 U_{dd}, \pm 1/2 U_{dd}$  4 种电平,分别对应 2 bit BPDSM 的 4 个输出信号状态量,如表 3 所示。

表 3 四电平 SMPA 控制逻辑

Table3 Control logic of 4-level SMPA		
BPDSM $b_1$	output $b_2$	SMPA output level
0	0	$-3/2 U_{dd}$
0	1	$-1/2 U_{dd}$
1	0	$+1/2 U_{dd}$
1	1	$+3/2 U_{dd}$

为验证全数字发信机系统的性能,使用 Altera 公司的 EP2S60F672C3 芯片(StratixII 系列)实现基带调制及数字上变频单元、BPDSM 调制器两部分功能,其中设计的 BPDSM 调制器最高工作速率可达 200 MHz。多电平 SMPA 采用 GaN HEMT 功率器件管芯实现,两路功放单元的漏极供电电压分别为+28 V/+14 V。后级滤波电路采用相关的分立元件实现。为了验证系统的基本功能及性能,基带调制及数字上变频单元产生的单音及双音信号作为系统测试源。

在 85 MHz 单音信号下,输出 10 W 功率时 BPDSM 输出信号经过开关放大和带通滤波后的信号频谱分别如图

7(a)、7(b)所示。其中系统输出经过一个 30 dB 的衰减器后连接到频谱仪。图中频谱仪纵坐标为 12 dB/div，横坐标为 17 MHz/div。图 7(a)表明了 BPDSM 噪声成型效果下，开关放大信号的带内噪声被大量抑制，抑制指标达到了 60 dB 以上。进一步对比图 7(b)，可以看到经过带通滤波器后，带外噪声和杂散也得到了有效抑制，输出信号带外抑制大于 70 dB。

进一步地，利用 85 MHz 载频、间隔 200 kHz 的双音信号衡量发信机的线性性能。对应放大滤波后的信号频谱如图 8 所示。图中频谱仪纵坐标为 10 dB/div，横坐标为 200 kHz/div。从图中可以看出，发信机输出三阶互调达到了-48 dBc。

基带调制及数字上变频单元产生满幅度信号的情况下，系统性能指标的部分实际测试结果如表 4 所示。

表 4 全数字发信机系统性能  
Table4 System performance of full-digital transmitter

frequency/MHz	output power/W	efficiency/%	spur/dBc		intermodulation/dBc
			in-band	out-band	
30	15.7	73.1	57.4	80.2	46.5
45	14.8	69.6	58.4	85.9	50.1
60	14.8	66.9	57.4	80.1	57.1
75	14.3	66.4	57.0	82.1	49.2
85	14.5	64.8	59.6	79.2	47.6
88	16.8	62.7	59.1	81.6	48.2
average	15.2	67.3	58.2	81.5	49.8

4 结论

高效射频功率放大技术一直以来都是无线通信领域的研究热点。同时随着信号处理技术的发展，射频数字化逐渐成为当前无线通信系统的发展趋势。在此背景下，射频 SMPA 由于具有内在的高效率及可重构特性，因此得到了越来越多的关注和研究。本文针对 D-类和 E-类 2 种类型的 SMPA，研究了各自的工作原理及其工作特性。在此基础上，提出并实现了一种基于 VMCD 功放的全数字发信机架构。测试结果表明，本文发信机获得了良好的效率和线性性能。

参考文献：

[ 1 ] BAXANDALL P J. Transistor sine-wave LC oscillators. Some general considerations and new developments[J]. Proceedings of the IEE-Part B:Electronic and Communication Engineering, 1959,106(16):748-758.

[ 2 ] CHUDOBIAK W J,PAGE D F. Frequency and power limitations of Class-D transistor amplifiers[J]. IEEE Journal of Solid-State Circuits, 1969,4(1):25-37.

[ 3 ] EWING G D. High-efficiency radio-frequency power amplifiers[J]. Transistor Amplifiers, 1964.

[ 4 ] SOKAL N O,SOKAL A D. Class E-A new class of high-efficiency tuned single-ended switching power amplifiers[J]. IEEE Journal of Solid-State Circuits, 1975,10(3):168-176.

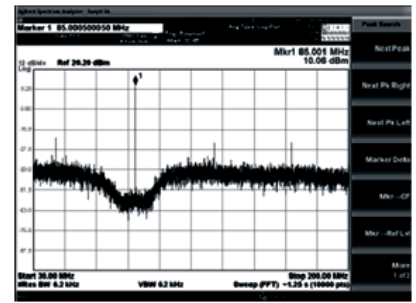
[ 5 ] YOO S M,WALLING J S,WOO E C,et al. A switched-capacitor RF power amplifier[J]. IEEE Journal of Solid-State Circuits, 2011,46(12):2977-2987.

[ 6 ] RAAB F H. Radio Frequency pulsewidth modulation[J]. Communications IEEE Transactions on, 1973,21(8):958-966.

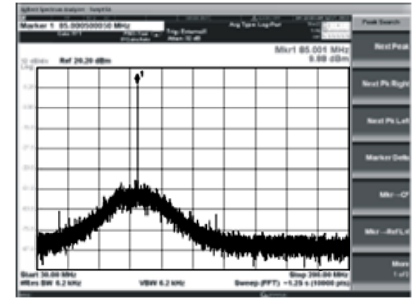
[ 7 ] KOBAYASHI H,HINRICHS J M,ASBECK P M. Current-mode Class-D power amplifiers for high-efficiency RF applications[J]. IEEE Transactions on Microwave Theory & Techniques, 2001,49(12):2480-2485.

[ 8 ] LONG A,YAO J,LONG S I. A 13 W current mode Class D high efficiency 1 GHz power amplifier[C]// Midwest Symposium on Circuits and Systems. Tulsa,OK,USA:IEEE, 2002:I-33-6.

[ 9 ] STAPLETON S P. Class-S power amplifier for RF systems using bandpass delta-sigma modulator[C]//IEEE Custom Integrated Circuits Conference. San Diego,CA,USA:IEEE, 1996:121-124.



(a) SMPA output



(b) filter output

Fig.7 Signal spectra for one-tone input  
图 7 单音输入下的信号频谱

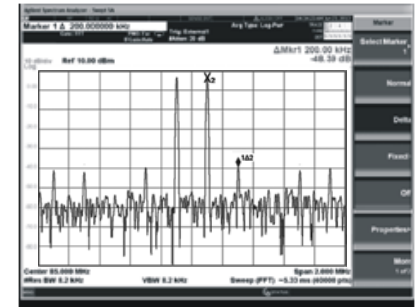


Fig.8 Signal spectrum for two-tone input  
图 8 双音输入下的信号频谱

- [10] JAYARAMAN A, CHEN P F, HANINGTON G, et al. Linear high-efficiency microwave power amplifiers using bandpass delta-sigma modulators[J]. *Microwave & Guided Wave Letters IEEE*, 1998, 8(3):121–123.
- [11] JOHNSON T, SOBOT R, STAPLETON S. CMOS RF Class-D power amplifier with bandpass sigma-delta modulation[J]. *Microelectronics Journal*, 2007, 38(3):439–446.
- [12] WAGH P, MIDYA P, RAKERS P, et al. An all-digital universal RF transmitter CMOS RF modulator and PA[C]// *Proceedings of the IEEE 2004 Custom Integrated Circuits Conference*. Orlando, FL, USA:IEEE, 2004:549–552.
- [13] SU D, MCFARLAND W. A 2.5 V, 1 W monolithic CMOS RF power amplifier[C]// *Proceedings of the IEEE 1997 Custom Integrated Circuits Conference*. Santa Clara, CA, USA:IEEE, 1997:189–192.
- [14] HUNG T P, RODE J, LARSON L E, et al. Design of H-Bridge Class-D power amplifiers for digital pulse modulation transmitters[J]. *IEEE Transactions on Microwave Theory & Techniques*, 2007, 55(12):2845–2855.
- [15] HEZAR R, DING L, BANERJEE A, et al. A PWM based fully integrated digital transmitter/PA for WLAN and LTE applications[J]. *IEEE Journal of Solid-State Circuits*, 2015, 50(5):1117–1125.
- [16] CHOWDHURY D, YE L, ALON E, et al. An efficient mixed-signal 2.4 GHz polar power amplifier in 65 nm CMOS technology[J]. *IEEE Journal of Solid-State Circuits*, 2011, 46(8):1796–1809.
- [17] RAAB F H. Idealized operation of the Class E tuned power amplifier[J]. *IEEE Transactions on Circuits & Systems*, 1977, 24(12):725–735.
- [18] KAZIMIERCZUK M K, PUCZKO K. Exact analysis of Class E tuned power amplifier at any Q and switch duty cycle[J]. *IEEE Transactions on Circuits & Systems*, 1987, 34(2):149–159.
- [19] LI C H, YAM Y O. Maximum frequency and optimum performance of Class E power amplifiers[J]. *IEEE Proceedings-Circuits, Devices and Systems*, 1994, 141(3):174–184.
- [20] SOWLATI T, SALAMA C A T, SITCH J, et al. Low voltage, high efficiency GaAs Class E power amplifiers for wireless transmitters[J]. *IEEE Journal of Solid-State Circuits*, 1995, 30(10):1074–1080.
- [21] MADER T B, BRYERTON E W, MARKOVIC M, et al. Switched-mode high-efficiency microwave power amplifiers in a free-space power-combiner array[J]. *IEEE Transactions on Microwave Theory & Techniques*, 1998, 46(10):1391–1398.
- [22] APOSTOLIDOU M, HEIJDEN M P V D, LEENAERTS D M W, et al. A 65 nm CMOS 30 dBm Class-E RF power amplifier with 60% power added efficiency[C]// *Radio Frequency Integrated Circuits Symposium*. Atlanta, GA, USA:IEEE, 2008:141–144.
- [23] GREBENNIKOV A. High-efficiency Class-E power amplifier with shunt capacitance and shunt filter[J]. *IEEE Transactions on Circuits & Systems I Regular Papers*, 2016, 63(1):12–22.
- [24] WANG F, KIMBALL D F, POPP J D, et al. An improved power-added efficiency 19 dBm hybrid envelope elimination and restoration power amplifier for 802.11g WLAN applications[J]. *IEEE Transactions on Microwave Theory & Techniques*, 2006, 54(12):4086–4099.
- [25] 周强, 陈剑斌, 朱蕾. 基于 RF-PWM 的主动谐波消除方法[J]. *太赫兹科学与电子信息学报*, 2017, 15(5):828–833. (ZHOU Qiang, CHEN Jianbin, ZHU Lei. An active harmonic elimination method based on multi-level RF-PWM for constant envelope signal[J]. *Journal of Terahertz Science and Electronic Information Technology*, 2017, 15(5):828–833.)
- [26] SILVA N V, OLIVEIRA A S R, GUSTAVSSON U, et al. A novel all-digital multichannel multimode RF transmitter using delta-sigma modulation[J]. *IEEE Microwave & Wireless Components Letters*, 2012, 22(3):156–158.
- [27] 朱蕾, 周强, 谭笑. 基于多比特带通 $\Delta\Sigma$ 调制器的射频数字功放[J]. *电子技术应用*, 2013, 39(8):102–105. (ZHU Lei, ZHOU Qiang, TAN Xiao. RF digital power amplifier utilizing multi-bit bandpass delta sigma modulator[J]. *Application of Electronic Technique*, 2013, 39(8):102–105.)

#### 作者简介:



陈剑斌(1986–), 男, 福建省龙岩市人, 在读博士研究生, 工程师, 主要研究方向为数字射频调制、全数字发信机、认知无线电技术。email:04dzjscjb@163.com.

朱蕾(1983–), 女, 江西省宜春市人, 硕士, 工程师, 主要研究方向为数字信号处理及射频、微波电路及控制。

张江(1984–), 男, 太原市人, 博士, 工程师, 主要研究方向为数字功率放大及通信抗干扰技术。

周强(1980–), 男, 重庆市人, 博士, 高级工程师, 主要研究方向为数字射频调制、数字功放及全数字发信机。