2019年4月

文章编号: 2095-4980(2019)02-0293-05

基于余数校验的 FFT 容错方案

李 浩^{1,2}, 陆许明^{3,4}, 刘 静¹, 陈 翔^{2,3}

(1.深圳大学 信息工程学院, 广东 深圳 518060; 2.深圳清华大学研究院 EDA 重点实验室, 广东 深圳 518057; 3.中山大学 电子与信息工程学院, 广东 广州 510006; 4.广东第二师范学院 计算机科学系, 广东 广州 510303)

摘 要:具有星上数字处理能力的卫星通信系统因受空间辐射环境影响,容易发生单粒子翻转从而严重影响系统可靠性。传统基于余数校验的快速傅里叶变换(FFT)方案因存在大量蝶形运算, 需将旋转因子扩大一定倍数以保证计算精确,导致复杂度大大增加。为解决这个问题,在 FFT 的 中间一级将数据进行截断,并在截断前增加单采样判决模块,确保正确的数据输出。同时针对上 述过程中增加的取模操作提出一种新的简化方案。通过功能仿真和综合证明,实现了硬件资源占 用开销的有效降低。

关键词:卫星通信;FFT;容错方法;余数校验
 中图分类号:TN911.72
 文献标志码:A
 doi:10.11805/TKYDA201902.0293

Fault tolerant FFT based on residual number check

LI Hao^{1,2}, LU Xuming^{3,4}, LIU Jing¹, CHEN Xiang^{2,3}

(1.School of Information Engineering, Shenzhen University, Shenzhen Guangdong 518060, China;
2.EDA Key Laboratory, Research Institute of Tsinghua University in Shenzhen, Shenzhen Guangdong 518057, China;
3.School of Electronics and Information Technology, Sun Yat-Sen University, Guangzhou Guangdong 510006, China;
4.Department of Computer Science, Guangzhou University of Education, Guangzhou Guangdong 510303, China)

Abstract: Due to the influence of the space radiation environment, the satellite communication system with on-board digital processing capability is prone to single-event upset and seriously affects system reliability. The traditional Fast Fourier Transform(FFT) scheme based on the remainder check has a large number of butterfly operations, and the rotation factor needs to be expanded by a certain multiple to ensure accurate calculation, resulting in greatly increased complexity. In order to solve this problem, the data is cut off in the middle stage of the FFT, and a single sampling decision module is added before truncation to ensure correct data output. At the same time, a new simplification is proposed for the modulus operation added in the above process. Through functional simulation and comprehensive proof, the proposed scheme achieves an effective reduction of hardware resource occupation overhead.

Keywords: satellite communication; Fast Fourier Transform(FFT); fault tolerant method; residual number check

卫星通信以其覆盖广、通信容量大、通信距离远、不受地理环境限制、质量优、经济效益高等优点,非常适 合偏远地区通信、特种行业应用、边海防防务、境外通信和重大灾害中的应急通信,可与地面系统相辅相成,共 同构建天地互联一体的全球信息系统,成为中国当代远距离通信的支柱^[1-3]。空间辐射环境对卫星系统的稳定性 有着严重影响,在众多辐射效应中,单粒子效应能产生包括信息丢失和功能失效的严重后果。国外发达国家多采 用宇航级芯片来对抗粒子辐射,但这些宇航级芯片对我国禁运,而我国在短期内又无法在这方面取得重大突破。 另外随着技术进步,器件的结构越来越复杂,并拥有大容量嵌入式存储器,其晶体管尺寸遵守摩尔定律而大大减 小,这种情况下,单粒子翻转的影响不断增强,单纯依靠宇航级芯片并不能达到很高的可靠性,仍需通过电路级 (算法、模块层面)的容错信号处理来进一步提高星载处理平台的可靠性^[4]。常用的抗辐照容错保护方案是三模冗

收稿日期: 2017-11-24; 修回日期: 2017-12-19

基金项目:国家自然科学基金资助项目(61501527);中央高校基本科研业务费专项基金资助项目(16LGJC82);电科院科技创新基金资助项目 (20187612071020006)

余(Triple Modular Redundancy, TMR)技术^[5-7], TMR 使用 3 个相同的模块同时进行信号处理,并通过多数表决器 产生最终的输出。TMR 最大的缺点是将要保护模块的硬件资源开销、引脚数量和功耗等都增大为原来的 3 倍。 针对线性运算模块提出的一种容错方案是冗余余数系统^[8-11],这是一种基于中国余数定理(Chinese Remainder Theorem, CRT)的并行容错方案,这种方案的严重缺陷是没有对开销较大的 CRT 恢复模块进行保护,若使用 TMR 对 CRT 做专门保护,则大大降低了此方案的开销优势。文献[12-13]介绍了基于余数校验的容错方案,校验支路 若使用较小的模数,则可使硬件开销大大低于普通计算支路,从而显著降低整体容错系统的开销。文献[14-15] 针对并行滤波器提出了一种基于纠错码的容错方案,可以对多组相同的滤波器模块进行编码和纠错,并且资源开 销比 TMR 容错方案资源开销低很多。文献[16]针对并行 FFT 提出了一种基于纠错码和帕斯瓦尔定理的容错方法, 可以对多组相同的 FFT 模块进行编码和纠错,但并没有考虑对单个 FFT 模块进行容错。

本文基于余数校验原理^[4]提出一种对单个 FFT 模块容错方案,与传统基于余数校验的容错方案不同。一般 FFT 的计算过程中会多次调用蝶形运算^[17]模块,而蝶形运算模块在一般计算过程中需要将旋转因子放大一定的 倍数,以保证计算结果的精确度,然后再将最终计算结果进行截断,即将最终结果缩小相应的倍数。由于蝶形运 算模块在计算过程中存在截断的操作,传统基于余数校验的容错方法并不适用于 FFT,因此需要根据 FFT 的特 点提出一种新的基于余数校验的 FFT 容错方案。

1 基于余数校验的 FFT 容错方案

基于余数校验的 N点 FFT 容错方案结构见图 1,其中原始支路 1 和支路 2 为 N点 FFT,虽然也对旋转因子放大了一定的倍数,但没有使用调用蝶形运算模块的方式,而是采取调用 2 个 \sqrt{N} 点 FFT 模块的方法,被调用的 \sqrt{N} 点 FFT 模块分别被包含在 N点 FFT 模块的前后 2 个部分中,并且 2 个 \sqrt{N} 点被调用的 FFT 模块在内部计算过程中数据不进行截断。用原始支路中所有放大一定倍数的旋转因子对 *m* 取余得到的余数替换掉原始的旋转因子,就得到了冗余支路的 FFT 模块。



 Fig.1 Fault-tolerant scheme structure of N-point FFT based on residue number check

 图 1 基于余数校验的 N 点 FFT 的容错方案结构图

N点 FFT 模块 1 或模块 2 的前半部分包括以下计算过程:输入数据 x 进入 \sqrt{N} 点的 FFT 模块,其输出乘以对 应 N 点 FFT 相应位置的旋转因子,乘积结果分别为 y_1 和 y_2 。在乘积结果 y_1 和 y_2 后面加一个比较判决模块,判断 并输出正确的乘积结果 y,然后将 y 截断一定的位数(根据旋转因子扩大的倍数),将截断后的 y 作为 FFT 模块后 半部分的输入。通过将中间数据 y 截断缩小,使 FFT 模块 1 和模块 2 后半部分的计算量比直接将未经过截断的 y 作为输入的计算量减少,同时也降低了 FFT 模块 1 和模块 2 后半部分的资源开销。基于余数校验的 N 点 FFT 容 错方案的后半部分容错原理与前半部分一致。

余数校验的基本原理公式[4]:

$$(x_1 \circ x_2)_m = \lfloor (x_1)_m \circ (x_2)_m \rfloor_m \tag{1}$$

式中: x_1 和 x_1 是操作数; (o)_m是以 m 为模数的取余操作, "o"代表加法或者乘法运算。式(1)表明,对于只包含加法和乘法的线性运算,操作数先取余再参与运算与先运算再取余的结果相同。冗余支路前半部分的计算过程如下:输入数据 x 对 m 取余得到一个余数,这个余数作为冗余支路的 \sqrt{N} 点的 FFT 模块的输入,得到的输出再与 N 点 FFT 模块对应位置旋转因子的余数相乘,相乘结果对 m 取余得到 r_0 当任何支路没有故障发生时,余数 $r=r_1=r_{20}$

对于一般的容错系统,假设3个支路中只有1个支路出现故障,比较判决模块的工作流程如下:

- 1) 如果 y₁=y₂, 则将 y₁(或者 y₂)选为输出 y=y₁;
- 2) 如果 $y_1 \neq y_2$, 则表明 2 个支路中有 1 个支路发送错误, 需将 r_1 和 r_2 与 r 比较;
- a) 如果 $r_1 = r$ 并且 $r_2 \neq r$, 则将 y_1 选为输出 $y = y_1$, 并对第 2 支路做故障恢复处理;

b) 如果 $r_2 = r$ 并且 $r_1 \neq r$, 则将 y_2 选为输出 $y = y_2$, 并对第 1 支路做故障恢复处理;

c) 如果 r₁=r 并且 r₂=r,则说明虽然有 1 个支路发生错误,但不能分辨哪一路出错。

出现不能分辨哪一路出错的情况时,此时比较判决模块的判断就出现了错误,可能输出故障支路的结果,从 而出现故障漏检问题。

对于模数 *m* 的取值问题,从运算复杂度的角度考虑,形式为 2ⁿ 及 2ⁿ ±1的模数最常使用。 $m = 2^n$ 时所引入的 故障漏检率比 $m = 2^n \pm 1$ 时的情况高出很多。考虑到 $m = 2^n \pm 1$ 时的取模运算复杂度仅略高于 $m = 2^n$ 时的取模运算, 故认为 $m = 2^n \pm 1$ 的模数更适合于基于余数校验的 FFT 容错方案中,故本文模数 *m* 选为 3。

2 基于余数校验的 64 点 FFT 的容错方案

以基于余数校验的 64 点 FFT 容错方案为例,其结构见图 2,包含前后 2个部分,每一部分都是单采样判决 模块。接下来以前半部分为例进行介绍,后半部分与前半部分的原理一致。原始支路的 64 点 FFT 调用 2 个 8 点 FFT 模块,每个 8 点 FFT 模块内部计算过程中没有采用多次调用蝶形运算模块,而是直接采用组合逻辑计算, 而且整个模块的计算中也没有将数据进行截断。

由于 64 点 FFT 是通过调用 2 个 8 点 FFT 模块实现的,所以前一个 8 点 FFT 模块的输出不能直接作为后一 个 8 点 FFT 模块的输入,需要前面一个 8 点 FFT 模块结果乘以相对应 64 点 FFT 位置的旋转因子。乘积结果分 别为 y₁和 y₂,比较判决模块根据 y₁,y₂,r₁,r₂和 r 的值判决并输出正确的结果 y。数据 y 经过截断后作为后面的 8 点 FFT 模块和基于余数校验的 8 点 FFT 模块的输入。



Fig.2 Fault-tolerant scheme structure of 64-point FFT based on residue number check 图 2 基于余数校验的 64 点 FFT 的容错方案结构图

2.1 FFT 模块的原始支路

FFT 模块的原始支路包括 2 个相同的支路,输入数据为串行输入,数据先存入 RAM 型存储器,然后并行输出,作为 8 点 FFT 模块的输入。8 点 FFT 模块的输出再与对应 64 点 FFT 位置上的经过扩大 2¹⁸倍的旋转因子相乘,得到乘积。对这个乘积的实部与虚部进行取余,2条原始支路分别得到余数 r₁和 r₂。

2.2 FFT 模块的冗余支路

根据余数校验的基本原理,FFT 模块的冗余支路首先将串行输入的数据 x 取余,得到的余数作为冗余支路的 输入数据。对于冗余支路的基于余数的 8 点 FFT 模块,将所有原始的旋转因子的值扩大 256 倍,以 3 为模,取 其余数作为冗余支路 8 点 FFT 的旋转因子,同样适用组合逻辑完成此模块。冗余支路的 8 点 FFT 模块的输出再 与对应 64 点 FFT 位置上的旋转因子的余数(以 3 为模数取余得到)相乘,再对这个乘积取余得到余数 r。

2.3 比较判决模块

比较判决模块的工作流程与第 1 节比较判决模块的工作流程一致。根据 y₁,y₂,r₁,r₂和 r 的值判决并输出正确的结果 y₀ 64 点 FFT 模块对最终结果的决策步骤与上述步骤一致,由于后半部分中的 8 点 FFT 的旋转因子也扩大了一定的倍数,经过最终判决模块输出的结果 Z 也需要截断后作为最终的 64 点 FFT 的输出结果。

2.4 低开销的取模方案

由于基于余数校验的 64 点 FFT 的容错方案中存在大量的取模操作,如果能降低取模操作的资源开销,可一 定程度上降低此容错方案的资源开销。以 16 位有符号数为例,介绍新提出的低开销的取模方案。如果 16 位有符 号数最高为 0,则数据不变;如果 16 位有符号数最高为 1,则将二进制数据按位取反后加 1,即把负数变为正数。 假设变为正数后的 16 位二进制数的第 0,2,4,6,8,10,12,14 位上 1 的个数为 *u*,上述位置的数如果为 1,则代表对 3 取余时余数为 1;第 1,3,5,7,9,11,13 位上 1 的个数为 *v*,上述位置的数如果为 1,则代表对 3 取余时余数为 2。

计算出二进制数 *u* 的第 0,2 位置上 1 的个数, 假设为 *a*, 代表余数为 1 的个数; 同样计算出二进制数 *u* 的第 1,3 位置上 1 的个数, 假设为 *b*, 代表余数为 2 的个数。

计算出二进制数 v 的第 0,2 位置上 1 的个数, 假设为 c, 代表余数为 2 的个数; 同样计算出二进制数 v 的第 1,3 位置上 1 的个数, 假设为 d, 代表余数为 1 的个数。

最终计算出余数为1的个数为a+d,余数为2的个数为b+c。根据余数1和2的个数可以确定最终的余数,将这种对应关系的真值表存储在只读存储器 ROM中。如果16位有符号二进制数的最高位为0,则根据a+d和 b+c的数值,只读存储器 ROM 输出相对应的余数,并作为最终输出。如果最高位为1,同样根据a+d和b+c的数值,只读存储器 ROM 输出相对应的余数,如果输出的余数为0,则最终输出为0;否则,将输出的余数按位 取反后作为最终输出。这个操作的结果相当于将一个负数的余数加上模数3,这样可以将为负数的余数变为正数。最终计算出来的余数都为正数,可以方便判决模块中余数的比较。

3 低开销取模方案和 64 点 FFT 容错模块的功能仿真和综合

为测试本文提出的 64 点 FFT 容错方案是否有效,将进行功能仿真和设计综合,查看其资源开销,且与三模冗 余方案的资源开销对比。同样对低开销取模方案进行功能仿真和设计综合,并与传统取余方法进行资源开销对比。

3.1 低开销取模方案的功能仿真和设计综合

以 49 位有符号数为例,当输入分别为 1 022,-1 021,-1 020 时,其余数应该分别为 2,-1,0,如果将为负数的 余数加上模数 3,则余数应为 2,2,0,使用新提出方案的原理编写程序和测试程序,用 modelsim 软件进行功能仿 真,其结果见图 3。其中输入数据为 x,输出数据为 y,从图中可以看出计算结果为 2,2,0,说明新提出的取模方 案是正确的。

| /x | 49'h1fffffffc04 | (49'h000000000000000000000000000000000000 | 49 'h 00000000003fe | 49'h1fffffffc03 | 49'h1fffffffc04 |
|----|-----------------|---|----------------------------|-----------------|-----------------|
| ly | 2'h0 | (<mark>2'h</mark> 0 | 2 'h 2 | 2 'h 2 | (2'h0 |

Fig.3 Functional simulation of low cost modulus operation solution 图 3 低开销取模方案的功能仿真

功能仿真正确后,就可以利用 Vivado 进行设计综合,查看资源开销,并与在 Verilog 程序中其使用%直接取 模方法的资源开销进行对比。由于基于余数校验的 64 点 FFT 容错模块中还有对其他不同位数的有符号数进行取 模操作,对不同位数的低开销取模方案的资源开销与其传统直接使用%取模方法的资源开销分别见表 1 和表 2(其 中 LUT:Look-Up-Table,IO:InputOutput)。对比可知,位宽为 6,16,49 的低开销取模方案的资源消耗比直接使用%取 模方法的资源开销分别降低了 85.7%,65.0%,46.2%。由此可知,新提出的低开销取模方案对于降低资源开销非常 有效。

| Table1 Resource overhead of low cost modulus operation solution Table2 Resource overhead of direct mod | ulus operation solution |
|--|--------------------------|
| resource types bit width is 6 bit width is 16 bit width is 49 resource types bit width is 6 bit width | th is 16 bit width is 49 |
| LUT 2 37 139 LUT 62 15 | 302 |
| IO 8 18 51 IO 8 1 | 8 51 |

3.2 基于余数校验的 64 点 FFT 容错模块功能仿真和综合

对 64 点 FFT 容错模块编写程序和测试程序,先测试 64 点 FFT 容错模块前半部分的容错能力,用 modelsim 进行功能仿真,见图 4。将第 1 支路输入错误的数据,其结果为 mul_r_o和 mul_i_o,是 64 点 FFT 的容错方案结构图中 y₁的实部与虚部。第 2 支路和冗余支路输入正确数据,第 2 支路的结果为 mul_r_o_xxx 和 mul_i_o_xxx, 是 64 点 FFT 的容错方案结构图中 y₂的实部与虚部。冗余支路的结果为 m₁和 m₂,是 64 点 FFT 的容错方案结构 图中余数 r 的实部与虚部。r₁与 r₂为 64 点 FFT 的容错方案结构图中余数 r₁的实部与虚部,r₃与 r₄为 64 点 FFT 的容错方案结构图中余数 r₂的实部与虚部。判决模块最终结果 mul_r_o_TMR 和 mul_i_o_TMR 选择第 2 支路的运 算结果作为最终输出 y 的实部与虚部。由上述过程可知,如果 64 点 FFT 容错模块前半部分原始支路中有一个支 路出现故障,64 点 FFT 容错模块前半部分依然会输出正确的结果 y,这证明上述模块具有容错能力。

| 笡 | 2 | 魽 |
|----|---|-----|
| 77 | 4 | 771 |

| /r1 | 2 'h 0 |) <mark>2'h</mark> 2 |) 2'h 0 |
|--------------|---------------|----------------------------|---------------------|
| /r2 | 2 'h 0 |) <mark>2'h1</mark> |) 2'h 0 |
| /r3 | 2 'h 0 |) <mark>2'h</mark> 2 |) 2'h 0 |
| /r4 | 2 'h 0 |) <mark>2'h</mark> 2 |) 2'h 0 |
| /m1 | 2 'h 0 |) <mark>2'h</mark> 2 |) 2'h 0 |
| /m2 | 2 'h 0 |) <mark>2'h</mark> 2 |) 2'h 0 |
| /mul_r_o | 49'h |) <u>49'h1fff934000000</u> | (49h1fefe0c000000) |
| /mul_i_o | 49'h | <u>) 49'h00006cc000000</u> | (49h00101f4000000) |
| /mul_r_o_xxx | 49'h | <u>/ 49'h1fff934000000</u> | (49h1fefe0c000000) |
| /mul_i_o_xxx | 49'h | <u>) 49'h1fff934000000</u> | (49'h1fefe0c000000) |
| /mul_r_o_TMR | 49'h | <u>) 49'h00044fc000000</u> | (49h1fff934000000) |
| /mulio_TMR | 49'h | 1 49 h000c9c4000000 | 149h1fff934000000 1 |

 Fig.4 Functional simulation of the first comparison and decision module

 图 4 第 1 个比较判决模块的功能仿真

测试 64 点 FFT 容错模块后半部分的容错能力。将第 2 支路的 8 点 FFT 输入错误数据,第 1 支路与冗余支路 输入正确的数据,结果见图 5。*oram_q_d*为第 1 支路产生的计算结果,代表 64 点 FFT 的容错方案结构图中 Z₁, r₉和 r₁₀为第 1 支路 Z₁产生的余数 r₃的实部和虚部。*oram_q_d_xxx*为第 2 支路产生的计算结果,代表 64 点 FFT 的容错方案结构图中 Z₂, r₁₁和 r₁₂为第 2 支路产生的余数 r₄的实部和虚部,r₁₃和 r₁₄为 64 点 FFT 的容错方案结 构图中余数 R 的实部和虚部。由图 5 发现,最终 *oram_q_d_TRM* 选择第 1 支路的结果作为最终结果。其中 *oram_q_d_TRM*的前后 33 位分别为结果的实部与虚部。由上述过程可知,如果 64 点 FFT 容错模块后半部分原始 支路中有 1 个支路出现故障,64 点 FFT 容错模块后半部分依然会输出正确的结果 Z,这证明上述模块具有容错 能力。

| /r9 | 2'h0 | 2'h1 | 2 'h 0 |
|---------------|------|-----------------------|---------------------------------|
| /r 10 | 2'h0 | 2'h2 | (<mark>2'h</mark> 0) |
| /r11 | 2'h0 | 2'h2 | <u>(2'h0 (</u> |
| /r12 | 2'h0 | 2'h1 | (<mark>2'h</mark> 0) |
| /r13 | 2'h0 | 2'h1 | (2'h0 |
| /r14 | 2'h0 | 2'h2 | (<mark>2'h</mark> 0) |
| /oram_q_d | 66'h | 66'h3fffc9a000001b300 | <u>(66'h3feba980000dbe800)</u> |
| /oram_q_d_xxx | 66'h | 66'h0000366000001b300 | <u>(66'h000b04801ffb1ae00)</u> |
| /oram_q_d_TMR | 66'h | 66h3ff23e20000815c00 | <u>(66'h3fffc9a000001b300)</u> |

Fig.5 Functional simulation of the second comparison and decision module 图 5 第 2 个比较判决模块的功能仿真

上述 2 个仿真可知, 64 点 FFT 容错模块原始支路中如果有 1 个支路出现故障, 经过判决模块后依然会输出 正确的结果 y 或 Z。将本文提出的容错方案与使用三模冗余的容错方案资源开销对比, 见表 3(其中 FF:Flip-Flops,

BUFG:global buffer)。可以看出,本文提出的容错方案 比使用三模冗余方案的资源开销降低了 24.4%,说明提 出的基于余数校验的 64 点 FFT 容错模块不仅可以有效 进行容错,而且资源开销比三模冗余方案大大降低, 这对于资源受限的星载平台非常有意义。

| 表 3 两种方案资源开销对比 | | | | |
|--|--------|----------|--|--|
| Table3 Comparison of resource overhead between the two schemes | | | | |
| resource types | TMR | proposed | | |
| LUT | 22 117 | 16 831 | | |
| FF | 7 043 | 5 212 | | |
| IO | 88 | 85 | | |
| BUFG | 1 | 1 | | |

4 结论

本文根据余数校验原理,提出了一种基于余数校验原理针对单个 FFT 模块进行容错的方案,使余数校验原 理可以应用到 FFT 的容错方案中。并且提出一种低开销的取模方案,不仅降低了取模操作的开销,而且大大降 低了本文提出的基于余数校验的 FFT 容错方案的开销。当然,使用余数校验会遇到判决时出现同余而发生故障 漏检问题,这也是以后可以改进的地方。

- [1] 刘思杨.卫星移动通信系统发展现状及趋势[J].现代电信科技, 2014(7):23-28. (LIU Siyang. Development status and trend of satellite mobile communication system[J]. Modern Science & Technology of Telecommunications, 2014(7):23-28.)
- [2] 王京,赵明,高镇. 卫星平台虚拟化--满足多种卫星移动通信需求的必然选择[J]. 中兴通讯技术, 2015,21(2):39-43.
 (WANG Jing,ZHAO Ming,GAO Zhen. Virtualizing the on-board platform for multi-purpose mobile satellite communication systems[J]. ZTE Technology Journal, 2015,21(2):39-43.)
- [3] 吕子平,梁鹏,陈正君,等. 卫星移动通信发展现状及展望[J]. 卫星应用, 2016(1):48-55. (LYU Ziping,LIANG Peng,CHEN Zhengjun, et al. Development status and prospect of satellite mobile communication[J]. Satellite Application, 2016(1):48-55.)
- [4] KASTESMIDT F L,CARRO L,REIS R. Fault-Tolerance techniques for SRAM-based FPGAs[M]. NewHaven,US:Springer, 2006.
- [5] QIN H,SUN Y,CHANG T H,et al. Power allocation and time-domain artificial noise design for wiretap OFDM with discrete inputs[J]. IEEE Transactions on Wireless Communications, 2013,12(6):2717-2729.
- [6] HE F,SUN Y,XIAO L,et al. Capacity region bounds and resource allocation for two-way OFDM relay channels[J]. IEEE Transactions on Wireless Communications, 2013, 12(6):2904-2917.
- [7] ZHANG X,SUN Y,CHEN X,et al. Distributed power allocation for coordinated multipoint transmissions in distributed antenna systems[J]. IEEE Transactions on Wireless Communications, 2013,12(5):2281-2291.
- [8] BARSI F, MAESTRINI P. Error correcting properties of redundant residue number systems[J]. IEEE Transactions on Computers, 1973, C-22(3):307-315.
- [9] JENKINS W,LEON B. The use of residue number systems in the design of finite impulse response digital filters[J]. IEEE Transactions on Circuits & Systems, 2003,24(4):191-201.
- [10] PARKER M G,BENAISSA M. Fault-tolerant linear convolution using residue number systems[C]// IEEE International Symposium on Circuits and Systems. [S.l.]:IEEE Xplore, 1994(2):441-444.
- [11] LUAN Z,CHEN X,GE N,et al. Simplified fault-tolerant FIR filter architecture based on redundant residue number system[J].
 Electronics Letters, 2014,50(23):1768-1770.
- [12] LIMA F,CARRO L,REIS R. Reducing pin and area overhead in fault-tolerant FPGA-based designs[C]// Acm/sigda Eleventh International Symposium on Field Programmable Gate Arrays. Monterey,CA,United States:DBLP, 2003:108-117.
- [13] LIMA F,CARRO L,REIS R. Designing fault tolerant systems into SRAM-based FPGAs[C]// Design Automation Conference, 2003. Anaheim,CA,United States:Proceedings IEEE, 2003:650-655.
- [14] GAO Z, REVIRIEGO P, XU Z, et al. Efficient coding schemes for fault-tolerant parallel filters[J]. IEEE Transactions on Circuits & Systems II Express Briefs, 2015,62(7):666-670.
- [15] GAO Z, REVIRIEGO P, PAN W, et al. Fault tolerant parallel filters based on error correction codes[J]. IEEE Transactions on Very Large Scale Integration Systems, 2015,23(2):384-387.
- [16] GAO Z,REVIRIEGO P,XU Z,et al. Fault tolerant parallel FFTs using error correction codes and parseval checks[J]. IEEE Transactions on Very Large Scale Integration Systems, 2016,24(2):769-773.
- [17] 胡广书. 数字信号处理理论、算法与实现[M]. 北京:清华大学出版社, 2003. (HU Guangshu. Digital signal processing theory, algorithm and implementation[M]. Beijing: Publishing House of Tsinghua University, 2003.)

作者简介:



李 浩(1993-),男,河南省漯河市人,在 读硕士研究生,主要研究方向为卫星通信、信 号处理.email:2161130210@email.szu.edu.cn. **陆许明**(1985-),男,广州市人,讲师,主要 研究方向为无线通信、物联网技术.

刘 静(1981-), 女, 湖北省十堰市人, 讲师, 主要研究方向为无线通信.

陈 翔(1980-),男,长沙市人,副教授,主 要研究方向为无线与移动通信、卫星通信、物联网.

参考文献: