
文章编号: 2095-4980(2019)04-0552-06

基于肖特基二极管的 670 GHz 四次谐波混频器设计

纪广玉^{1a,1b,2}, 张德海^{1a,1b}, 孟进^{1a,1b}

(1.中国科学院 a.微波遥感技术重点实验室; b.国家空间科学中心, 北京 100190; 2.中国科学院大学, 北京 100049)

摘要: 常温固态太赫兹谐波混频器是太赫兹系统应用中的关键器件。介绍了一款基于肖特基二极管的 670 GHz 四次谐波混频器的仿真与设计。在高频结构仿真软件(HFSS)中对准垂直结构肖特基势垒二极管进行三维结构建模, 采用基于谐波平衡算法的整体综合仿真方法对混频器进行仿真和优化。结果表明: 在功率为 10 mW 的 167 GHz 本振信号驱动下, 混频器单边带变频损耗在 637~697 GHz 射频频率范围内小于 13.8 dB, 3 dB 变频损耗带宽为 60 GHz; 最优单边带变频损耗在 679 GHz 为 10.6 dB。

关键词: 太赫兹; 四次谐波混频器; 准垂直结构; 反向并联

中图分类号: TN773

文献标志码: A

doi: 10.11805/TKYDA201904.0552

Design of a 670 GHz fourth harmonic mixer based on Schottky diode

JI Guangyu^{1a,1b,2}, ZHANG Dehai^{1a,1b}, MENG Jin^{1a,1b}(1a.Key Laboratory of Microwave Remote Sensing; 1b.National Space Science Center, Chinese Academy of Sciences, Beijing 100190, China;
2.University of Chinese Academy of Sciences, Beijing 100049, China)

Abstract: The solid-state harmonic mixer is vital to terahertz application system, which directly dominate the system performance. Simulation and design of a 670 GHz fourth harmonic mixer are described based on anti-parallel Schottky barrier diode with quasi-vertical structure. We use integrated simulation method based on harmonic balance algorithm to simulate and optimize the mixer, with the basis on the precise three-dimension model of quasi-vertical built in High Frequency Simulation Simulator (HFSS). Simulated result shows that under the Local Oscillator(LO) power of 10 mW in 167 GHz, the single-sideband conversion loss is less than 13.8 dB between 637~697 GHz of RF frequency. The minimum single sideband conversion loss is 10.6 dB at 679 GHz. The 3 dB conversion loss bandwidth is 60 GHz.

Keywords: terahertz; fourth harmonic mixer; quasi-vertical structure; anti-parallel

太赫兹(Terahertz, THz)通常的频段范围为 0.1~10 THz。太赫兹频率两端分别与微波毫米波和红外衔接, 因此太赫兹是从宏观电子学向微观光子学过渡的频段^[1-2]。在太赫兹低频端(0.1~2 THz)的器件及系统设计中, 肖特基势垒二极管占据举足轻重的地位, 广泛用于倍频器、混频器、检波器设计中^[3-4]。目前, 德国 ACST 公司、瑞典查尔斯大学、美国 VDI 公司和美国喷气推进实验室(Jet Propulsion Laboratory, JPL)等在太赫兹单片集成电路领域处于世界领先地位, 已经报道了工作频率为 1.2 THz, 1.8 THz 的谐波混频器^[5-6]。国内受限于工艺水平, 目前处于单片集成设计的起步阶段。对于谐波混频, 谐波次数越高则变频损耗越大。混频器采用的谐波混频次数与本振信号功率直接相关。单片集成混频器可以集成片上电容, 从而实现有源偏置混频, 降低对本振信号功率要求。但分立集成混频器, 通常采用无源混频, 因此对本振功率要求更高。500 GHz 以上频率的二次谐波混频器, 目前国内很难获得配套的本振源。如, 670 GHz 二次谐波混频器^[7], 本振功率要求 6 mW@335 GHz, 国内目前很难实现。本文采用 ACST 公司准垂直结构反向并联肖特基势垒二极管芯片 2MAF1p5, 设计一款分立集成 670 GHz 四次谐波混频器。采用 HFSS 与 ADS(Advanced Design System)联合仿真及整体综合仿真方法, 完成混频器设计及优化。

1 四次谐波混频器原理及电路拓扑结构

COHN M 最早在文献[8]中阐述了反向并联二极管的谐波混频原理, 其在文献中分析表明反向并联二极管环收稿日期: 2018-12-12; 修回日期: 2019-01-23

外电流为混频器射频信号和本振信号的频率分量组合 $mf_{LO}+nf_{RF}$, 其中 $m+n$ 为奇数。采用反向并联二极管的混频器结构能够抑制奇次谐波分量, 通过在外部添加滤波电路, 能够得到所需的中频频率分量。本文设计的四次谐波混频器, 中频信号频率为 $f_{IF}=|f_{RF}-4f_{LO}|$ 。

设计的 670 GHz 四次谐波混频器电路拓扑结构如图 1 所示。射频信号和本振信号分别通过标准 WR1.5 波导、WR5 波导以 TE₁₀ 模式输入, 经过波导-悬置微带探针转换为准 TEM 波, 馈入二极管进行混频。本振低通滤波器能够防止射频信号通过本振波导泄露; 中频低通滤波器防止本振信号通过中频输出通路泄露, 2 个滤波器相结合能够提升端口隔离度以及混频效率。平面电路传输线采用 50 μm 厚石英屏蔽悬置微带线, 其具有相对介电常数小, 高频损耗低等特性。屏蔽悬置微带线腔体尺寸为 150 μm×120 μm, 能够有效抑制高次寄生模式的传播。

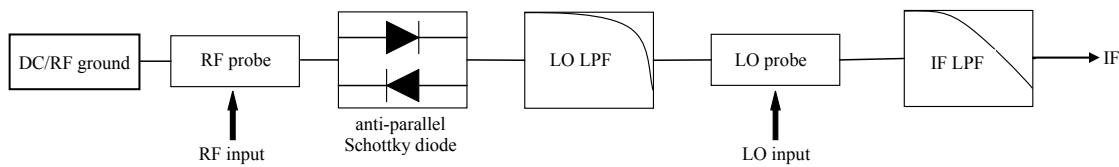


Fig.1 Circuit topology of the mixer
图 1 混频器电路拓扑结构

2 混频器核心组件仿真设计

2.1 准垂直结构肖特基二极管

肖特基混频二极管作为混频器的核心, 其性能直接决定了混频器的变频损耗与噪声温度。通常使用直流条件下测量的串联电阻 R_s 和零偏置结电容 C_{j0} 衡量肖特基二极管的截止频率。目前, 肖特基二极管有平面沟道结构和准垂直结构。对于成熟的商用肖特基二极管, 这 2 种二极管结构的串联电阻 R_s 和零偏置结电容 C_{j0} 大致相同^[9]。但在高频条件下, 平面沟道结构相对准垂直结构会产生较强的寄生效应。同时, 在高频条件下平面沟道结构二极管会产生电流饱和效应, 从而产生额外噪声, 降低混频器性能^[10-11]。

综合考虑上述因素, 使用德国 ACST 公司的准垂直结构反向并联肖特基二极管 2MAF1p5。该芯片采用转移薄膜衬底工艺, 相比传统商用肖特基二极管, 衬底厚度大大降低。同时衬底具有较低的介电常数, 能够有效降低高频寄生电容。2MAF1p5 相关参数如表 1 所示。该芯片总寄生电容仅为 5 fF, 截止频率高达 10 THz, 完全满足本文 670 GHz 四次谐波混频器设计需求。

表 1 肖特基二极管 2MAF1p5 参数
Table1 Parameter of 2MAF1p5

parameter	R_s/Ω	C_{j0}/fF	C_{total}/fF	length/μm	width/μm	height/μm
value	10.5	1.5	6.5	75	50	10

根据文献调研^[11-12], 在 HFSS 中建立该芯片的三维电磁模型, 如图 2(a)所示。将该二极管通过导电胶安装于悬置微带线上, 设置悬置微带线两端为波端口(1,2)激励。在肖特基接触处添加 2 个集总参数端口(3,4), 用来表示肖特基二极管的本征非线性端口。在 HFSS 中仿真得到该二极管封装的 s4p 参数, 导入 ADS 中与直流二极管参数共同构成高频条件下的二极管仿真模型, 如图 2(b)所示。

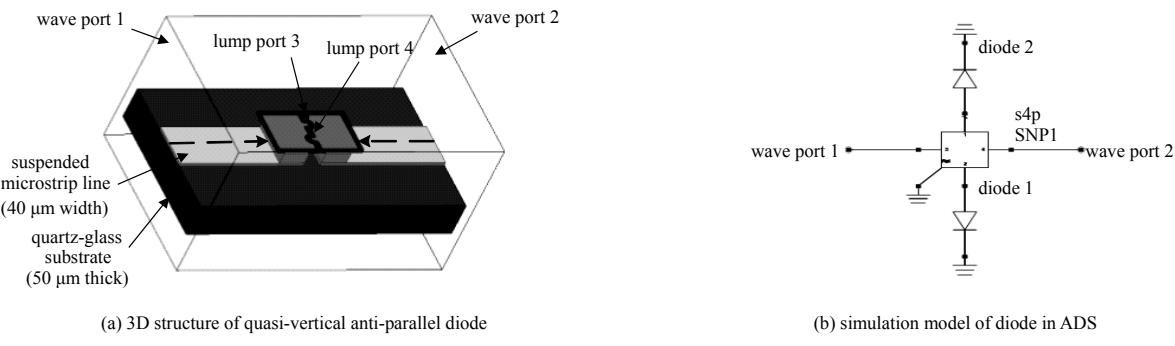


Fig.2 Model of diode
图 2 二极管模型

2.2 滤波电路建模与仿真

本振信号低通滤波器和中频信号低通滤波器作为混频器关键组件, 可采用高低阻抗低通滤波器以及紧凑微带谐振单元(Compact Microstrip Resonant Cell, CMRC)低通滤波器 2 种形式。CMRC 低通滤波器具有较小的尺寸结构以及较好的截止特性^[13-14], 因此本设计采用该结构进行低通滤波电路设计。

中频低通滤波器的作用是将混频产生的中频信号输出, 并且抑制 165 GHz 本振信号从中频通路输出。中频低通滤波器的性能间接决定所需的 165 GHz 本振信号功率。在 HFSS 中对中频低通滤波器进行仿真设计, 如图 3(a)所示。仿真得到如图 3(b)所示的 S 参数结果, 从图中可以看出, 中频低通滤波器在 0~40 GHz 范围内插入损耗小于 0.15 dB, 在 150~200 GHz 范围内插入损耗大于 10 dB。因此, 该中频滤波器能够有效抑制 165 GHz 本振信号, 防止本振信号从中频通路泄露。

由于采用四次谐波混频方式, 本振低通滤波器不仅需要抑制射频信号, 而且需要抑制二次谐波混频产物。二次谐波混频信号的抑制至关重要, 如果不对其进行抑制, 则会从本振波导泄露, 从而降低混频器性能。综合考虑上述需求, 采用串联两单元结构进行设计。在 HFSS 中进行本振低通滤波器建模, 如图 3(c)所示。仿真得到 S 参数结果如图 3(d)所示。从图中可以看出, 在 0~180 GHz 频带内, 插入损耗小于 0.3 dB, 能够良好通过中频及本振信号, 在 300~490 GHz 和 560~750 GHz 范围内, 插入损耗大于 15 dB, 能够有效抑制二次混频信号及射频信号。

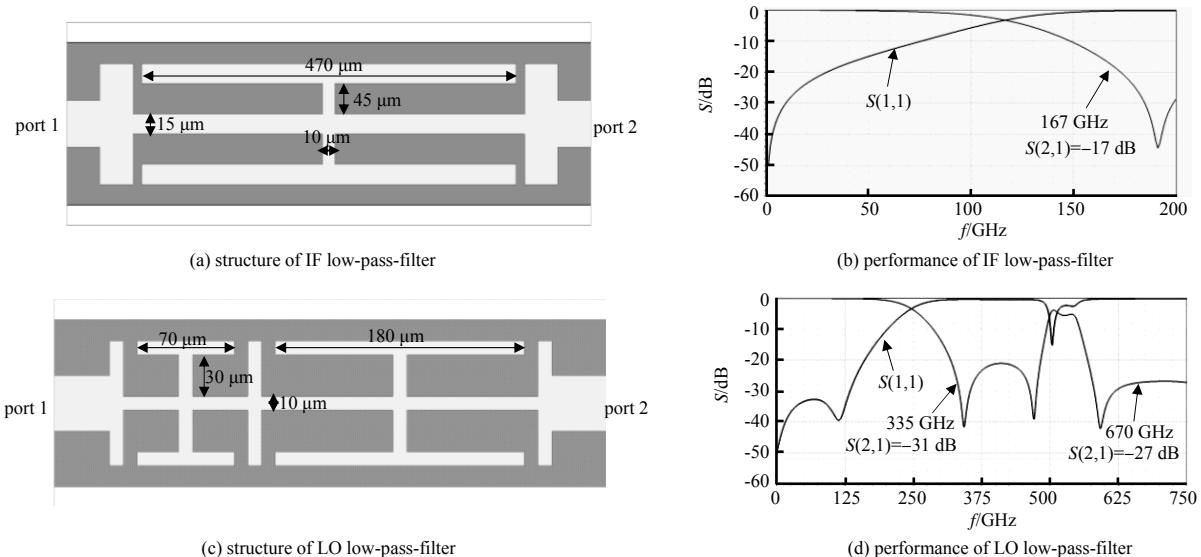


Fig.3 Structure and performance of LO and IF low-pass-filter

图 3 中频及本振低通滤波器结构及性能

2.3 电路综合仿真

混频器电路综合仿真方法有分块仿真和整体综合仿真 2 种^[15]。分块仿真方法是在 HFSS 中对无源电路模块进行独立功能设计, 然后在 ADS 中与有源模块进行综合仿真。分块仿真方法相比整体综合仿真方法, 可优化范围窄, 因此本文选择整体综合电路优化仿真方法。

首先, 在 HFSS 中搭建混频器电路的无源结构, 如图 4 所示。混频器电路的无源结构由无源功能模块组成, 包括波导-悬置微带转换探针、直流/射频接地、低通滤波器、二极管三维结构以及减高波导的不连续段。上述功能模块分别在 HFSS 中进行建模仿真, 并导出对应的 S 参数。

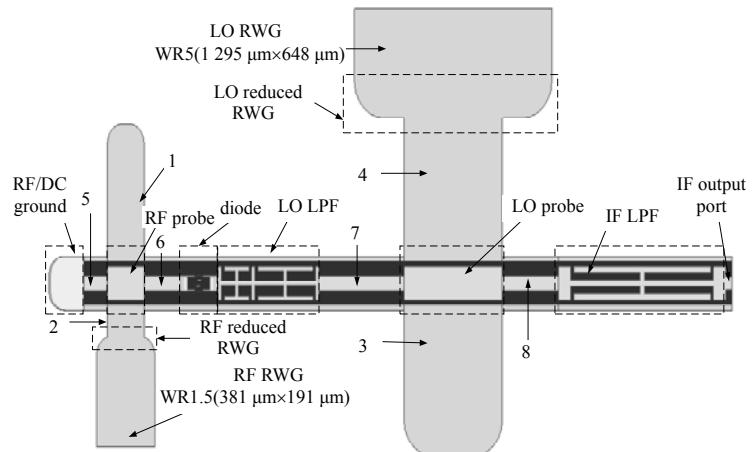


Fig.4 Passive structure of overall mixer in HFSS
图 4 混频器整体无源结构

其次,在ADS中搭建完整的混频器电路,该电路模型与HFSS电路结构完全等效。对于减高波导,通过去嵌入方式得到不连续段的s2p参数;对于波导-悬置微带转换探针,通过去嵌入形式得到探针的s4p参数;对于二极管三维模型,用s4p文件等效;对于低通滤波器,用s2p文件等效。由于ADS中没有悬置微带线模型,本文采用ADS库中的TLINP进行等效模拟。TLINP的特性阻抗 z 和等效介电常数 K 从HFSS仿真结果中提取。

在ADS中设置RF信号源功率为-20 dBm,本振功率为10 dBm。采用变中频形式进行仿真和优化,即固定本振信号频率,扫描射频信号频率。采用谐波仿真技术,以图4中所示1~4波导的长度以及5~8悬置微带线的长度及宽度为优化变量,以变频损耗为优化目标。

表2 优化变量值(单位:μm)
Table2 Value of optimization variables(unit:μm)

L_1	L_2	L_3	L_4	L_5	L_6	L_7	L_8	W_5-W_8
310	75	940	375	77	120	279	187	40

在ADS中确定优化变量的值(表2)之后,将其代入HFSS中进行如图4所示的无源结构的整体仿真。设置射频端口、本振端口、中频端口、2个二极管集总参数端口,将仿真得到的无源电路s5p参数导入ADS搭建的整体仿真电路,如图5所示。固定本振参数为10 mW@167 GHz,扫描射频信号频率,得到单边带变频损耗仿真结果如图6所示。从图6中可以看出,在637~697 GHz射频频带范围内,变频损耗小于13.8 dB,最优值为10.6 dB@675 GHz,变频损耗3 dB平坦度带宽为60 GHz。

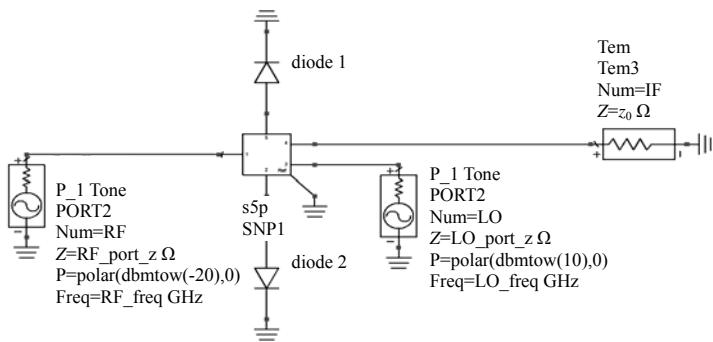


Fig.5 Overall simulation topology in ADS
图5 ADS整体仿真电路

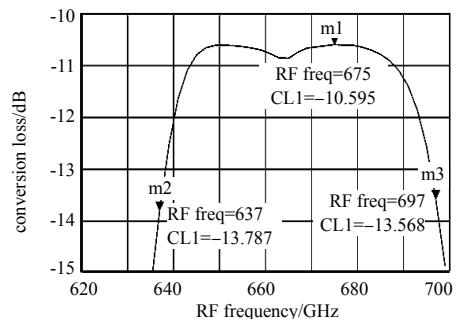


Fig.6 SSB conversion loss
图6 混频器单边带变频损耗

设计的670 GHz四次谐波混频器为分立集成组装形式,装配误差会对混频器性能造成一定影响。由于混频器腔体进行了限位设计,石英电路基板不会出现严重的上下、左右偏移。因此本设计装配误差主要来源于固定二极管的导电胶厚度和固定石英基板的导电胶厚度2个因素。仿真上述2个装配误差因素对变频损耗的影响,如图7所示。图7(a)为变频损耗随固定二极管的导电胶厚度的变化曲线,导电胶厚度由10 μm增大至25 μm时,变频损耗最优值由10.8 dB减小为9.8 dB,但3 dB变频损耗带宽由62 GHz减小为51 GHz。图7(b)为变频损耗随固定石英介质基板的导电胶厚度的变化曲线,导电胶厚度由10 μm增大至25 μm时,变频损耗曲线出现频率偏移现象。综上所述,装配时要确保导电胶的涂抹厚度,从而保证混频器性能。

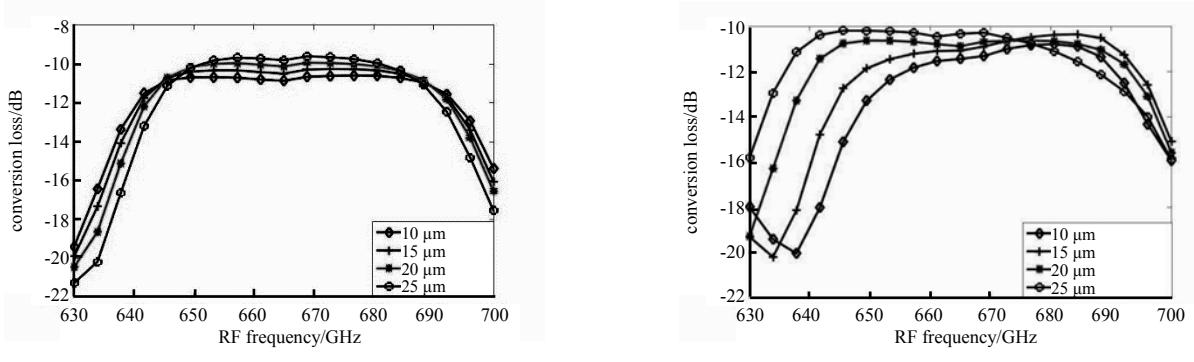


Fig.7 Conversion loss suffered from assembling errors
图7 装配误差对变频损耗影响

3 结论

本文设计了一款工作频率为 670 GHz 的四次谐波混频器。对准垂直结构肖特基势垒二极管进行三维建模，并通过 HFSS,ADS 联合仿真及优化，最终完成混频器设计。在本振功率为 10 mW@167 GHz 条件下，最优单边带变频损耗在 675 GHz 为 10.6 dB；射频频率在 637~697 GHz 范围内，混频器单边带变频损耗小于 13.8 dB；3 dB 变频损耗带宽为 60 GHz。

装配误差会对混频器性能造成影响，仿真并分析发现：当固定二极管的导电胶厚度由 10 μm 增大至 25 μm 时，变频损耗最优值由 10.8 dB 减小为 9.8 dB，3 dB 变频损耗带宽由 60 GHz 减小为 51 GHz；当固定石英电路基板的导电胶厚度由 10 μm 增大至 25 μm 时，变频损耗会出现频率偏移现象。因此实际装配时要提高精确度，将导电胶厚度控制在设计值附近。

参考文献：

- [1] 姚建铨. 太赫兹技术及其应用[J]. 重庆邮电大学学报(自然科学版), 2010,22(6):703–707. (YAO Jianquan. Introduction of THz-wave and its applications[J]. Journal of Chongqing University of Posts and Telecommunications(Natural Science Edition), 2010,22(6):703–707.) DOI:10.3979/j.issn.1673–825X.2010.06.003.
- [2] 程兆华,祝大军,刘盛纲. 太赫兹技术的研究进展[J]. 现代物理知识, 2005,17(5):40–44. (CHENG Zhaohua,ZHU Dajun, LIU Shenggang. Research progress of terahertz technology[J]. Modern Physics Knowledge, 2005,17(5):40–44.) DOI:10.13405/j.cnki.xdwz.2005.05.010.
- [3] 唐海林. 太赫兹肖特基二极管技术研究进展[J]. 太赫兹科学与电子信息学报, 2013,11(6):847–852. (TANG Hailin. Research progress of terahertz Schottky diodes[J]. Journal of Terahertz Science and Electronic Information Technology, 2013,11(6):847–852.) DOI:10.11805/TKYDA201306.0847.
- [4] 刘海瑞,POWELL Jeff,VIEGAS Colin,et al. 基于平面肖特基二极管的 W 波段检波器[J]. 太赫兹科学与电子信息学报, 2016,14(5):668–672. (LIU Hairui,POWELL J,VIEGAS C,et al. W band detector based on planar Schottky diode[J]. Journal of Terahertz Science and Electronic Information Technology, 2016,14(5):668–672.) DOI:10.11805/TKYDA201605.0668.
- [5] SCHLECHT E,SILES J V,LEE C,et al. Schottky diode based 1.2 THz receivers operating at room-temperature and below for planetary atmospheric sounding[J]. IEEE Transactions on Terahertz Science and Technology, 2014,4(6):661–669. DOI:10.1109/TTHZ.2014.2361621.
- [6] BULCHA B T,HESLER J L,DRAKINSKIY V,et al. Design and characterization of 1.8–3.2 THz Schottky-based harmonic mixers[J]. IEEE Transactions on Terahertz Science and Technology, 2016,6(5):737–746. DOI:10.1109/TTHZ.2016.2576686.
- [7] 蒋均,何月,王成,等. 基于 Schottky 二极管和 Hammer-Head 滤波器 0.67 THz 二次谐波混频器[J]. 红外与毫米波学报, 2016,35(4):418–424. (JIANG Jun,HE Yue,WANG Cheng,et al. 0.67 THz sub-harmonic mixer based on Schottky diode and Hammer-Head filter[J]. Journal of Infrared and Millimeter Wave, 2016,35(4):418–424.) DOI:10.11972/j.issn.1001–9014.2016.04.007.
- [8] COHN M,DEGENFORD J E,NEWMAN B A. Harmonic mixing with an anti-parallel diode pair[C]// 1974 S-MTT International Microwave Symposium Digest. Atlanta,Georgia,USA:IEEE, 1975:171–172. DOI:10.1109/MWSYM.1974.1123526.
- [9] WITTE W,FAHLE D,KOCH H,et al. Electrical properties of quasi-vertical Schottky diodes[J]. Semiconductor Science & Technology, 2012,27(8):85015–85019. DOI:10.1088/0268–1242/27/8/085015.
- [10] HOEFLE M,PENIRSCHKE A,COJOCARI O,et al. 1/f-noise prediction in millimeter wave detectors based on quasi vertical Schottky diodes[C]// International Conference on Infrared,Millimeter and Terahertz Waves. Mainz,Germany:IEEE, 2013. DOI:10.1109/IRMMW-THz.2013.6665616.
- [11] COJOCARI O,SYDLO C,HARTNAGE H L,et al. Schottky-structures for THz-applications based on quasi-vertical design-concept[C]// International Symposium of Space THz Technology. Göteborg,Sweden:[s.n.], 2005:490–495.
- [12] COJOCARI O,OPREA I,SYDLO C,et al. Design and characterization of Schottky-structures for THz-applications[J]. Frequenz, 2007,61(7/8):172–177. DOI:10.1515/FREQ.2007.61.7–8.172.
- [13] XUE Q,SHUM K M,CHAN C H. Novel 1-D microstrip PBG cells[J]. IEEE Microwave and Guided Wave Letters, 2000,10(10):403–405. DOI:10.1109/75.877226.
- [14] XUE Q,SHUM K M,CHAN C H. Low conversion-loss fourth subharmonic mixers incorporating CMRC for millimeter-wave applications[J]. IEEE Transactions on Microwave Theory and Techniques, 2003,51(5):1449–1454. DOI:10.1109/tmtt.2003.810153.

(下转第 566 页)