

文章编号: 2095-4980(2019)06-1032-04

宽带细步进捷变频率合成器

孙 科, 张 意, 廖志雄, 徐 伟

(成都西科微波通讯有限公司, 四川 成都 610091)

摘 要: 提出一种新颖的宽带频率合成器方案。采用直接数字频率合成器(DDS)作为锁相环(PLL)参考, 实现细步进; 在锁相环中加入一种新颖电路, 实现捷变频; 通过频率扩展方式, 实现宽带频率覆盖; 设计指标可兼顾 2~18 GHz 的宽频带以及微秒的捷变频时间。分析了方案及设计中的技术难点, 并给出了解决措施。该频率合成器实测指标良好, 具有较强的工程实用价值, 可推广使用到各型雷达产品中。

关键词: 频率合成; 宽带; 锁相环

中图分类号: TN74

文献标志码: A

doi: 10.11805/TKYDA201906.1032

Broadband step agile fast frequency synthesizer

SUN Ke, ZHANG Yi, LIAO Zhixiong, XU Wei

(Chengdu Seekon Microwave Communication Co., Ltd., Chengdu Sichuan 610091, China)

Abstract: A novel frequency synthesizer scheme is proposed. The Direct Digital frequency Synthesizer(DDS) is utilized as the reference of the Phase Locked Loop(PLL) to realize the fine step. The fast frequency hopping is realized by adding a new circuit in the PLL. The frequency expansion is realized by frequency doubling, frequency division and filtering. The frequency range can realize 2~18 GHz and the frequency hopping time can be in the scale of microsecond. The technical difficulties in the scheme and design are analyzed and the improvement methods are given. The frequency synthesizer has good measured indexes and strong practical value in engineering, and can be expanded to other radar systems.

Keywords: frequency synthesis; broad-band; Phase Locked Loop

宽带频率源是电子战系统的重要组成部分, 也广泛用于新体制的雷达系统及各类仪器仪表中, 频率源^[1-16]性能的好坏决定了系统所能达到的最优性能。国外在频率源技术上的研究一直处于领先地位, ADI 公司、美国国家半导体公司和 Peregrine 公司是锁相环(PLL)芯片和直接数字频率合成器(DDS)芯片的主要厂商。国内频率源技术的研究随着系统对频率源技术的更高要求及技术的不断发展, 目前主要解决的问题是高频、小体积、快速切换^[1]、超低相噪^[4,16]等方面的技术提升。文献[1]通过环外混频的方式实现了捷变频, 可以产生一段频率范围内的快速跳频信号; 文献[15]则专门针对频率合成技术中的 DDS 技术进行分析, 当频率合成器输出频率较高、步进频率较小且频带较宽、频率跳变时间又要求很高时, 这样的频率合成器难度可想而知^[10,14]。查阅国内外大量文献资料和相关专利后, 找不到现成的解决方案, 此是本文研究的重点。

要实现频率合成器的步进频率小且快速跳频, 仅采用 PLL 或 DDS 难以满足要求, 可以采用 DDS 扩频技术, 即 DDS+PLL, 将 DDS 的输出作为 PLL 的输入参考, 但 DDS 的输出杂散将被 PLL 放大, 使频率合成器最后的输出杂散分量很大, 难以满足整机系统使用要求, 这也是目前的技术难点^[3,15]。

1 系统组成

PLL 是一个反馈控制电路, 包含了 3 个必不可少的单元电路: 鉴相器(Phase Detector, PD)、环路滤波器(Loop Filter, LPF)和压控振荡器(Voltage Control Oscillator, VCO)。其电路原理图如图 1 所示。

鉴相器是一个相位控制比较器, 鉴相器功能表现在两方面: 一是相位相减, 二是将相位差变成电压; 环路滤波器是将鉴相器输出含有纹波的直流信号平均化, 将此变换为交流成分少的直流信号的低通滤波器; 压控振

收稿日期: 2018-08-29; 修回日期: 2018-11-01

荡器通过控制环路滤波器的输出来控制输出频率。传统的数字锁相环通过配置不同寄存器中的 N 值即可改变输出频率的大小, 其关系为:

$$f_{\text{VCO}} = 2^d \left(\frac{f_{\text{XTAL}}}{R} N_{\text{int}} + \frac{f_{\text{XTAL}} N_{\text{frac}}}{R \times 2^N} \right) \quad (1)$$

式中: f_{VCO} 为压控振荡器(VCO)的输出频率; f_{XTAL} 为参考输入频率; R 为参考分频比; $N_{\text{int}}, N_{\text{frac}}$ 分别为寄存器中的整数及小数 N 值。

锁相方式具有实现简洁、输出信号杂散抑制性好、相位噪声较低以及集成度高等优点。但在频率较高或频率分辨率较小的情况下, 环路反馈信号支路的分频比需要设置较大, 从而大大影响了输出信号的噪声性能; 在锁相环锁定过程中, 受锁相环环路捕获过程的影响, 需要一定的锁定时间, 传统锁相环的锁定时间一般在几百 μs 左右。

1.1 DDS 原理

DDS 技术是一种把数字量形式的信号通过 DAC 转换成模拟量形式的信号合成技术。DDS 输出频率 f_{OUT} 由控制字 FTW 和时钟频率 f_{SYSCLK} 决定, 其关系为:

$$f_{\text{OUT}} = \left(\frac{FTW}{2^N} \right) f_{\text{SYSCLK}} \quad (2)$$

DDS 内部的核心原理是利用奈奎斯特采样定理对参考信号进行采样, 其原理决定了其输出信号很低, 因此 DDS 一般只用于产生低频信号。DDS 的优点在于它通过外部控制实现细步进和纳秒(ns)级的快速跳频。

1.2 仿真分析

如图 2 所示, 利用仿真软件对频率合成器的关键指标进行仿真, 在不同环路带宽下, 系统所能达到的相位噪声及跳频时间指标不尽相同。从仿真结果可以看出, 调整环路带宽至一定值, 相位噪声和跳频时间可以得到兼顾, 11 GHz 的相位噪声可以达到 $-95 \text{ dBc/Hz}@1 \text{ kHz}$ 。

1.3 设计实现

设计的频率合成器输出频率范围为 2~18 GHz, 步进为 0.1 Hz; 跳频时间小于等于 3 μs ; 相位噪声优于 $-85 \text{ dBc/Hz}@1 \text{ kHz}$ 。首先利用 DDS+PLL 产生一个基带频率输出, 然后利用频率扩展技术将输出频率扩展至 2~18 GHz; 技术指标中的小步进, 则利用 DDS 的细步进激励锁相环, 实现锁相环的输出小步进; 在锁相环电路中加入一种新型的助锁电路, 该电路将目标频率点的锁定电压进行预置, 可以明显提高锁定时间, 将传统锁相环锁定需要的几百 μs 提高至几 μs 。

1.4 技术难点

1.4.1 助锁电路设计

助锁原理: 利用电阻网络产生一个接近于输出频点的压控电压, 使输出频点预先达到锁定频点附近, 这样就极大减小了锁相环的锁定过程; 而电阻网络则利用开关及电阻进行配比后, 按照控制要求实现输出电压准确控制。

1.4.2 宽带低杂散信号的产生

如图 3 所示, 受 DDS 原理限制, DDS 可以产生 Hz 级的细步进信号, 但宽带与低杂散的信号兼顾一直是难点, 单纯采用 DDS 很难保证在整个输出频段内的低杂散性能^[3], 因此在方案设计中选择 DDS 的最优杂散频段

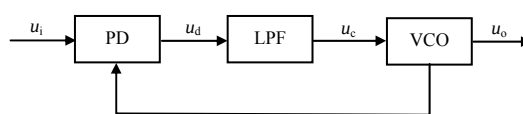
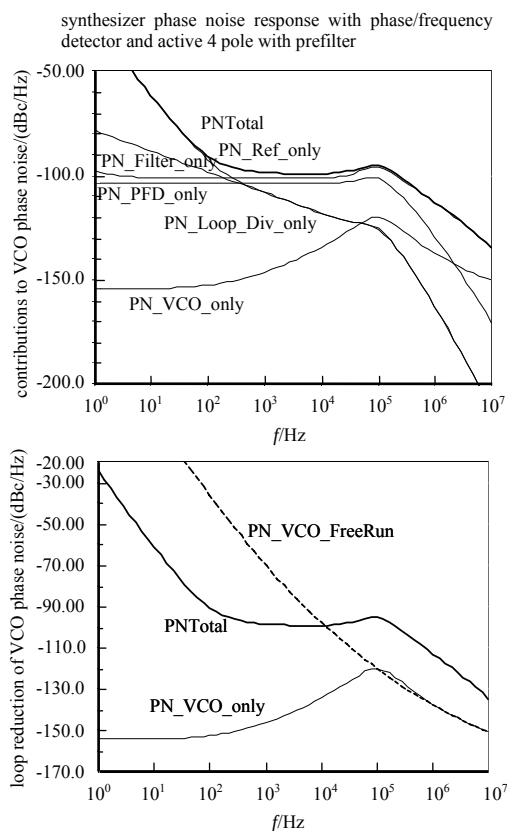


Fig.1 Basic structure of PLL

图 1 锁相环的基本构成



f	PN total[0::9::maxindex]
1.000 Hz	-24.023
10.00 Hz	-61.386
100.0 Hz	-90.749
1.000 kHz	-98.505
10.00 kHz	-99.247
100.0 kHz	-94.973

Fig.2 Performance simulation results

图 2 性能仿真结果

作为锁相环的参考,就可以将锁相环与 DDS 两种频率产生方式取长补短,兼顾了宽带、杂散指标。对 DDS 在 DC-300 MHz 频段内每个频点的近端杂散性能进行测试,测试后选择其中一段指标可以满足 -75 dBc 的频点,该段频点可作为锁相环的参考,且该信号需在 f_{OUT}/N 的范围内;输出频率范围可根据需求进行调整,该方案可作为宽带细步进信号产生的通用方案。

1.4.3 快速锁定的实现

根据助锁电路的原理,可以极大减小锁相环的锁定过程;但在环路中加入一个新的电路,必将导致环路带宽的变化,尤其是在宽带应用时,高低端频点的失锁是最大问题。为解决该问题,产品实际实现过程中,采取不同方式进行尝试后,在电路网络中加入跟随电路,保证了整个电阻网络和环路的隔离,并最终在保证高低端频点全部锁定的前提下实现所有频点的快速锁定。

1.5 测试结果分析

测试结果显示,传统锁相环的跳频时间一般为几百 μs ,而在本方案中引入助锁电路后,在不同频点间的跳频时间的典型值为 $3 \mu\text{s}$ 左右,如图 4 所示。选取典型频点作为测试频点,实测的相位噪声指标为 -91 dBc/Hz@ 1 kHz,如图 5 所示。从测试结果看出,各项测试结果完全满足技术指标要求,系统实物图如图 6 所示。产品实测与仿真值相符,在 $2\sim 18$ GHz 范围内信号输出可以实现任一频点 0.1 Hz 步进的跳频,杂散优于 60 dBc。

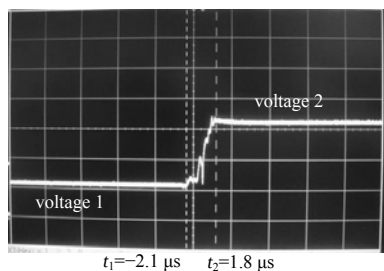


Fig.4 Test result of frequency hopping time
图 4 跳频时间实测结果

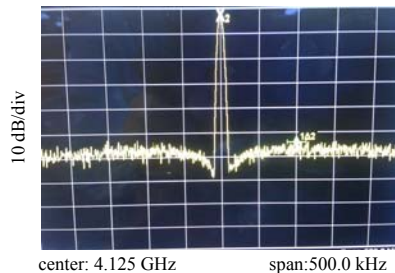


Fig.5 Phase noise of the signal
图 5 相位噪声实测结果



Fig.6 System physical map
图 6 系统实物图

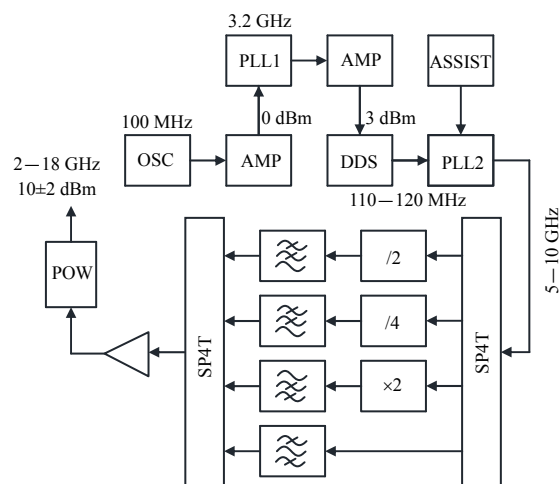


Fig.3 Block diagram of scheme
图 3 方案框图

2 结论

本文给出了一种宽带细步进捷变频频率合成器的设计实现方法,采用 DDS+PLL+助锁的方案简单易行,可兼顾步进、跳频时间各个指标,且更容易实现小型化。测试结果表明,该设计的频率合成器在各项指标上均有优异性能,尤其是将传统锁相环的跳频时间提高到了 μs 量级,且加入了 DDS 之后,跳频步进可以做到很小。该设计的频率合成器性能优异,目前产品已应用于某雷达系统中,其性能亦可拓展应用于各类电子装备的快速本振及自检源中。

参考文献:

- [1] 赵宏飞. 4~8 GHz 宽带 DDS 锁相扫频源的研制[D]. 成都:电子科技大学, 2002. (ZHAO Hongfei. Implementation of 48 GHz broadband DDS phase-locked swept source[D]. Chengdu, China: University of Electronic Science and Technology of China, 2002.)
- [2] 李明亮. 超宽带微波频率源技术研究[D]. 成都:电子科技大学, 2006. (LI Mingliang. Research of microwave ultra-wideband frequency source technology[D]. Chengdu, China: University of Electronic Science and Technology of China, 2006.)
- [3] 杨杰, 杨光, 蒋国琼, 等. 基于 DDS 激励 PLL 宽带低杂散频率合成器[J]. 太赫兹科学与电子信息学报, 2013, 11(5): 757-761. (YANG Jie, YANG Guang, JIANG Guoqiong, et al. Frequency synthesizer with wideband and low spurious based on direct digital synthesis driving phase locked loop[J]. Journal of Terahertz Science and Electronic Information Technology, 2013, 11(5): 757-761.)

- [4] 白居宪. 低噪声频率合成[M]. 西安:西安交通大学出版社, 1995. (BAI Juxian. Low noise frequency synthesizer[M]. Xi'an, China: Xi'an Jiaotong University Press, 1995.)
- [5] 高树亭, 高峰, 徐盛旺, 等. 合成频率源工程分析与设计[M]. 北京: 兵器工业出版社, 2008. (GAO Shuting, GAO Feng, XU Shengwang, et al. The design and analysis of synthesized frequency source[M]. Beijing: Arms Industry of Publishment, 2008.)
- [6] ROHDE Ulich L. Microwave and wireless synthesizer: theory and design[M]. New York: Wiley Interscience, 1997.
- [7] 李卓明. 宽带大动态范围自动电平控制技术研究[J]. 电子测量技术, 2010, 33(5): 7-9. (LI Zhuoming. Broadband wide dynamic range ALC technology[J]. Electronic Measurement Technology, 2010, 33(5): 7-9.)
- [8] 马韬. 超宽带数字自动电平控制系统的研究[D]. 成都: 电子科技大学, 2011. (MA Tao. Research of UWB digital automatic level control system[D]. Chengdu, China: University of Electronic Science and Technology of China, 2011.)
- [9] 陶莲娟. 超宽带频率源中大动态范围 ALC 系统研究[D]. 成都: 电子科技大学, 2012. (TAO Lianjuan. Research of ultra-wideband frequency synthesizer with wide dynamic range ALC system[D]. Chengdu, China: University of Electronic Science and Technology of China, 2012.)
- [10] 郑永华, 鲍景富, 李智鹏. 一种开环自动电平控制系统的研究[J]. 测控技术, 2013(12): 102-105. (ZHENG Yonghua, BAO Jingfu, LI Zhipeng. An open-loop automatic level control system[J]. Measurement and Control Technology, 2013(12): 102-105.)
- [11] 管宏. DDS 技术及其在通信干扰系统中的应用[J]. 电脑与信息技术, 2001(6): 25-26. (GUAN Hong. DDS technology and the application in communication jamming system[J]. Computer and Information Technology, 2001(6): 25-26.)
- [12] BRILLANT Avi. Understanding phase-locked DRO design aspects[J]. Microwave Journal, 1999, 42(9): 22-42.
- [13] MANASSEWITCH V. Frequency synthesizers: theory and design[M]. 3rd ed. New York: Wiley Interscience, 2005.
- [14] CHENAKKIN A. Frequency synthesizers: concept to product[M]. Norwood, MA: Artech House, 2011.
- [15] 谭姝静, 费元春. 一种改善 DDS 性能的倍频方法[J]. 电子技术应用, 2001, 27(6): 44-46. (YAO Shujing, FEI Yuanchun. A frequency multiplication method to improve the DDS function[J]. Electronic Technology Application, 2001, 27(6): 44-46.)
- [16] 杨光, 蒋国琼, 董洪新, 等. 模拟锁相陶瓷介质振荡器技术[J]. 太赫兹科学与电子信息学报, 2010, 8(2): 169-172. (YANG Guang, JIANG Guoqiong, DONG Hongxin, et al. Analog phase-locked ceramic resonator oscillators[J]. Journal of Terahertz Science and Electronic Information Technology, 2010, 8(2): 169-172.)

作者简介:



孙 科(1987-), 男, 河南省三门峡市人, 硕士, 工程师, 主要研究方向为射频电路、频率源技术. email: sunk@seekonrf.com.

张 意(1982-), 男, 成都市人, 高级工程师, 主要研究方向为射频电路技术.

廖志雄(1978-), 男, 四川省西昌市人, 高级工程师, 主要研究方向为宽带频率合成器.

徐 伟(1981-), 男, 昆明市人, 高级工程师, 主要研究方向为 DDS 类频率合成器.