文章编号：2095-4980(2019)06-1118-05

一种新颖分段曲率补偿的带隙基准设计

程伟杰，曾以成，邓　庭

(湘潭大学 微电子科学与工程系，湖南 湘潭 411105)

摘　要：基于0.5 μm CMOS工艺，设计了一种采用新颖分段曲率补偿技术的低温漂带隙基准源，利用2种不同的电流补偿结构，分别在中温和高温阶段引入正温度系数补偿电流，使得基准电压的温度特性曲线在中温和高温阶段各产生2个新的极值点，与一般的分段曲率补偿带隙基准相比，提高了补偿效率。利用Cadence软件对电路进行设计与仿真，仿真结果表明，在−40~190 ℃温度范围内，输入电压为5 V时，输出基准电压为1.231 V，温漂系数为0.885 ppm/℃，低频时电源抑制比(PSRR)为−75~−109 dB。

关键词：带隙基准电压源；温度系数；曲率补偿；电源抑制比

中图分类号：TN527　　**文献标志码：**A　　**doi：**10.11805/TKYDA201906.1118

A novel segmented curvature compensation bandgap reference design

CHENG Weijie，ZENG Yicheng，DENG Ting

(Department of Microelectronics Science and Engineering，Xiangtan University，Xiangtan Hunan 411105，China)

Abstract：Based on the 0.5 μm CMOS process, a low-temperature drift bandgap reference source with novel segmentation curvature compensation technology is designed. Two different current compensation structures are adopted to introduce positive temperature coefficient compensation currents in the middle and high temperature phases respectively, so that the temperature characteristic curve of the reference voltage generates two new extreme points in the middle temperature and high temperature phases. Compared with the traditional segmented curvature compensation bandgap reference, the compensation efficiency is improved. The circuit is designed and simulated by Cadence. The simulation results show that when the input voltage is 5 V in −40−190 °C, the output reference voltage is 1.231 V, the temperature drift coefficient is 0.885 ppm/°C, and the Power Supply Rejection Ratio(PSRR) is −75−109 dB at low frequency.

Keywords：bandgap reference voltage source；temperature coefficient；curvature compensation；Power Supply Rejection Ratio

带隙基准电压源是模拟芯片不可缺少的重要组成模块之一，为电路系统中的其他模块单元提供与温度、工艺、电源无关的基准电压，其精确度和温度特性直接影响整个系统的精确度和性能。采用一阶补偿方法的传统带隙基准源，其温度特性受三极管电压 U_{BE} 非线性的影响，温度系数一般在十几甚至几十 ppm/℃，已无法满足现有高精确度电路设计的要求[1-3]。为了改善基准电压的温度特性，目前已提出的曲率补偿方法有：采用不同温度系数电阻补偿[4]、指数温度补偿[5]、二阶温度补偿[6]、分段温度补偿[7-9]等。采用不同温度系数电阻补偿的补偿电路较简单，但其性能过于依赖电阻的温度特性，受工艺限制较大；指数温度补偿可以得到较高的电源抑制比，但电路功耗较高，输出电压精确度不高；二阶温度补偿电路可以消除温度系数中的二阶项影响，温漂较小，但电路结构复杂，占用芯片面积也很大。文献[3]提到的是目前典型的分段曲率补偿，在电路中，它利用 2 种不同的曲率补偿支路，在高温和低温时对基准源的特性曲线进行曲率校正，但不足的是每个补偿支路的引入只能使温度曲线产生一个新极值点，即在高温阶段和低温阶段各产生一个新极值点，补偿效率不够高，且电路较复杂。因此本文针对这种典型的分段曲率补偿带隙基准源，设计了一种新颖分段曲率补偿带隙基准源，电路利用 2 个补偿支路，在中温和高温阶段引入正温度系数补偿电流，目的是使基准电压的温度特性曲线在中温和高温阶段各能够产生 2 个新的极值点，即一共产生 4 个新极值点，温漂曲线更为平坦，使补偿效率得到提高，从而基准电压能够在更宽的温度范围内具有较低的温漂系数。

收稿日期：2018-08-06；**修回日期：**2018-10-28

1　传统带隙基准电路

图 1 所示是典型的传统带隙基准电路图，电路由运算放大器 OP、PMOS 管(M1,M2 与 M3)、PNP 管(Q1,Q2,Q3)以及电阻(R_1,R_2)构成。

带隙基准核心电路的工作原理是利用 2 个具有相反温度系数的电压量(热电压 U_T 具有正温度特性，双极型晶体管的基极与发射极电位之差 U_{BE} 具有负温度特性)以适当的权重相加，得到一个近似与温度无关的电压输出。电路工作时运算放大器处于深度负反馈，这样会强制使 A,B 两点的电压近似相等，从而可得：

$$U_{BE2} = I_1 R_1 + U_{BE1} \tag{1}$$

式中：I_1 是正温度系数电流；U_{BE1},U_{BE2} 分别是 Q1,Q2 基极–发射极的电压[10]。根据双极型晶体管的集电极电流与基极–发射极电压的关系，U_{BE} 可表示为：

$$U_{BE} = U_T \ln\left(\frac{I_C}{I_S}\right) \tag{2}$$

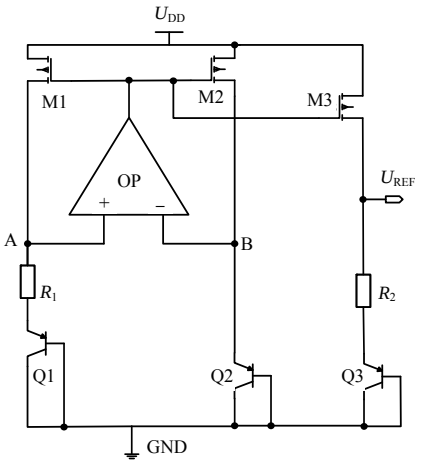


Fig.1 Traditional bandgap reference circuit diagram
图 1 传统带隙基准电路图

式中：I_C 为集电极电流；I_S 为饱和电流；U_T 为热电压，是正温度系数电压[10]。

联合式(1)、式(2)，可推导出 R_1 上流过的电流 I_1 为：

$$I_1 = \frac{U_{BE2} - U_{BE1}}{R_1} = \frac{U_T \ln N}{R_1} \tag{3}$$

式中 N 为 Q2 与 Q1 的发射极面积之比。

最后得到带隙基准电压源的输出基准电压为：

$$U_{REF} = \frac{R_2 U_T \ln N}{R_1} + U_{BE3} \tag{4}$$

从上式可知，通过适当调节 R_2 与 R_1 的比值，可使基准电压在某一温度点达到零温度系数，但基准电压在其他温度下的温度系数并不为零，同时基准电压的稳定性受温度变化影响较大，所以为了得到精确度更高，温漂更小的基准电压，需要对其进行温度补偿。

2　新型分段补偿带隙基准源

图 2 为新型的分段补偿带隙基准源电路，分为 A、B 两部分，A 部分是传统带隙基准源，仿真后的基准电压温度特性曲线开口向下。将电路正常工作时的温度范围划分为低温段 T_1~T_2、中温段 T_2~T_3,T_3~T_4 和高温段 T_4~T_5,T_5~T_6 这 3 个部分，电路在中温和高温阶段工作时通过注入补偿电流，对温度特性曲线进行曲率校正。B 部分是曲率补偿电路，分为 2 个补偿支路：支路 1 和支路 2，每个支路均可以产生一个补偿电流。

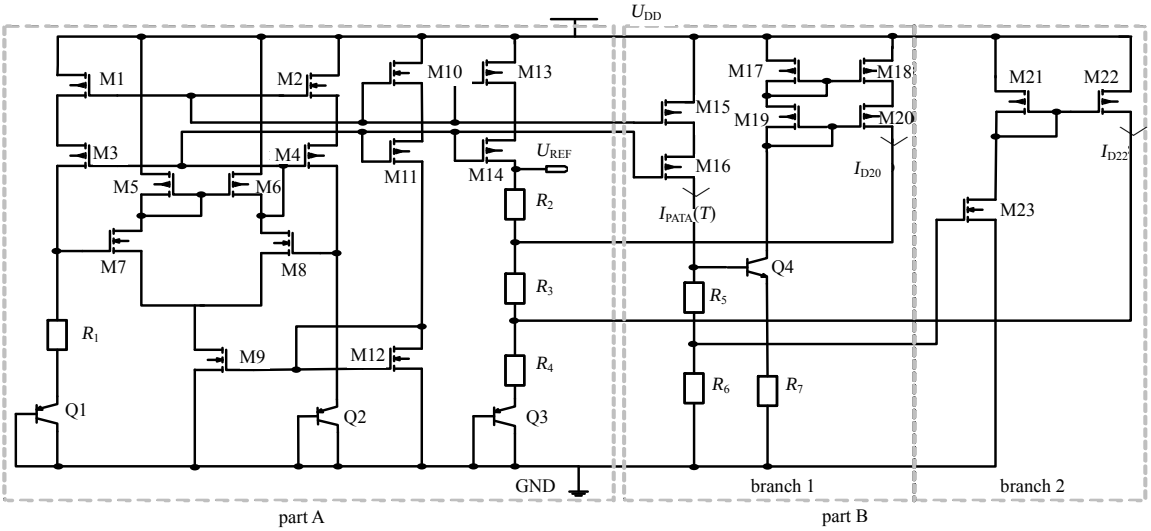


Fig.2 Novel segmentation compensation bandgap reference source circuit
图 2 新型的分段补偿带隙基准源电路

支路 1 由 M15~M20,R_5~R_7,Q4 组成，低温阶段时，因支路 1 不导通，不起补偿作用。低温阶段时的基准电压为：

$$U_{\mathrm{REF1}}=\frac{U_{\mathrm{T}}\ln N}{R_1}(R_2+R_3+R_4) \tag{5}$$

中温阶段时，随着温度升高，$I_{\mathrm{PTAT}}(T)$增大，U_{BE4} 减小，使得(R_5+R_6)上的电压也随着温度升高而增大，当它增大到高于 Q4 开启电压时，支路 1 导通，M20 漏极流过与温度成正相关的电流 I_{D20}，可以表示为：

$$I_{\mathrm{D20}}=\frac{I_{\mathrm{PATA}}(T)(R_5+R_6)-U_{\mathrm{BE4}}(T)}{R_7}\times\frac{\beta}{1+\beta}\times\frac{K_{20}}{K_{19}} \tag{6}$$

式中：$I_{\mathrm{PATA}}(T)$为流过 M16 漏端的电流；$U_{\mathrm{BE4}}(T)$为 Q4 基极与发射极电位的差值；K_{19} 为 M19 的宽长比；K_{20} 为 M20 的宽长比；β 为电流放大系数。

在中温阶段，补偿前的基准电压的表达式与低温阶段一致，记补偿前的基准电压为 U_{REFX}，它随温度升高而减小，且下降的速率随温度升高而增大。在中温阶段的 T_2~T_3 温度区间，当温度较低时支路 1 不导通，M20 漏端无电流输出，故输出基准电压随温度升高而下降：当温度升高至支路 1 刚导通时，U_{REFX}下降速率较低，补偿电流 I_{D20}的补偿能力足以改变 U_{REFX}的下降趋势，输出基准电压下降到一定值后会开始升高；当温度继续升高，U_{REFX}下降速率增大，输出基准电压温度特性曲线向上弯曲的幅度会逐渐减小；当温度升高至 T_3 时，I_{D20}对 U_{REFX}的温度补偿刚好抵消了其随温度的变化趋势，温度特性曲线的曲率变为零，在中温阶段的 T_3~T_4 温度区间，U_{REFX} 下降速率较大，I_{D20}对 U_{REFX}的拉高能力不足以使温度特性曲线继续向上弯曲，输出基准电压会随温度升高又开始下降，因此补偿 I_{D20}后温度特性曲线在中温阶段产生了 2 个新的极值点，在中温阶段的输出基准电压为：

$$U_{\mathrm{REF2}}=U_{\mathrm{REF1}}+I_{\mathrm{D20}}(R_3+R_4) \tag{7}$$

式中：U_{REF2}为只补偿 I_{D20}后中高温阶段的输出基准电压；U_{REF1}为补偿前的基准电压。

支路 2 由 M21~M23,R_6组成，其中 M21,M22 构成电流镜结构。低温和中温阶段时 M23 处于截止状态，支路 2 对整个电路并无影响。在高温阶段，随着温度的升高，R_6两端的电压会逐渐增大，R_6两端的电压等于 M23 栅源两端的电压，它随温度升高而增大到一定值时，M23 开始工作，漏极流过与温度成正相关的电流 I_{D23}，它通过 M21,M22 构成的电流镜结构注入到输出端电阻 R_4上，对基准电压源进行电流注入补偿，记高温阶段补偿前的基准电压为 U_{REFX}。在 T_4~T_5 温度区间，当温度较低时 M23 处于截止状态，I_{D20}对 U_{REFX}的拉高作用不够，输出基准电压会随温度升高下降；而当 M23 导通后，由于补偿支路对基准电压源同时注入补偿电流 I_{D22}和 I_{D20}，对 U_{REFX}的补偿能力变强，输出基准电压下降到一定值后会开始增大，温度特性曲线向上弯曲；当温度为 T_5时，I_{D22}和 I_{D20}对 U_{REFX}的温度补偿完全抵消了电压随温度的变化趋势，在 T_5~T_6 温度区间，U_{REFX}下降速率较大，I_{D22}和 I_{D20}对 U_{REFX}的拉高能力不足以使温度特性曲线继续向上弯曲，输出基准电压会随温度升高又开始下降，在高温阶段也形成了 2 个新的极值点，温度特性曲线变得更平坦，减小了其在高温阶段的温漂。在高温阶段的基准电压为：

$$U_{\mathrm{REF3}}=U_{\mathrm{REF2}}+I_{\mathrm{D22}}R_4 \tag{8}$$

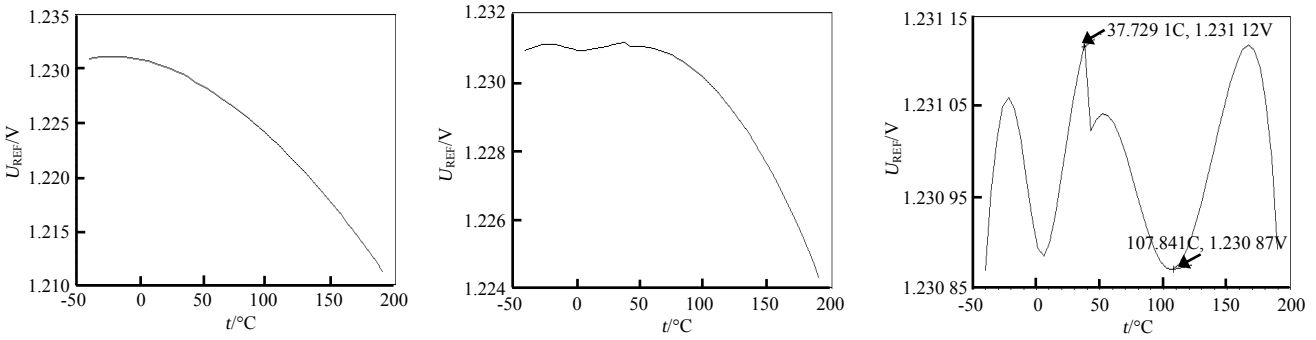
式中：I_{D22}为流过 M22 漏端的电流；U_{REF3}为补偿 I_{D20}和 I_{D22}后高温阶段的基准电压。

3 仿真结果及分析

采用 0.5 μm CMOS 工艺设计电路，利用 Spectre 对电路进行前仿真，输出电压随温度的变化曲线如图 3 所示，图 3 中的(a)~(c)分别是补偿前输出电压随温度的变化图、只补偿 I_{D20}后输出电压随温度的变化图、同时补偿 I_{D20}与 I_{D22}后输出电压随温度的变化图。通过分别比较图(a)与图(b)，图(b)与图(c)可知，注入 I_{D20}后产生了 2 个新的极值点，注入 I_{D22}后也产生了 2 个新的极值点，即补偿 I_{D20}与 I_{D22}后一共产生了 4 个新的极值点。另外从图(c)也可以看出，在−40~190 ℃的工作温度范围内，输出的 U_{REF}最大值为 1.231 12 V，最小值为 1.230 87 V，两者电压之差仅为 0.25 mV，通过计算工具计算后得出电路的温度系数 0.885 ppm/℃。

本文设计的带隙基准源电路采用了共源共栅结构，该结构具有很高的输出阻抗，输出结点电压变化对共栅器件源端的电压变化影响很小，所以在某种意义上可以屏蔽电源电压的噪声干扰，达到提高电源抑制比的目的[11-13]。当供电电压 U_{DD}为 5 V，温度为 27 ℃时，基准源电路的电源抑制比(PSRR)仿真结果如图 4 所示，该电路低频段时的 PSRR 为−75~−109 dB，抑制电源波动能力较优。

准电压随电源电压 U_{DD}变化的函数关系如图 5 所示，表明当输入电压从 0 V 变化到 5 V 时，基准源可正常工作的最小电压为 4.2 V；输入电压在 4.2~5 V 时，基准源输出电压为 1.231 V。



(a) before curvature compensation　(b) after introducing the compensation current I_{D20}　(c) after introducing the compensation currents I_{D20} and I_{D22}

Fig.3 Temperature characteristic curves of the reference voltage
图 3 带隙基准电压的温度变化曲线

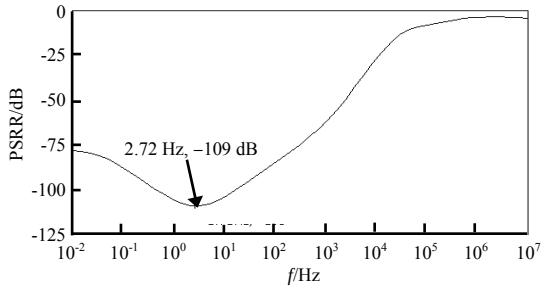


Fig.4 PSRR of the reference voltage
图 4 基准电压的电源抑制比

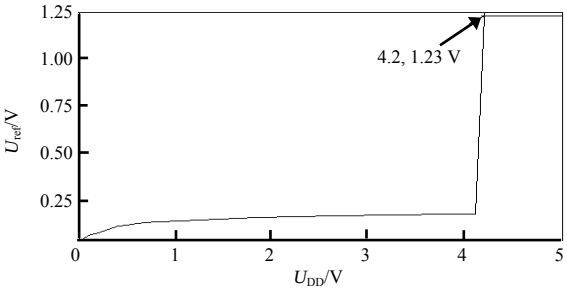


Fig.5 U_{REF} as a function of U_{DD}
图 5 U_{REF} 随 U_{DD} 变化的函数关系

表 1 为本文和引用文献[1,3,8,14]带隙基准源电路仿真结果的比较，可以看出，本文提出的基准源在温漂系数和 PSRR 指标上都优于引用文献，在工作温度范围上具有明显优势。

表 1 本文与引用文献带隙基准源电路仿真结果比较

Table1 Comparison of the simulation results of the bandgap reference source circuit in this paper and the cited literature

parameters	literature [1]	literature [3]	literature [8]	literature [12]	this paper
temperature coefficient/(10^{-6}·℃$^{-1}$)	0.94	2.5	-0.70	-1.00	-1.30
temperature range/℃	−40−125	−40−125	−40−125	−20−140	−40−190
PSRR/dB	−63.67	−67.00	−78.70	−60.00	<−109.00
process/μm	CMOS 0.18 μm	CMOS 0.35 μm	CMOS 0.18 μm	CMOS 0.18 μm	CMOS 0.5 μm

4　结论

设计了一款低温漂、高电源抑制比带隙基准源，电路使用新颖的分段曲率补偿技术，利用 2 种温度系数的补偿电流，分别在不同温度区间对基准电压进行补偿，使得基准电压的温度特性曲线产生 4 个新的极值点，与一般的分段曲率补偿带隙基准相比，补偿效率更高，达到了在更宽的温度范围下具有较低温漂系数的目的[15]。利用 Cadence 软件对电路进行设计与前仿真，仿真结果表明，基准源可正常工作的最小电压为 4.2 V，在−40~190 ℃的温度范围内，输入电压为 5 V 时，输出基准电压为 1.231 V，温漂系数为 0.885 ppm/℃，电路在低频工作时，电源抑制比为−75~−109 dB，电路整体性能较优，适用于低温漂应用。

参考文献：

[1] 顾宇晴,李婷,王小力. 一种带分段曲率补偿的带隙基准电压源[J]. 微电子学, 2017,47(1):26−29. (GU Yuqing,LI Ting, WANG Xiaoli. A bandgap reference voltage source with piecewise curvature compensation[J]. Microelectronics, 2017,47(1): 26−29.)

[2] 秦晋豫,吕坚,周云,等. 一种具有分段曲率补偿的带隙基准电路[J]. 微处理机, 2018,39(2):23−26. (QIN Jinyu,LYU Jian, ZHOU Yun,et al. A bandgap reference circuit with piecewise curvature compensation[J]. Microprocessor, 2018,39(2): 23−26.)

[3] 张献中,张涛. 一种三阶曲率补偿带隙基准电压源的设计[J]. 武汉科技大学学报, 2015,38(1):67−71. (ZHANG Xianzhong,ZHANG Tao. A bandgap voltage reference with third-order curvature compensation[J]. Journal of Wuhan

University of Science and Technology, 2015,38(1):67-71.)

[4] 张宗航,赵毅强,耿俊峰. 一种二阶曲率补偿带隙基准电压源[J]. 微电子学与计算机, 2012,29(5):15-19. (ZHANG Zonghang,ZHAO Yiqiang,GENG Junfeng. A second-order curvature compensation bandgap reference voltage source[J]. Microelectronics & Computer, 2012,29(5):15-19.)

[5] 赵国华,高云,鲍钰文. 一种指数曲率补偿 CMOS 带隙基准源的设计[J]. 湖北大学学报(自然科学版), 2013,35(2):160-163. (ZHAO Guohua,GAO Yun,BAO Yuwen. Design of an exponential curvature compensation CMOS bandgap reference source[J]. Journal of Hubei University(Natural Science), 2013,35(2):160-163.)

[6] 张静,张传武,陈向东,等. 一种二阶温度补偿的 CMOS 带隙基准电路[J]. 微型机与应用, 2013,32(13):24-26. (ZHANG Jing,ZHANG Chuanwu,CHEN Xiangdong,et al. A second-order temperature compensated CMOS bandgap reference circuit[J]. Microcomputer & Applications, 2013,32(13):24-26.)

[7] 李睿,冯全源. 一种分段曲率补偿带隙基准源设计[J]. 电子元件与材料, 2015,34(6):57-60. (LI Rui,FENG Quanyuan. Design of a segmented curvature compensation bandgap reference source[J]. Electronic Components & Materials, 2015, 34(6):57-60.)

[8] 白宇欣,李燕楠. 分段曲率补偿带隙基准的设计[J]. 电子科技, 2017,30(12):28-30. (BAI Yuxin,LI Yannan. Design of segmented curvature compensation bandgap reference[J]. Electronic Technology, 2017,30(12):28-30.)

[9] 邓庭,曾以成,夏俊雅,等. 高性能分段线性补偿 CMOS 带隙基准电压源设计[J]. 电子元件与材料, 2018,37(3):73-77. (DENG Ting,ZENG Yicheng,XIA Junya,et al. Design of high performance piecewise linear compensation CMOS bandgap reference voltage source[J]. Electronic Components & Materials, 2018,37(3):73-77.)

[10] 夏俊雅,曾以成,崔晶晶. 高阶曲率补偿低温漂系数带隙基准电压源设计[J]. 电子元件与材料, 2017,36(6):90-94. (XIA Junya,ZENG Yicheng,CUI Jingjing. Design of high-order curvature compensation low-temperature drift coefficient bandgap reference voltage source[J]. Electronic Components & Materials, 2017,36(6):90-94.)

[11] 崔晶晶,曾以成,夏俊雅. 低温漂高 PSRR 的二阶补偿带隙基准源设计[J]. 太赫兹科学与电子信息学报, 2018,16(3):565-569. (CUI Jingjing,ZENG Yicheng,XIA Junya. Design of second-order compensation bandgap reference source for low-temperature drift PSRR[J]. Journal of Terahertz Science and Electronics Information Technology, 2018,16(3):565-569.)

[12] HANHART M,WUNDERLICH R,HEINEN S. A 1.2 V bandgap reference with an additional 29.6 ppm/°C temperature stable output current[C]// 2017 13th Conference on Ph. D. Research in Microelectronics and Electronics(PRIME). Giardini Naxos, Italy:IEEE, 2017:269-272.

[13] LYU Jian,WEI Linhai,SIMON S A. A new curvature-compensated, high-PSRR CMOS bandgap reference[J]. Analog Integrated Circuits and Signal Processing, 2015,82(3):675-682.

[14] MARTINEZ-NIETO A,SANZ-PASCUAL M T,ROSALES-QUINTERO P,et al. A bandgap voltage reference in 0.18 μm CMOS technology[C]// 56th International Midwest Symposium on Circuits and Systems. Columbus,OH,USA:IEEE, 2013:97-100.

[15] REN Mingyuan,ZHAO Enming. A bandgap reference with temperature coefficient of 13.2 ppm/°C[J]. Advanced Materials Research, 2014,3265(981):66-69.

作者简介：

程伟杰(1993-)，男，武汉市人，在读硕士研究生，主要研究方向为 LED 驱动电路研究与设计.email:weijiecheng0527@163.com.

曾以成(1962-)，男，湖南省涟源市人，教授，博士生导师，主要研究方向为混沌微弱信号检测、LED 驱动电路研究与设计.

邓　庭(1991-)，男，湖北省邵阳市人，在读硕士研究生，主要研究方向为 LED 驱动电路研究与设计.