

文章编号: 2095-4980(2022)05-0506-07

TSV 结构对环形物质波波导的影响

罗小嘉^{a,b}, 杨丽君^{a,b}, 罗俊杰^{a,b}

(中国工程物理研究院 a. 电子工程研究所; b. 微系统与太赫兹研究中心, 四川 成都 610200)

摘 要: 由于需要外部电源的接入, 传统芯片上的环形结构的物质波波导无法形成完全封闭的环形结构, 其产生的环形磁阱存在天然缺陷, 阻碍了对冷原子的有效操控。利用硅通孔(TSV)技术能够在垂直于原子芯片表面方向接入导线, 有望降低接入导线对环形磁阱的影响。本文通过有限元方法对基于 TSV 技术的环形原子物质波波导进行仿真研究, 对导线加载电流时的磁场进行仿真分析, 并系统研究了 TSV 横截面形状、通孔深度、通孔间隙等因素对环形导线所产生磁阱的影响。最终结合仿真结果, 设计一种在加工工艺上切实可行的基于 TSV 结构的环形波导原子芯片。

关键词: 环形物质波波导; 原子芯片; 磁阱; 硅通孔

中图分类号: TN256

文献标志码: A

doi: 10.11805/TKYDA2020055

Effect of TSV structure on ring matter wave guide

LUO Xiaojia^{a,b}, YANG Lijun^{a,b}, LUO Junjie^{a,b}

(a.Institute of Electronic Engineering, China Academy of Engineering Physics; b.Microsystem and Terahertz Research Center, Chengdu Sichuan 610200, China)

Abstract: Due to the need for external power supply, the conventional matter wave guide on chip with the ring structure cannot form a perfectly closed ring. The defects naturally exist in the generated ring magnetic trap, which hinders the effective manipulation of cold atom. Using Through-Silicon Via(TSV) technology could insert wires perpendicular to the surface of the atom chip, potentially reducing the impact of the inserted wires on the ring magnetic trap. Here a ring atomic matter wave guide based on TSV technology is modeled via finite element method. The magnetic fields produced by the wires with various loading current are analyzed. The effects of the cross-sectional shape, the depth, and the gap of the TSV on the magnetic trap produced by the ring wire are systematically studied. Finally, combined with the simulation results, a ring waveguide atomic chip based on TSV structure that is feasible in processing technology is designed.

Keywords: ring matter wave guide; atom chip; magnetic trap; Through-Silicon Via

惯性传感器的精确度不足, 长期漂移严重, 是目前高精度、全自主战略级惯性导航系统面临的技术瓶颈。利用原子的波动性, 可以实现基于萨格纳克效应(Sagnac Effect)的冷原子干涉型陀螺仪^[1-2], 理论预测其最高精确度比目前常用的光学陀螺及微机电系统(Micro-Electro Mechanical Systems, MEMS)陀螺仪高出几个数量级, 被国际上认为是“终极惯性导航技术”。目前的冷原子干涉型陀螺仪仍是空间型的系统, 尺寸、质量较大, 不便于在对体积等有苛刻要求的环境中使用。因此, 发展集成化的冷原子干涉型惯性传感系统甚至冷原子惯性传感微系统成为小型化高精度量子干涉陀螺仪发展的必然趋势^[3-4]。随着微系统技术及微纳制备工艺的快速发展, 利用原子芯片等技术可以有效地缩减系统的几何尺寸和质量, 使得开发集成化、微型化冷原子干涉陀螺仪变得可能^[5-6], 其构想图如图 1 所示。原子芯片是利用磁阱等方式加载、约束和导引原子的载体, 也是系统最核心部件之一。通过对原子芯片上的环形波导结构加载电流, 能够产生闭合的环形波导, 从而实现芯片上的原子操控^[7-8]。但在实际制备过程中, 由于环形波导必须有外接电路接入对其进行供电, 在电流接入位置环形导线会存在缺口。在加载直流电流时, 所形成的磁波导就会在缺口位置产生起伏, 从而影响冷原子在波导的平滑运动。

利用阿基米德螺旋线结构可以实现闭合的均匀磁波导环形回路^[9-10], 但需要较为复杂的电流调制。采用 TSV 技术制备原子芯片, 将平行的导线改为垂直于表面的导线, 能有效地降低接入导线产生的磁场对表面导线产生的磁场

收稿日期: 2020-02-13; 修回日期: 2020-08-13

的影响, 同时还能避免采取复杂的控制电路^[11], 是实际中设计和制备原子芯片的有效方法。但目前限于TSV制备工艺依然存在着一定难度, 对于高深宽比、异形孔的微孔实孔填充实现较为困难^[12-15]。基于TSV技术的原子芯片结构设计还缺乏理论上的指导, TSV的孔深、孔间距、孔型对磁阱的影响缺乏用以评估环形波导质量的定量分析。

针对上述问题, 本文利用Comsol有限元仿真工具对TSV的环形波导结构的物质波波导进行了建模仿真, 研究了原子物质波波导加载工作电流时所产生的环形磁波导形貌以及磁阱结构, 以及缺口处的起伏状态, 并系统探讨了下表面接入导线、TSV间隙、通孔的形状对上表面环形波导的影响。本文的结果为设计满足实验需求的TSV结构环形波导原子芯片提供了重要的理论依据。

1 模型建立

现有的测量条件很难直接对原子物质波波导产生的磁场进行测量, 往往必须通过加载冷原子间接观测才能实现。在此情况下, 利用Comsol有限元仿真技术可以有效地分析波导所产生的磁阱形貌, 为判断原子物质波波导是否满足冷原子加载的需求提供重要的理论依据。本文中研究的是四环结构的波导, 相较于传统三环结构, 实验上可选择在不同的导线加载电流来改变磁阱的空间位置, 更具灵活性。

如图2所示四环结构, 每个环高 $10\text{ }\mu\text{m}$, 宽 $90\text{ }\mu\text{m}$, 最内侧圆环内半径 $55\text{ }\mu\text{m}$, 各环之间间距 $10\text{ }\mu\text{m}$ 。对于导线间隙 a 的设计, 考虑到绝缘性的需求与电镀刻蚀工艺的难度, 间隙 a 定为 $5\text{ }\mu\text{m}$ 。连接四环与下端电极的为TSV孔, 孔径 $28\text{ }\mu\text{m}$, 间距 $3\text{ }\mu\text{m}$, 边缘与缺口边界相切, 孔深 l 对应Si衬底厚度。下表面每根导线通过一组(3根)传统圆柱形TSV导线连接到上面对应的圆环。采用Comsol中的AC/DC磁场模块, 添加无限元边界, 导线设置为Cu, 空间材料为空气, 网格超细化。所有模型求解的自由度数在 1×10^7 数量级。处理器为Intel(R) Xeon(R) CPU E5-2690 0 at 2.90 GHz, 总计使用16个内核, 消耗物理内存30.34 GB, 虚拟内存: 31.27 GB, 求解时间约10 min。

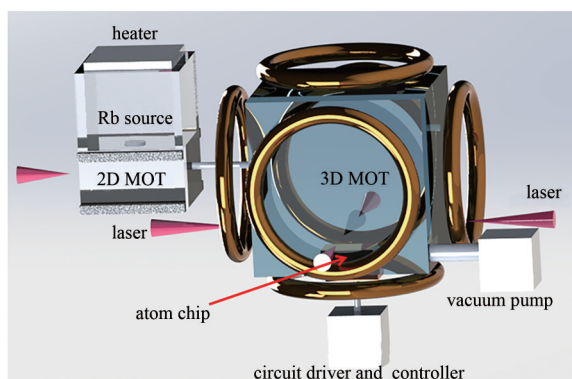


Fig.1 Schematic diagram of integrated cold atom interference inertial sensing system using atomic chip

图1 采用原子芯片的集成化的冷原子干涉型惯性传感系统结构示意图

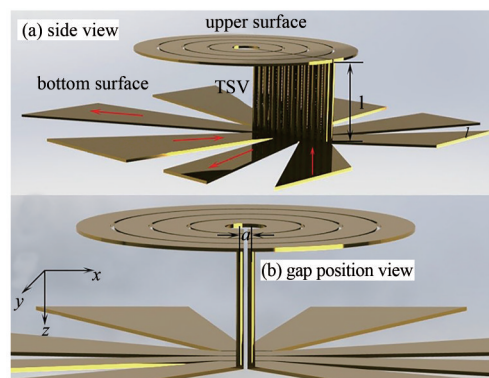


Fig.2 Schematic diagram of a ring guide atom chip based on TSV

图2 基于TSV结构的环形波导原子芯片示意图

2 仿真结果及分析

2.1 通孔深度对磁阱的影响

在恒稳电流情况下, 根据毕奥-萨伐尔定律, 磁场强度可表示为:

$$B(r) = \frac{\mu_0}{4\pi} I \int_c \frac{d\mathbf{l} \times \mathbf{r}'}{|\mathbf{r}'|^3} \quad (1)$$

对于垂直于微元导线 $d\mathbf{m}$ 的距离为 r 位置的磁场强度可表示为:

$$dB = \frac{\mu_0 I dm}{4\pi r^2} \quad (2)$$

为保证芯片上表面磁阱不被下表面磁导线磁场影响, 同时又考虑到TSV加工的难度, 必须将通孔的深度控制在合理的范围。基于式(1), 对一根宽 $90\text{ }\mu\text{m}$, 高 $10\text{ }\mu\text{m}$, 长 $1\text{ }000\text{ }\mu\text{m}$ 的导线进行仿真分析, 说明距离与磁场强度的关系。如图3所示, 导线载流 2 A , 模型外侧 $50\text{ }\mu\text{m}$ 被设定为无限元域, 按图3(a)中箭头方向, 取 $5\text{ }\mu\text{m}$ ~ $450\text{ }\mu\text{m}$ 距离的截线, 其对应的距离与磁通密度模绘制于图3(b)中。可以看出在 $400\text{ }\mu\text{m}$ 附近磁场随距离的变化已经趋于稳定, 为 0.001 T 。

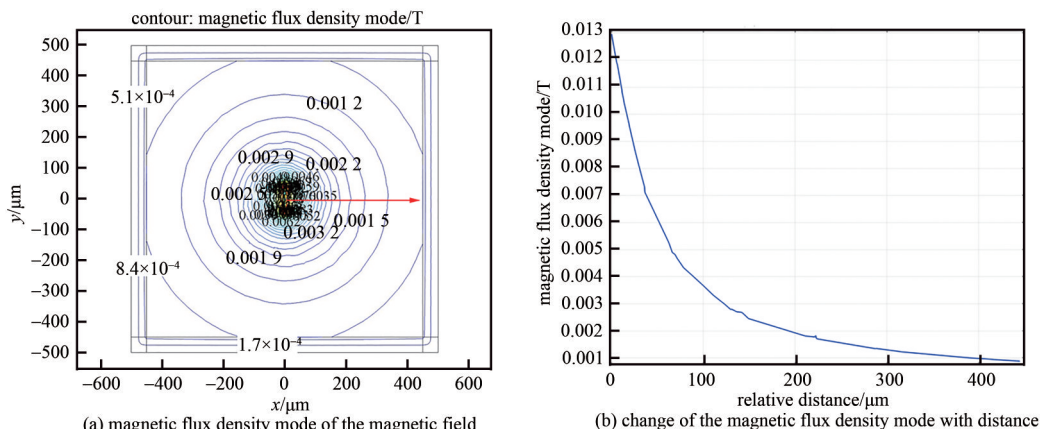


Fig.3 Magnetic flux density mode of the magnetic field generated by a single wire, and change of the magnetic flux density mode with distance as intercepted by the red arrow

图3 单根导线产生的磁场的磁通密度模,以及按箭头方向截取的磁通密度模随距离的变化

为了更直观地说明芯片厚度对物质波波导的影响,分别对 $l=200\ \mu\text{m}$ 与 $l=300\ \mu\text{m}$ 时实际结构进行仿真,电流加载方式如图2(a)箭头方向所示,数值为2 A。图4为接入电流后,芯片上方所产生的环形磁阱。由于TSV缺口处不连续,磁阱在缺口处必然存在一定的起伏。为了更好地对磁阱的结构进行分析,过环形中心,分别做图4中的两个截面,其中截面1过间隙 a 中心,截面2垂直于截面1,并将对应不同 l 的截面图绘制于图5中。

由于磁通密度模反映的是 x, y, z 三个方向上磁通量的总和,从磁波导截面可以直接看出,通孔深度 l 较小时($200\ \mu\text{m}$),表面磁波导受下层导线影响,磁阱结构显得相对杂乱。相比之下, $l=300\ \mu\text{m}$ 时,磁波导截面显得更为圆滑,层次也更为清晰。为了进一步对磁阱的结构进行分析,按图5(b)所示,在各个截面上,过磁阱中心取截线,范围为 $-400\sim 400\ \mu\text{m}$ 。值得注意的是,由于Comsol网格划分方式, $l=200\ \mu\text{m}$ 与 $l=300\ \mu\text{m}$ 时,磁波导的位置均处于 z 轴方向 $-80\sim -85\ \mu\text{m}$ 范围的位置,无确切值,取磁通密度模最小值位置绘制于图6中。

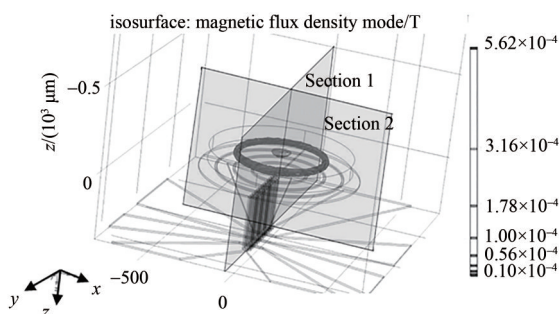


Fig.4 Toroidal magnetic trap on the upper surface of the chip
图4 芯片上表面的环形磁阱

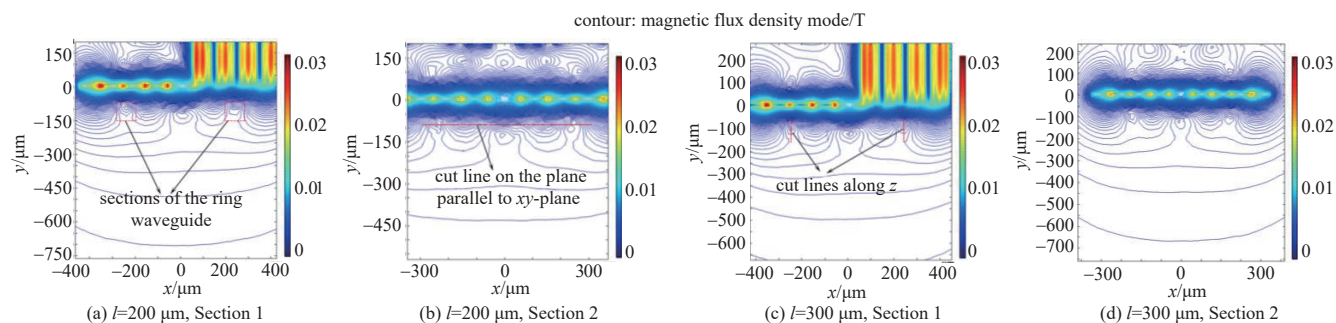


Fig.5 Contours of magnetic flux on the section

图5 截面上的磁通等值线

由图6可以看出,在截面2方向上,磁阱高度的一致性保持较好。而在存在间隙的截面1方向上,左右两端的最低点磁通密度模数值存在差异。这证明间隙对磁波导的均匀性有影响,下部分将对此进行具体分析。

进一步地,对磁波导沿 z 方向上的梯度进行分析。如图7所示,为对应图5(c)中截面1所示的TSV位置与非TSV位置沿 z 方向上截线的磁通密度模, z 轴范围 $-60\sim -120\ \mu\text{m}$ 。从图7可以看出在数据线形貌上,左右两边截线对应数据一致性较好(仅考虑磁阱在截面上的形状)。与此同时, $l=300\ \mu\text{m}$ 时,仿真结果所得到的磁通密度模最小值小于 $l=200\ \mu\text{m}$ 的结果。这也说明了下表面导线产生的磁场确实会对上表面产生的环形波导造成影响。为了减小这样的影响,TSV深度 l 要尽可能地大,在不考虑工艺难度的条件下,实际的制备过程中Si衬底要尽可能地厚。另一种解决方案是提高下表面导线的宽度,在相同的载流下,导线宽度越宽,根据式(1)可知在相同距离下,其产生的磁场强度越小。

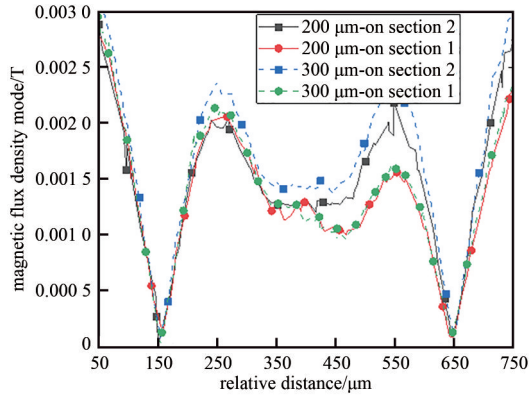


Fig.6 Magnetic flux density mode of the cut line on the plane parallel to the xy -plane in Fig.5 (b). The abscissa in this picture corresponding to $-350 \sim 350 \mu\text{m}$ of the mode
图6 图5(b)中平行于 xy 平面上截线位置的磁通密度模。图中横坐标对应模型位置 $-350 \sim 350 \mu\text{m}$

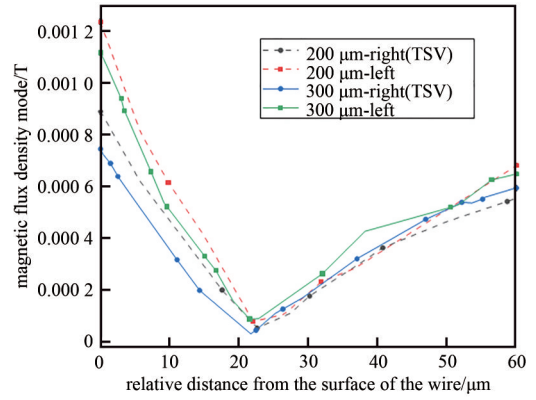


Fig.7 Magnetic flux density mode of the cut line along the z -axis section in Fig.5(c)
图7 图5(c)中沿 z 轴方向截线位置的磁通密度模

2.2 通孔间隙对波导结构的影响

由于环形导线存在缺口, 缺口处的磁阱(磁通密度模最小值位置)必然向缺口处移动, 如图8(a)所示。图8(b)中, 左边对应图5中所示的左边磁阱上的截线, TSV指TSV位置处的截线数据。间隙为 $5 \mu\text{m}$ 时, TSV位置与左边位置的最小值高度差距约为 $1 \mu\text{m}$ 。间隙为 $20 \mu\text{m}$ 时, TSV位置的最小值位置比左边位置低了约 $5 \mu\text{m}$, 且在靠近导线方向上(相对距离 $0 \sim 20 \mu\text{m}$ 范围), 磁通密度模的下降较为明显。

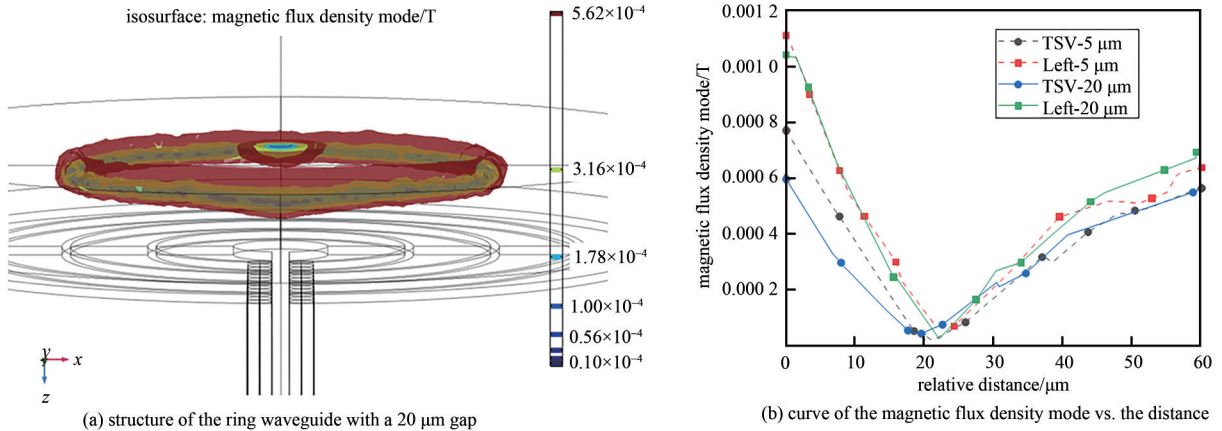


Fig.8 Structure of the ring waveguide with a $20 \mu\text{m}$ gap (a); the curve of the magnetic flux density mode vs. the distance along z -direction for the TSV position and the left position (corresponding to the position in the left box in Fig.5 (a) with a $5 \mu\text{m}$ gap and a $20 \mu\text{m}$ gap) (b)
图8 间隙为 $20 \mu\text{m}$ 时, 环形波导的结构(a); 间隙为 $5 \mu\text{m}$ 与间隙为 $20 \mu\text{m}$ 的TSV位置与左边位置(图5(a)中左边方框中对应的位置)在 z 方向的磁通密度模与距离关系曲线(b)

对于间隙处上方一点 P 处导线所产生的磁场强度可通过图9的模型进行简单估算。 r_1 为 P 点到通孔导线的距离, r_2 为 P 点到表面导线的距离, $\theta_1 \sim \theta_4$ 为相应位置的夹角。

根据式(1), $B_1 = \frac{\mu_0 I}{4\pi r_1} (\cos \theta_1 - \cos \theta_2)$ 为TSV导线在 P 点的磁场强度。导线长 $300 \mu\text{m}$, 近似认为 $r_1 = 2.5 \mu\text{m}$, P 点在环线上方 $r_2 = 80 \mu\text{m}$ 的位置。 $\cos \theta_1 - \cos \theta_2 \approx 0.000466$, 计算到小数点后6位。 $r_1 = 5 \mu\text{m}$ 时, $\cos \theta_1 - \cos \theta_2 \approx 0.001861$ 。 $B_2 = \frac{\mu_0 I}{4\pi r_2} (\cos \theta_3 - \cos \theta_4)$ 为表面导线在 P 点的磁场强度。表面导线作为有 $90 \mu\text{m}$ 宽度的环形导线, 其实际的计算较为复杂, 近似计算长 $100 \mu\text{m}$ 直导线在 P 点的场强, 此时 $r_2 = 80 \mu\text{m}$, $\cos \theta_3 - \cos \theta_4 \approx 0.7330535$ ($r_1 = 5 \mu\text{m}$), 0.757081 ($r_1 = 2.5 \mu\text{m}$), 间隙 a 对磁场强度影响已经体现在小数点后两

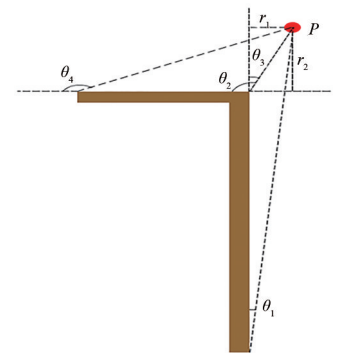


Fig.9 Position relationship between a point P and the conductor at TSV position
图9 TSV处点 P 与导线的位置关系

位。表面导线间隙 a 越小, TSV 导线对磁阱的影响越小, 表面导线所产生的磁场在磁阱处的衰减也越小。但导线间距太小容易引起短路, 且对实际制备芯片的工艺要求也越高。

2.3 通孔形状对电流分布的影响

最为理想的通孔设计是与导线同样截面的 TSV 结构, 这样即使在拐角处电流的分布也会相对均匀, 但实际上这样的通孔加工难度太高。为了设计的结构具有制备可行性, 设计了 3 个圆孔为一组的 TSV 通孔结构, 并通过仿真分析了单矩形、3 个矩形一组、3 个圆孔一组三类结构的电流分布、磁场分布。单矩形电流分布最为理想, 圆孔型与 3 个矩形一组的 TSV 结构均会在通孔间存在无电流区域, 并且在 TSV 与表面衔接的拐角处电流密度最大, 也是最易发热和熔断的点, 如图 10 所示。

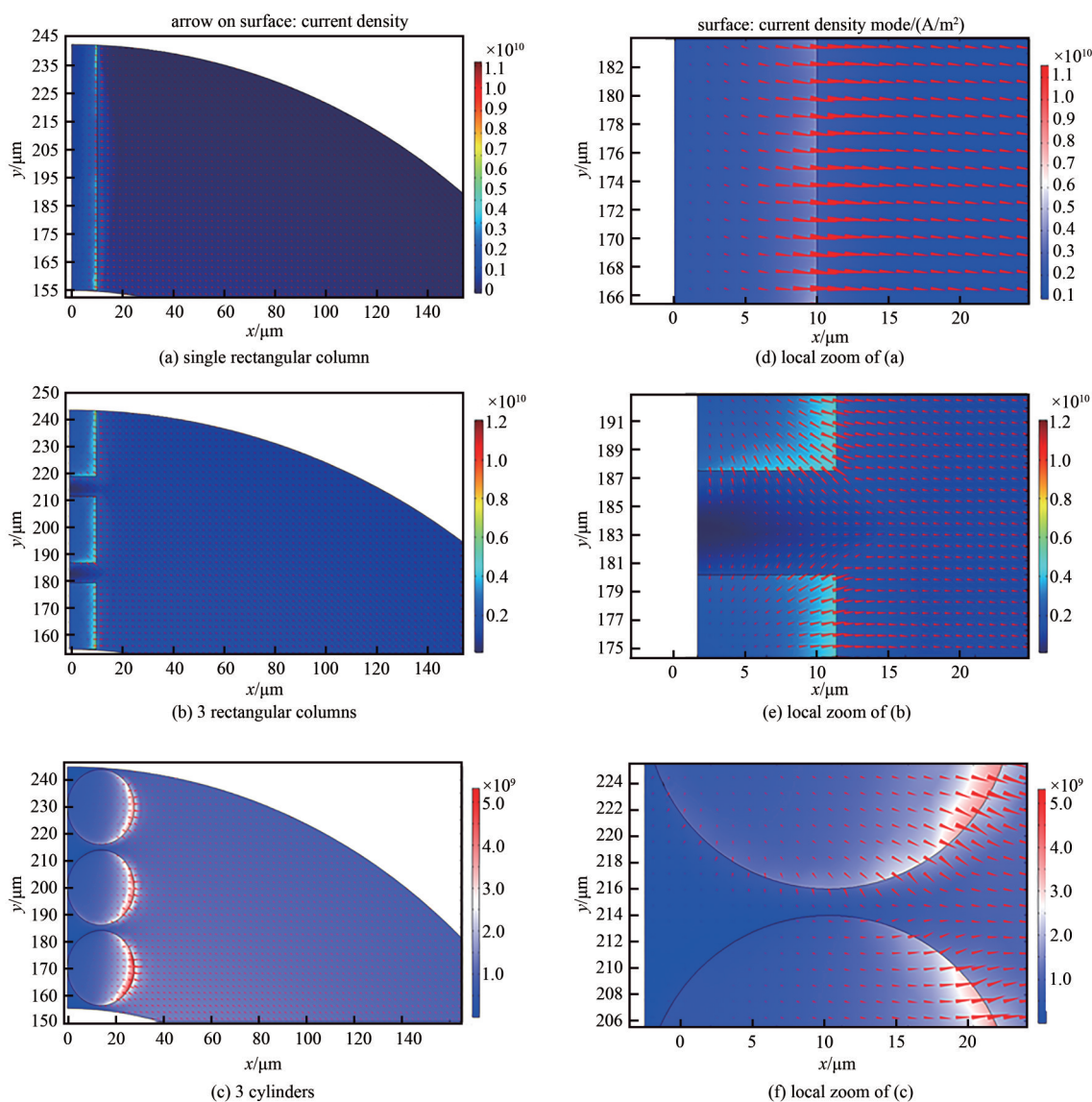


Fig.10 Current density distribution at the interface between TSV and upper surface conductor

图 10 TSV 与上表面导线衔接面的电流密度分布, (a) 单矩形导线; (b) 3 个一组矩形导线; (c) 3 个一组圆柱形导线。 (d)~(f) 为对应结构的局部放大

进一步, 对不同结构 TSV 通孔处 z 轴方向磁阱梯度进行分析, 对比发现, 矩形柱导线具有最大的磁场梯度, 而圆柱导线在最小值附近的梯度更为平缓。圆柱导线最小值与线圈表面距离如表 1 所示, 更为靠近芯片表面, 说明圆柱导线的磁阱结构确实在 TSV 处存在更为明显的下坠, 但与矩形柱导线相比也仅有 $0.623\ 65\ \mu\text{m}$ 的距离差。考虑到原子团体积通常约为数十微米, $0.6\ \mu\text{m}$ 的高度差距对原子团的影响有限。仿真结果表明, 圆柱导线在更容易加工的前提条件下, 其磁阱梯度、磁场强度满足冷原子实验需求。

表 1 三类不同 TSV 结构导线的磁通密度模最小值及其距线圈表面的相对位置

Table1 Minimum values of the magnetic flux density modes of the three coils with different TSV structures and their relative positions from the coil surface

parameter	rectangular column	3 rectangular columns	3 cylinders
minimum magnetic flux density mode value/T	$1.166\ 48\times10^{-5}$	$2.753\ 42\times10^{-5}$	$2.155\ 96\times10^{-5}$
relative position of the minimum magnetic flux density/ μm	21.690 04	21.669 46	21.066 39

3 结论

通过仿真分析，提出一种新的基于 TSV 的环形波导原子芯片构型。基于 TSV 技术的环形波导结构能有效降低原子物质波波导上表面缺口处的起伏(间隙 20 μm 时， z 方向起伏 $<5\ \mu\text{m}$)，为原子物质波波导制备提供了有效方案。基于仿真及理论分析，明确了硅通孔(TSV)结构的孔深、孔间距、孔形等因素对原子物质波导的影响。理想情况下，TSV 的孔深要尽可能地大，以减小下表面导线所产生的磁场对波导的影响，环形导线间隙 a 在满足 TSV 横截面积具有足够大的载流能力的前提条件下要尽可能地小，以减小 TSV 处磁阱向导向表面的下落。结合目前工艺成熟度，考虑到孔内导线载流能力以及实孔填充难度，孔深 300 μm 左右，孔间距 10 μm 左右，圆孔结构的 TSV 更具有可实施性。从仿真结果可以看出，波导具有良好的对称性，磁阱的形貌、数值在可以接受的范围内，能够实现冷原子的加载。随着工艺能力提升，可以进一步优化孔形，缩小孔间距，提高孔深，最终得到磁阱更为均匀、一致、平滑的环形波导原子物质波导。

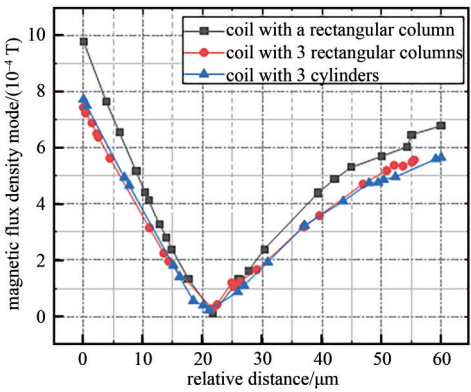


Fig.11 Variation of the magnetic flux density mode along z -direction with distance of different TSV structures at TSV position

图 11 不同 TSV 结构在 TSV 处的 z 方向磁通密度模随距离的变化

致谢：感谢中国工程物理研究院电子工程研究所微系统与太赫兹研究中心孙松副研究员的讨论。

参考文献：

[1] BERMAN P R. Atom interferometry[M]. San Diego,CA,USA:Academic Press, 1997.

[2] GUSTAVSON T L,BOUYER P,KASEVICH M A. Precision rotation measurements with an atom interferometer gyroscope[J]. Physical Review Letters, 1997,78(11):2046–2049.

[3] PANDEY S,MAS H,DROUGAKIS G,et al. Hypersonic Bose–Einstein condensates in accelerator rings[J]. Nature, 2019,570(7760):205–209.

[4] MOAN E R,HORNE R A,ARPORNTHIP T,et al. Quantum rotation sensing with dual Sagnac interferometers in an atom–optical waveguide[J/OL]. arXiv preprint arXiv:1907.05466, 2019.

[5] MARK K,OMER A,ZHOU S,et al. Fifteen years of cold matter on the atom chip:promise,realizations,and prospects[J]. Journal of Modern Optics, 2016,63(18):1840–1885.

[6] DU S,SQUIRES M B,IMAI Y,et al. Atom–chip Bose–Einstein condensation in a portable vacuum cell[J]. Physical Review A, 2004,70(5):053606-1–4.

[7] THYWISSEN J H,OLSHANII M,ZABOW G,et al. Microfabricated magnetic waveguides for neutral atoms[J]. The European Physical Journal D–Atomic,Molecular,Optical and Plasma Physics, 1999,7(3):361–367.

[8] ALZAR C L G. Stability analysis of a magnetic waveguide with self–generated offset field[J]. Physical Review A, 2018,97(3): 033405-1–5.

[9] JIANG Xiaojun,LI Xiaolin,ZHANG Haichao,et al. Smooth Archimedean–spiral ring waveguide for cold atomic gyroscope[J]. Chinese Optics Letters, 2016,14(7):070201-1–4.

[10] JIANG Xiaojun,LI Xiaolin,XU Xinping,et al. Archimedean–spiral–based microchip ring waveguide for cold atoms[J]. Chinese Physics Letters, 2015,32(2):020301-1–4.

[11] 程俊,张敬芳,许忻平,等. 基于垂直引线 and 调制电流的三线环形磁导引[J]. 物理学报, 2016,65(6):60302-1–9. (CHENG Jun, ZHANG Jingfang,XU Xinping,et al. Three wire toroidal magnetic guide based on the vertical leads and ac current modulation[J]. Acta Physica Sinica, 2016,65(6):060302-1–9.)

[12] 薛栋民. 应用于 TSV 互连的电镀填充工艺研究[D]. 武汉:华中科技大学, 2014. (XUE Dongming. Research on plating filling process applied to TSV interconnect[D]. Wuhan,China:Huazhong University of Science and Technology, 2014.)

- [13] ZERVAS M, TEMIZ Y, LEBLEBICI Y. Fabrication and characterization of wafer-level deep TSV arrays[C]// 2012 IEEE 62nd Electronic Components and Technology Conference. San Diego, CA, USA: IEEE, 2012: 1625–1630.
- [14] MIAO M, ZHU Y, JI M, et al. Bottom-up filling of Through Silicon Via(TSV) with parylene as sidewall protection layer[C]// 2009 11th Electronics Packaging Technology Conference. Singapore: IEEE, 2009: 442–446.
- [15] LIN N, MIAO J. Through-silicon via fabrication with pulse-reverse electroplating for high density nanoelectronics[C]// 2013 IEEE 5th International Nanoelectronics Conference(INEC). Singapore: IEEE, 2013: 381–384.

作者简介:

罗小嘉(1990-), 男, 成都市人, 博士, 助理研究员,
主要研究方向为量子传感 .email: 332429243@qq.com.

杨丽君(1988-), 女, 四川省德阳市人, 博士, 助理研究员, 主要研究方向为量子传感.

罗俊杰(1993-), 男, 成都市人, 硕士, 研究实习
员, 主要研究方向为量子传感.

(上接第 485 页)

- [16] 刘泽显, 刘红卫, 何川美. 基于新的 Hessian 近似矩阵的稀疏重构算法[J]. 数学的实践与认识, 2019, 49(13): 167–178. (LIU Zexian, LIU Hongwei, HE Chuanmei. The sparse reconstruction algorithm based on a new scalar approximation to the Hessian matrix[J]. Mathematics in Practice and Theory, 2019, 49(13): 167–178.)
- [17] 冯文斌, 刘宝华. 改进的 SIFT 算法图像匹配研究[J]. 计算机工程与应用, 2018, 54(3): 200–205, 232. (FENG Wenbin, LIU Baohua. Research on image matching based on improved SIFT algorithm[J]. Computer Engineering and Applications, 2018, 54(3): 200–205, 232.)
- [18] 范启弘, 王正勇, 何小海, 等. 基于 ORB 算法的多聚焦岩屑图像快速配准[J]. 太赫兹科学与电子信息学报, 2015, 13(3): 491–496. (FAN Qihong, WANG Zhengyong, HE Xiaohai, et al. Multi-focus rock debris image rapid registration based on ORB algorithm[J]. Journal of Terahertz Science and Electronic Information Technology, 2015, 13(3): 491–496.) doi:10.11805/TKYDA201503.0491.
- [19] 陈婵, 管启, 朱鸣镝. 基于改进 BRISK 算法的图像特征提取方法研究[J]. 智能计算机与应用, 2020, 10(2): 174–179. (CHEN Chan, GUAN Qi, ZHU Mingdi. Research on image feature extraction method based on improved BRISK algorithm[J]. Intelligent Computer and Applications, 2020, 10(2): 174–179.)
- [20] 杨轩. 基于块匹配的医学图像去噪方法研究[D]. 北京: 北京理工大学, 2016. (YANG Xuan. Medical image denoising based block matching[D]. Beijing: Beijing Institute of Technology, 2016.)

作者简介:

蒋子贤(1996-), 男, 南京市人, 在读硕士研究生, 主要研究方向为计算机视觉、图像匹配 .email: 13222039187@163.com.