

文章编号: 2095-4980(2023)11-1351-07

复杂电磁环境下的 T/R 组件设计

徐 健, 肖秋枫, 陈永其

(中国电子科技集团有限公司 第三十六研究所, 浙江 嘉兴 314033)

摘 要: 为使高频高速大功率收发(T/R)组件在复杂电磁环境下可靠稳定工作, 本文对组件的开关控制、组件电源与地、组件布局与屏蔽等进行分析, 提出了注意要点, 并给出了设计方法。在 T/R 组件开关控制设计中, 通过一对延迟与共轭延迟电路保证收发时间长于驱动开关时间, 解决共模干扰问题; 通过脉宽检测及最高切换速度约束, 解决差模干扰问题; 在组件电源与地的分析中, 着重强调了接地间距不超过信号波长的 1/20。在布局与屏蔽的设计中, 着重分析了腔体谐振波长。文中给出了实例模块, 并就上述 3 点设计要点进行了对照分析, 达到在复杂电磁环境下 T/R 组件稳定可靠工作的目的。

关键词: T/R 组件; 共模干扰; 差模干扰

中图分类号: TN41

文献标志码: A

doi: 10.11805/TKYDA2022161

T/R module design in complex electromagnetic environment

XU Jian, XIAO Qiufeng, CHEN Yongqi

(The 36th Research Institute of China Electronics Technology Group Co., LTD, Jiaxing Zhejiang 314033, China)

Abstract: In order to make the high-frequency high-speed high-power transceiver component Transmitter and Receiver(T/R) work reliably and stably in complex electromagnetic environment, the design of component switching control, component power supply and ground, component layout and shielding are analyzed, the points of attention are suggested, and the design method is put forward. In the T/R component switching control design, the common mode interference problem is solved by a pair of delay and conjugate delay circuits to ensure that the transceiver time is longer than the driving switching time. The differential mode interference problem is solved by pulse width detection and maximum switching speed constraint. In the analysis of power supply and ground, the ground spacing is emphasized to not exceed one-twentieth of the signal wavelength. In the design of layout and shielding, the cavity resonance wavelength is analyzed in emphasis. Example modules are given and the above three design points are analyzed against each other to finally achieve stable and reliable operation in complex electromagnetic environments.

Keywords: Transmitter and Receiver module; common-mode interference; differential-mode interference

随着现代电子发展, 在汽车雷达、无人机、气象探测以及军事领域等行业中大量用到收发(T/R)组件^[1], 典型应用如美国的宙斯盾相控阵雷达、倒车雷达等。在 T/R 组件设计时, 工程师的关注点通常是切换速度、功率容量、噪声系数以及体积、质量等技术指标点^[2]。但随着电子产品集成度越来越高, 系统趋向一体化, 各电子设备工作频段不断扩展、重叠, 功率等级不断提高, T/R 组件工作电磁环境日益复杂^[3]。各电子设备间可能通过传导与辐射等互相影响, 导致设备效能下降甚至工作异常; 同时随着 T/R 组件工作频段的不断上扩、功率等级的不断提高、切换速度的不断提升, 其自身电磁兼容性问题日益突出, 将极大影响 T/R 组件的性能发挥、稳定性与可靠性^[4]。本文从 T/R 组件的开关控制、组件电源与地、布局与屏蔽等方面进行复杂电磁环境下的设计分析, 并给出相应设计要点。

1 复杂电磁环境下的设计要点分析

1.1 T/R 组件的开关控制电路

T/R 组件原理框图所如图 1 示^[5]，主要由移相器、T/R 开关、推动放大器、末级放大器、环形器、限幅器、低噪声放大器等组成。有时在接收通道中采用滤波器进行抗干扰，用电控衰减器调节接收通道的幅度。

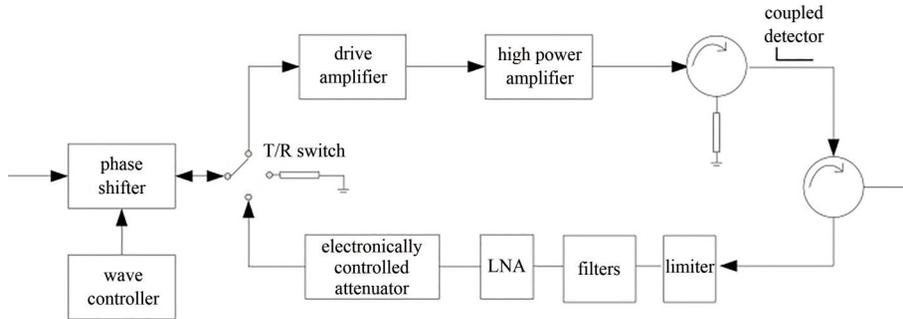


Fig.1 Composition block diagram of transceiver module
图 1 T/R 组件的构成

T/R 组件通过射频开关实现发射通道和接收通道的分时工作，在当今应用中通常采用电子开关替代传统的同轴开关，实现 μs 乃至 ns 量级的高速切换能力。典型电路拓扑单元结构通常为由 PIN 二极管组成的 T 型、 π 型以及 Γ 型等基本结构，在隔离度要求较高时，采用复合型拓扑结构，图 2 为某复合型 T/R 组件的电子射频开关。

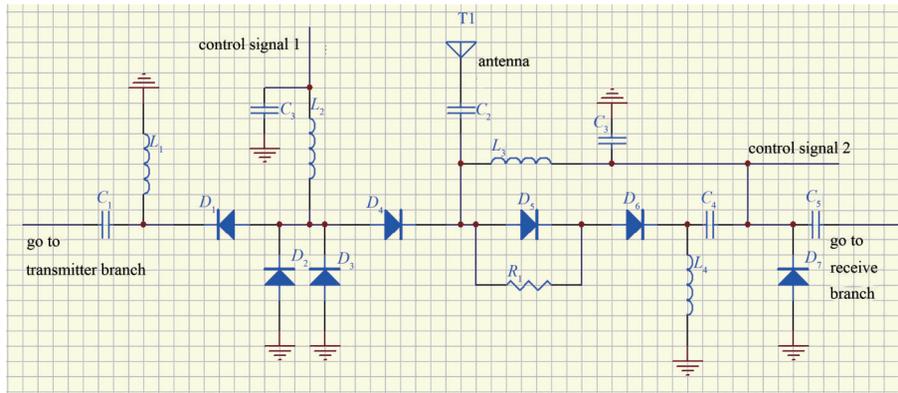


Fig.2 Schematic diagram of multi-type transceiver electronic switch
图 2 复合型 T/R 组件电子开关

T/R 组件的射频开关中，各 PIN 二极管需要馈电驱动，开关控制电路通过 K_1 、 K_2 两个馈电点以及地电位驱动 PIN 二极管的导通与截止，射频通路 PIN 开关的切换速度主要由开关控制电路的驱动切换速度决定，开关控制电路原理框图如图 3 所示。在复杂电磁环境下，控制电路可能会存在共模干扰及差模干扰。

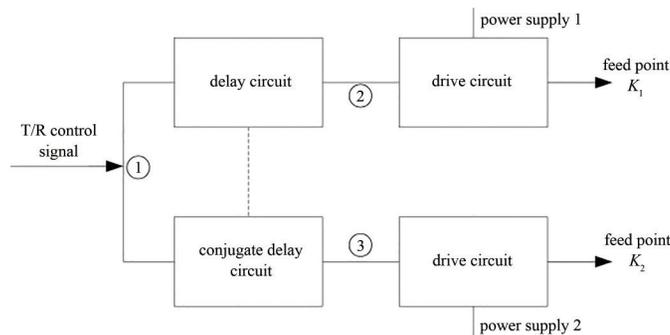


Fig.3 Block diagram of the supply drive of transceiver module
图 3 T/R 组件的开关控制原理框图

1.1.1 共模干扰影响分析

在图 3 所示的控制框图中，为解决收发共通问题，在驱动电路前增加了延迟电路。如没有延迟电路，共模干扰信号作用在图 3 的②点与③点，在该干扰信号大到一定程度时，1.1 V 的干扰电平叠加正在变化状态时的双晶体管门电路(Transistor-Transistor Logic, TTL)电平的 1/2，即 2.5 V，就可驱动 PIN 二极管导通，这将可能导致馈电点 K_1 、 K_2 加电混乱，T/R 组件的收发支路同时导通。收发开关需要一定的开关时间，如在驱动脉冲前沿时刻没有将接收路完全关断，而发射路已经部分连通，收发存在共同导通状态，收发通道形成回路，产生振荡，见图 4(a)；而驱动脉冲后沿时刻正好相反，在没有将发射路完全关断下，接收路已经部分连通，也使得收发通道形成回路，产生振荡，见图 4(b)。这种收发共通状态，除在性能上导致 T/R 开关的隔离度降低外，严重时还将导致发支路大信号进入到收支路，接收通路烧毁；同时发支路在大电流状态下动态切换，发支路自身的 PIN 二极管也将受损。

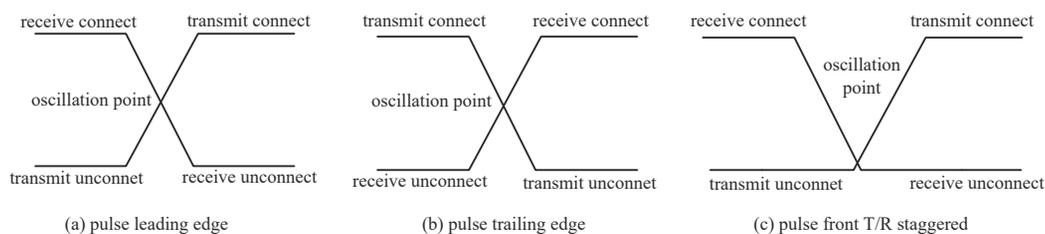


Fig.4 Diagram of control signal oscillation at front and edge of T/R switch

图4 T/R 开关前后沿产生振荡示意图

常用的共模干扰处理方法是采用图 5 所示的共模电感与电容进行滤波。共模滤波器因存在大电感与电容，会减缓控制切换陡度，影响控制速度；且对电感后方串入或感应的共模信号抑制效果较差；同时收发组件一般体积很小，该方式需要增加多个带磁芯的线圈。

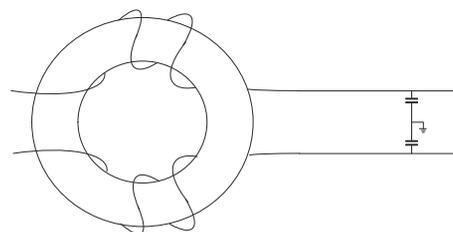


Fig.5 Diagram of conventional conjugate filter

图5 常规共轭滤波器

本文在驱动电路之前增加一对延迟与共轭延迟电路解决共模干扰问题。将 T/R 开关错开一定的时间，使得一个通道完全关断后再打开另一个通道，这样避免了收发共通情况，见图 4(c)。

为降低共模干扰影响，延迟电路与共轭延迟电路与驱动连接要尽量靠近，即②与③引线要尽量短；同时加强地与控制信号、空间辐射振荡中的干扰信号抑制。

1.1.2 差模干扰影响分析

当存在差模干扰时，该干扰信号叠加在 T/R 控制信号上，共同作用在图 3 的①点。收发组件都有一个转换速率上限，差模杂散干扰信号中可能含有高频分量，当该分量幅度较大且高于收发组件转换速率时，将可能导致 PIN 二极管切换过快或动态抖动，导致驱动电路及 PIN 管损坏，还会对其他电路产生高频干扰。

可采取以下措施解决差模干扰问题：

1) 加脉宽检测。

正常的时序电路如图 6 所示。图中收发时间 T_1 和 T_2 ，都必须长于驱动器的开关时间 T ，才能保证驱动器不损坏。当受到差模信号影响时，正常的 T_1 或 T_2 脉冲期间(T_1 、 T_2 都大于 T)发生 T_3 和 T_4 的波形畸变(T_3 、 T_4 都短于开关时间 T)，如图 7 所示，导致驱动器损坏或 PIN 烧毁。采用现场可编程门阵列(Field-Programmable Gate Array, FPGA)对控制信号进行脉宽检测，检测到短于开关时间的脉冲就进行保护，锁定工作状态，并进行故障上报。

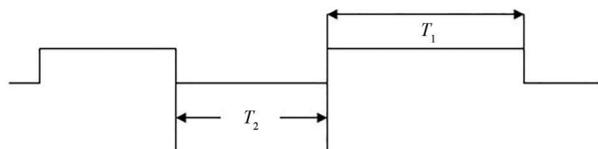


Fig.6 Correct control signal of transceiver module

图6 正常的收发控制信号

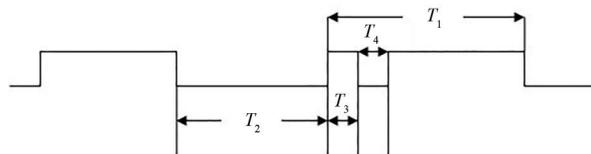


Fig.7 Incorrect control signal of transceiver module

图7 错误的收发控制信号

2) 将开关速率控制在最高频率之下。随着新技术、新器件的成熟，如宽带隙器件 GaN 和 SiC 的广泛应用，新器件具备更低的导通损耗，可实现更快的开关速度，达到数百 kV/ μ s 的开关速率，但设计中需要考虑外界存在电磁干扰时带来的不稳定。通常采用技术手段控制开关速率在工作最高频率之下，典型的方法是增加串联

栅极电阻, 与电路形成电阻-电容(Resistor-Capacitance circuit, RC)滤波器, 减缓开关驱动速度; 改进的方法是通过采样漏极电压反馈到栅极驱动电路中控制栅极充放电速率, 可在一定工作条件下保持较稳定的开关速率。

3) 加强差模干扰信号的抑制, 包括印刷电路板(Printed Circuit Board, PCB)合理布局、加强结构屏蔽、增强电源与地的滤波等。

1.2 电源与地

1.2.1 电源

1) 电源纹波

当电源纹波为周期性的窄脉冲时, 近似冲激序列, 其频谱很宽, 随电源叠加到 T/R 组件接收通道的低噪声放大器内, 使组件的噪声增大; 当电源纹波为宽脉冲时, 由于载流子的速度起伏效应, 使得载流子通过 PN 结时将产生类似散粒噪声的附加噪声, 也会导致组件的噪声增大; 电源纹波还会对跨导进行调制, 使跨导发生改变, 同样会导致组件的噪声增大。因此, 对 T/R 组件中低噪声放大器的纹波, 一定要控制得很小。

通常在开关电源输入端增加电磁兼容滤波器, 滤除电源输入的纹波、谐波等分量。电磁兼容滤波器在选择时必须根据电源端和负载端的实际阻抗值, 选择合适的网络结构和参数, 才能得到满意的干扰抑制效果。条件许可时在滤波器后应再加几个大容量的电解电容器, 进一步消除电源电压波动对开关的影响。事实上, 许多电磁干扰是由于电源线滤波不当所引起。电路中每个功耗器件的电源可能存在各种交流信号(中低频或射频), 为防止这些交流信号通过电源线在各功耗器件中相互串扰, 需对电源线进行良好滤波。滤波在电源引入端以及 PCB 电路板电源的入口点进行, 滤波电容尽可能靠近器件。尤其在射频模块的馈电端口, 必须增加滤波电容滤除电源的高频杂波, 并在引入线上加套磁环, 以抑制射频信号通过馈电电缆传输到模块的外面引起传导或辐射干扰。

2) 电源压降

电源线的导线宽度取决于电压降, 宽度越大, 压降越小。电压降一方面导致电源电压的损失, 另一方面压降在高频电路设计时可看做电源线的电源噪声, 这个电源噪声可能成为电路中其他信号通道的共扼干扰源。

T/R 组件的发射支路存在功率放大模块, 工程应用中较多采用多级放大电路。末级功放电流大, 引起的电源压降大。该压降伴随有微弱射频信号, 通过电源串入到推动级功放输入端, 推动级放大电路一般增益很高, 这将导致功放支路振荡自激, 严重时将烧坏功放管。要消除这种干扰, 电源线应根据所流过的电流确定合适的印制线宽度, 同时每个放大器的电源电流应尽可能自成回路, 放大模块馈电间加强电磁隔离, 同时注意馈电点先后顺序。

1.2.2 地

T/R 组件的接地十分重要, 接地不好, 会增加信号的串扰, 使电路不稳定。地线跟电源线一样存在电阻和电感, 只要有电流流过, 就会在地线上产生压降, 这也是其他信号通道的共阻抗耦合干扰源。一根圆导线的电感约为 10 nH/cm , 在高频应用时, 地线的感抗远大于地线的电阻。对于射频电路, PCB 地线设计主要是减小地线的电感而不是地线的电阻, 可采用大面积接地来减小地线电感, 就近接地, 接地线尽量短, 地板和机壳之间接触良好, 不留空隙。在设计射频信号印制板时, 条件允许情况下, 将其中一面全为接地面, 一方面是减少地线感抗, 另一方面也可提高屏蔽效果。对于控制电路, 则采用宽的地导线组成一个回路, 构成一个地网使用并尽量与射频地分开, 即数字地与模拟地分开。

地线设计强调就近接地原则, 设计的要点是找出最佳的接地点和接地方式。接地间距以不超过信号波长的 $1/20$ ($d \leq \frac{\lambda}{20}$) 为宜, 如 1000 MHz 射频输入信号, 应小于 15 mm , 如图 8 所示, 可在射频输入位置上下增加接地过孔。

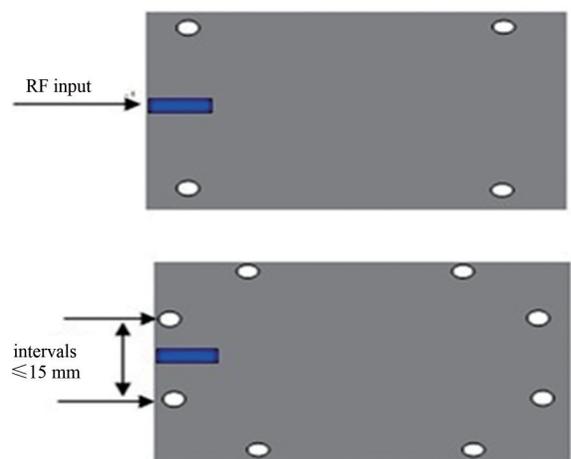


Fig.8 The added ground vias

图 8 增加接地过孔

1.3 布局与屏蔽

1.3.1 布局

T/R 组件采用较多射频器件, 布局安装密集。射频通路多采用带状线或微带, 这些都会产生辐射, 导致空间耦合, 在条件适合时形成谐振, 使耦合进一步加强, 从而影响 T/R 组件正常工作。通常可采用改变边界破坏谐振条件、放置吸波材料吸收传输线的空间辐射、级间隔离等办法进行规避。这 3 种方法都有局限性, 应根据具体情况采用。

组件布局可按如下原则实施：

1) 按电气性能合理分隔。合理分开布局收、发射频支路、控制电路、电源。

2) 连线简洁。任何信号线都不要形成环路，如不可避免，环路应尽量小；电源线尽可能靠近地线以减小电源环路面积。

3) 收发端避免相邻、平行，以免产生寄生耦合干扰，必要时加地线隔离，两相邻层的布线尽量互相垂直。

4) 设计 PCB 时，尽量加宽电源、地线宽度，通常宽度为：地线>电源线>信号线。电源、滤波、控制等低频导线靠边缘布置。

1.3.2 屏蔽

T/R 组件工作频率高，空间小，腔体可能出现谐振。如 T/R 组件的工作频率和腔体谐振频率相近，将产生腔体效应，组件不能正常工作。腔体谐振频率^[6-8]为：

$$\omega_{mnp} = \frac{\pi}{\sqrt{\mu\varepsilon}} \sqrt{\left(\frac{m}{a}\right)^2 + \left(\frac{n}{b}\right)^2 + \left(\frac{p}{c}\right)^2} \quad (1)$$

式中： ω_{mnp} 为谐振腔的本征频率； a 、 b 、 c 为腔体的长、宽和高； m 、 n 、 p 分别为沿 a 、 b 、 c 分布的半驻波个数； μ 为介质的介电常数； ε 为介质的磁导率。在不填充介质时，腔体可采用真空模型等效，此时腔体谐振波长为：

$$\lambda_{mnp} = \frac{2\pi C}{\omega_{mnp}} = \frac{2}{\sqrt{\left(\frac{m}{a}\right)^2 + \left(\frac{n}{b}\right)^2 + \left(\frac{p}{c}\right)^2}} \quad (2)$$

式中 C 为光速。

通常组件内多为微带电路，传输准横电磁波(Transverse Electromagnetic, TEM)模， $p=0$ 。 m 与 n 都取 1 时有：

$$\lambda_{110} = \frac{2}{\sqrt{\left(\frac{1}{a}\right)^2 + \left(\frac{1}{b}\right)^2}} \quad (3)$$

此为该腔体最小谐振波长，T/R 组件工作波长远小于此最小波长，可避免产生腔体效应。为便于计算，取 $a=2b$ ，此时腔体谐振波长为 $\lambda=2.34b$ 。

通过式(1)~(3)，可以判断工作频率是否接近腔体本征频率。

2 应用实例

图 9 为 L 频段某 T/R 组件实物图，该模块工作中心频率 1 GHz，带宽 200 MHz，发射连续波功率 50 dBW 以上；模块尺寸约 400 mm×200 mm。模块左边为收发天线、耦合、控制及供电端口，右边为激励输入与接收输出。

2.1 实例的控制电路

该 T/R 组件的开关控制电路见图 10，采用了一对 PNP/NPN 场效应管对射频通路的 PIN 二极管进行正反向驱动。在空载时，该开关切换时间在 5 μ s 以内。该模块采用的 PIN 二极管正向偏置电流为 0.5 A，以便更好地抑制 PIN 二极管导通时的二极管效应；采用 -200 V 反向驱动电压截断射频功率为 50 dBW 的连续波，场效应管采用 TO-220 封装，虽然采取贴壁散热，但仍受限。考虑到场效应管散热以及防止共态导通，故该模块的开关切换控制时间不长于 500 μ s。

在共态导通模块中，对控制信号进行电容滤波以抑制差模干扰信号，并采用“防抖动技术”不响应异常快速切换信号，将输出的一对相反的控制信号整理为较为理想的方波信号后，驱动 PNP/NPN 场效应管，最终在 U_o 处输出 -200 V 或 +5 V 驱动信号，控制 PIN 二极管的导通与截止。

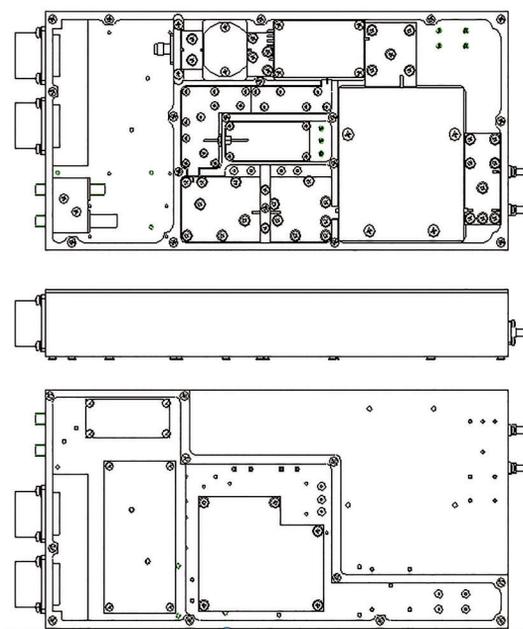


Fig.9 Physical view of a T/R component

图9 某T/R组件实物图

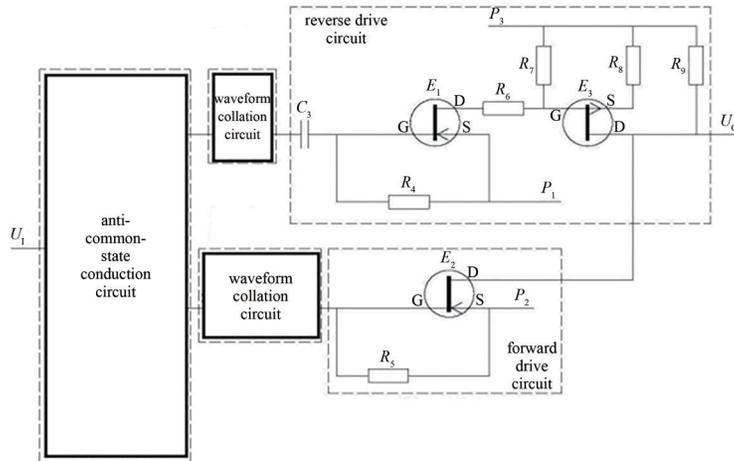


Fig.10 Control circuit diagram of the example
图 10 实例的控制电路图

2.2 实例的电源与地

实例模块电源输入端与内部高压电源模块输出端采用电磁兼容滤波器。T/R 组件发射支路采用了 2 级功放模块，用穿芯电容分别并行馈电，阻止末级功放电流变化进入到高增益前级功放中。

整个射频通路采用一面全部敷铜的双面印制板，敷铜面作为地与底板大面积接地；另一面走射频信号，该面的地通过间隔 5 mm 的密集通孔与敷铜面短接，耦合器压板如图 9 所示，输入、输出端螺钉间距 15 mm，都远小于实例 1 GHz 工作频率的波长。

2.3 实例的布局与屏蔽

如图 9 所示，为加强屏蔽，减少空间耦合，整个模块采用型材整铣，进行收发支路间的腔体隔离。正面为发射支路，反面为接收支路，隔离度非常高。正面中部为大量微带线电路，为远离腔体谐振频率，中部进一步隔离为几个小的腔体，腔体长或宽控制在 50 mm 内，相应腔体振荡频率约 2.6 GHz，远大于 1 GHz 工作频率。同时，按文中 1.2.2 阐述，每间隔 15 mm，有螺钉将上下盖板接地，紧固盒盖所用的螺钉间距小于 1/4 波长，避免了因孔缝效应导致的射频泄露，加强了屏蔽效果。

3 结论

本文研究了 T/R 组件控制电路、电源与地、布局与屏蔽等设计要点，并给出了具体设计实例。该实例模块已具体用于多个系统中，工作稳定可靠。该设计是基于组件自身特性进行的被动式措施，后续将进一步研究组件与单机、系统协调性^[9]，参与电磁兼容管控^[10]，在设计中增加主动式措施，达到提高系统效能的目的。

参考文献：

- [1] 卢扎托,希拉兹. 无线收发机设计:精通现代无线设备与系统设计[M]. 北京:电子工业出版社, 2017. (LUZZATTO A, SHIRAZI G. Wireless transceiver design: mastering the design of modern wireless equipment and systems[M]. Beijing: Publishing House of Electronics Industry, 2017.)
- [2] 谢尹政,张利彬,李旷代,等. Ku 波段高增益 8 通道 T/R 组件设计与实现[J]. 太赫兹科学与电子信息学报, 2023,21(3):353-359. (XIE Yinzheng,ZHANG Libin,LI Kuangdai,et al. Design and implementation of a Ku-band high gain eight-channel T/R module [J]. Journal of Terahertz Science and Electronic Information Technology, 2023,21(3):353-359.) doi:10.11805/TKYDA 2022089.
- [3] 李雨倩,刘玉超,郭兰图. 复杂电磁环境下基于信号时频图像的调制识别[J]. 太赫兹科学与电子信息学报, 2021,19(4):562-568. (LI Yuqian,LIU Yuchao,GUO Lantu. Modulation recognition algorithm based on signal time-frequency images in complex electromagnetic environment[J]. Journal of Terahertz Science and Electronic Information Technology, 2021,19(4):562-568.) doi: 10.11805/TKYDA2021195.
- [4] 於洪标. 有源相控阵雷达 T/R 组件稳定性分析设计[J]. 电子学报, 2005,33(6):1102-1104. (YU Hongbiao. Stability analysis and design of T/R module in active phased array radar[J]. Acta Electronica Sinica, 2005,33(6):1102-1104.) doi:10.3321/j.issn: 0372-2112.2005.06.036.