文章编号: 2095-4980(2025)04-0322-09

国产6英寸SiC基GaN HEMT研制

孔 欣,汪昌思

(中国电子科技集团公司 第二十九研究所,四川 成都 610036)

摘 要:近年来,国产6英寸SiC基氮化镓高电子迁移率晶体管(GaN HEMT)研制取得明显进展。本文研究了多层介质应力调制技术和高一致性背孔刻蚀技术,并应用于6英寸工艺整合。在48 V 工作时,0.5 µm 工艺在3.5 GHz输出功率密度达8.6 W/mm,功率增益达15 dB,功率附加效率为58.5%;在28 V 工作时,0.25 µm 工艺在10 GHz输出功率密度达5.5 W/mm,功率增益为8.7 dB,功率附加效率为55.2%。通过高温工作寿命(HTOL)和高温反向偏置(HTRB)试验评估了GaN器件的可靠性,1000 h 后器件饱和输出电流变化幅度<10%。制作了20 W、40 W 功率管芯以及X 波段单片微波集成电路(MMIC)功率放大器对工艺技术进行验证,测得在片良率依次为90%、86%和77%。结果表明,国产6英寸SiC基GaN HEMT在Ku波段以下具备应用前景。 关键词:氮化镓高电子迁移率晶体管(GaN HEMT);6英寸;国产衬底;国产外延;工艺技术;良率中图分类号;TN304.2;TN385 文献标志码:A DOI: 10.11805/TKYDA2024403

Development of domestic 6-inch SiC based GaN HEMT

KONG Xin, WANG Changsi

(The 29th Research Institute, China Electronics Technology Group Corporation, Chengdu Sichuan 610036, China)

Abstract: In recent years, significant progress has been made in the development of domestic 6inch SiC-based Gallium Nitride High Electron Mobility Transistors(GaN HEMTs). This paper investigates the multi-layer dielectric stress modulation technique and high-consistency backside etching technique, which are integrated into the 6-inch process. When operating at 48 V, the 0.5 μm process achieves an output power density of 8.6 W/mm at 3.5 GHz, with a power gain of 15 dB and a Power Added Efficiency(PAE) of 58.5%. When operating at 28 V, the 0.25 μm process achieves an output power density of 5.5 W/mm at 10 GHz, with a power gain of 8.7 dB and a PAE of 55.2%. The reliability of GaN devices is evaluated through High-Temperature Operating Life (HTOL) and High-Temperature Reverse Bias(HTRB) tests, with the saturation output current of the devices changing by less than 10% after 1 000 hours. The 20 W and 40 W power transistors, as well as X-band Monolithic Microwave Integrated Circuit (MMIC) power amplifiers, are fabricated to validate the process technology, with measured on-wafer yields of 90%, 86%, and 77%, respectively. The results indicate that domestic 6-inch SiC-based GaN HEMTs have application potential below the Ku-band.

Keywords: GaN High Electron Mobility Transistor(GaN HEMT); 6 inch; domestic substrate; domestic epitaxy; process technology; yield

氮化镓(GaN)高电子迁移率晶体管(HEMT)于 1993 年被首次公开报道^[1],经过 30 年的发展,已成为微波高功率放大器芯片制作的主流技术,广泛用于有源相控阵雷达、电子对抗、卫星通信和 5G 基站等领域^[2-6]。作为第三 代半导体的典型代表,GaN 材料具备击穿电场高、耐高温、饱和漂移速度高等优异特性,并可与 AlGaN、AlN、 InAlN 等 III-V 族材料形成异质结^[7-8]。其中,基于 AlGaN/GaN 异质结制作的 HEMT 功率密度和附加效率更高,并 具备很好的可靠性,是当前 GaN 商用技术的主导^[9-11]。

由于天然的 GaN 单晶材料难以获得,通常采用异质外延技术生长 GaN 膜层。SiC 单晶材料与 GaN 晶格失配较小,且具备较高的热导率,是 GaN HEMT 高端应用的首选衬底材料^[12]。长期以来,高纯半绝缘型 SiC 单晶材料

收稿日期: 2024-08-25; 修回日期: 2024-11-17

受到国外的严格限制,一定程度上制约了国内GaN产业的发展。近年来,国内在高纯半绝缘型SiC衬底的生长方面取得了显著进展,晶体质量大幅提高^[13-14]。在此基础上,先后完成了6英寸以及8英寸SiC基GaN外延材料的研制^[15-17]。

国内陆续出现了一些6英寸SiC基GaN HEMT技术的相关报道^[18-19],本文采用国产6英寸SiC基GaN 外延片, 在国内6英寸GaN产线上进行技术开发与验证,率先完成了6英寸SiC基GaN HEMT技术从衬底、外延到工艺制 造的全链条国产化,对国内供应链安全具有重要意义。针对6英寸晶圆应力较大和一致性较差的技术难题^[20],开 展了多层介质应力调制技术和高一致性背孔刻蚀研究,提出"压-张-压-张"应力配置方案和两段式SiC刻蚀方 案并成功整合至器件工艺流程中。当工作在48 V电压下时,0.5 μm栅长GaN HEMT在3.5 GHz下输出功率密度 达到8.6 W/mm,功率增益为15 dB,功率附加效率(PAE)为58.5%;0.25 μm栅长GaN HEMT在28 V工作时,可在 10 GHz实现5.5 W/mm的功率密度,8.7 dB的功率增益和55.2%的PAE。通过高温工作寿命(HTOL)和高温反向偏 置(HTRB)试验评估了器件的可靠性,1000h后器件输出电流变化幅度小于10%。采用0.5 μm工艺制作了20 W 和40 W两种规格的功率管芯产品,实测输出功率分别为20.9 W和41.7 W,片内良率分别达到90%和86%。采用 0.25 μm工艺制作的X波段GaN单片微波集成电路(MMIC),在8~12 GHz的工作带宽内,输出功率大于4.3 W,增 益为(12.3±0.4) dB,功率附加效率大于32%,芯片良率为77%。

1 SiC基GaN材料

衬底品质对于后续的 GaN 外延生长质量至关重要,必须通过生长工艺优化将微管及位错等缺陷降至极低水 平^[21]。本工作采用国内供应商提供的 6 英寸 V-notch 型高纯半绝缘 4H-SiC 双面抛光衬底,厚度为(500±25) μm, (0004) 面半高宽≤45 arcsec,电阻率≥10⁸ Ω·cm,局部平整度≤3 μm(10 mm×10 mm),总厚度变化(Total Thickness Variation, TTV)≤5 μm,翘度≤25 μm。通过严格的筛选和质量控制,用于外延生长的衬底表面微管密度控制在 1 EA/cm²范围之内,包裹物密度≤1 EA/cm²,表面无空洞。

依托国内 GaN 外延厂商,采用金属有机化学气相沉积法(Metal-Organic Chemical Vapor Deposition, MOCVD) 在 6 英寸国产 SiC 衬底上生长了 AlGaN/GaN 外延膜层。外延结构由下往上依次为 50 nm 厚的 AlN 成核层、1.8 µm 厚的 GaN 缓冲层和 GaN 沟道层、1 nm 厚的 AlN 插入层、20 nm 厚的 AlGaN 势垒层和 1.5 nm 厚的 GaN 帽层。其中, 除 GaN 缓冲层掺 Fe 外,其余层均不掺杂,AlGaN 势垒层 Al 组分为 22.5%。采用霍尔测试仪测得载流子迁移率达 到 2 100 cm²/(V·s)以上,方块电阻不超过 350 Ω/\Box 。外延片 TTV 控制较好,均未超过 5 µm,翘曲控制在 30 µm 以 内。图 1(a)为6英寸 SiC 基 GaN 外延片照片,图 1(b)为晶圆方块电阻分布图(单位 Ω/\Box),方块电阻片内不均匀性仅 为 0.94%。X 射线衍射摇摆曲线测试(002)晶向半高宽和(104)晶向半高宽分别为 208 arcsec 和 254 arcsec,表明晶体 生长质量良好,已非常接近 4 英寸 SiC 基 GaN 外延的技术水平^[22]。



Fig.1 Photo of the 6-inch SiC based GaN epitaxial wafer and the sheet resistance map 图16英寸SiC基GaN外延片照片以及方块电阻分布

2 工艺技术研发

虽然大部分4英寸工艺的具体技术可在6英寸工艺开发时予以继承和沿袭,但6英寸SiC基GaN晶圆面积较 4英寸增加1倍以上,厚度却相当,这也导致晶圆将会承受更大的应力,进而造成翘曲度增加和一致性下降等问 题,需针对性地开发多层介质应力调制技术和高一致性背孔刻蚀技术。其中,多层介质应力调制技术旨在通过 调控SiN生长工艺,获得不同应力条件的SiN膜层,并始终将晶圆整体应力控制在合理范围,解决翘曲度增加引 发的拒片和破片问题;高一致性背孔刻蚀技术通过两段式刻蚀方法将背孔刻蚀过程有效停止在GaN界面,并减 少对GaN的消耗,克服6英寸晶圆更大的TTV对一致性的负面影响。

2.1 多层介质应力调制技术

GaN HEMT 制备过程会在晶圆表面生长多层 SiN 介质, 会对晶圆产生一定的应力作用,如不加以管理,可能造成 器件性能退化乃至晶圆开裂^[23]。在使用等离子体增强化学 气相沉积系统(Plasma Enhanced Chemical Vapor Deposition, PECVD)沉积 SiN 时,通常采用 SiH₄和 NH₃作为主反应气体, 但也会掺入 N₂等辅助气体。研究发现,在反应过程中通入 一定的 He 可达成调节介质应力方向和数值大小的效果。这 主要是因为 He 在等离子体放射区处于亚稳态,可促进反应 气体更加完全地分解,使大量的 SiN 在远离晶圆表面的位置 发生空间生成反应,进而减小应力;但 He 的比例过大时会 增加离子碰撞,从而导致 SiN 空间生成反应效率降低,反而 会增加应力。不同 N₂/He 比例下 SiN 介质的应力情况如图 2



Fig.2 The stress of SiN under different N_2 /He ratios 图 2 不同 N_2 /He 比下的 SiN 应力

所示,可以看到,随着N₂/He比例增加,SiN的应力逐渐由压应力切换为张应力,且在压应力区域应力值逐渐减小,在张应力区域应力值逐渐变大。

采用椭偏仪表征 SiN 折射率,并使用 10:1 的缓 冲氧化物刻蚀液(Buffered Oxide Etch, BOE)对不同 应力条件下的 SiN 介质进行腐蚀实验,结果如表 1 所示。可以看到,不同应力条件下 SiN 的折射率不 存在明显差别,表明 N₂和 He 作为辅助气体,其比 例对 SiN 薄膜的硅氮比影响极小;不同应力条件下 SiN 的腐蚀速率呈现如下规律: 压应力 SiN 腐蚀速 率低于张应力 SiN,且在压应力范围内,应力值越 小,腐蚀速度越快;在张应力范围内,应力值越

表1 不同应力条件下SiN的折射率和腐蚀速率

Table1 Refractive index and etch rate of SiN under different stress conditions

stress/MPa	refractive index	etch rate/(Å/min)
-644.25	2.001 9	127
-407.1	1.994 2	168
-219.2	2.001 3	198
-155.6	1.991 5	205
136.07	1.993 8	372
251.32	1.996 4	496

大,腐蚀速度越快。作为介质致密度的一种间接表征,腐蚀速率在一定程度上反映了膜层的致密度好坏,通常 致密度越好的膜层耐腐蚀性也越好,因此可认为压应力SiN致密度要优于张应力SiN^[24]。

根据以上实验结果,设计了"压-张-压-张"共计4层SiN介质的应力配置方案。其中,第1层和第3层SiN分别用于钝化GaN表面和金属-绝缘层-金属(Metal-Insulator-Metal,MIM)电容的介质层,采用压应力方案可以提供更高的致密度;第2层和第4层分别用于栅电极保护和正面保护层,选择张应力方案使多层介质的应力互相补偿并达到平衡状态,确保晶圆承受的应力始终在可接受范围之内,大幅降低加工过程中拒片或破片的几率。

2.2 高一致性背孔刻蚀技术

SiC 材料莫氏硬度高,化学性质稳定,耐刻蚀性好,使 SiC 基 GaN HEMT 背孔制作难度极高^[25]。当晶圆尺寸 增加至 6 英寸时,背面减薄后的 TTV 较 4 英寸大,对刻蚀提出了新的挑战。在采用感应耦合等离子设备 (Inductively Coupled Plasma, ICP)刻蚀 SiC 时,设计了两段式背孔刻蚀方案:首先在主刻蚀阶段以较高速率完成 大部分 SiC 衬底刻蚀;随后在软着陆阶段通过参数优化将 SiC 对 GaN 的刻蚀选择比提升至 60:1 以上,即便 SiC 层 TTV 达到 10 µm,也可在软着陆阶段转化为不超过 0.2 µm 厚的 GaN 消耗,使不同位置的 SiC 刻蚀完后均可有效停 止在 GaN 界面,大大提高了刻蚀一致性^[26]。

表 2 为主刻蚀和软着陆菜单的参数设置及刻蚀效果。其中,主刻蚀阶段 SiC 的刻蚀速率达到 0.96 μm/min,软着陆阶段 SiC 的刻蚀速率降至 0.18 μm/min,同时 SiC 对 GaN 刻蚀选择比高达 62.5。图 3(a)为采用高一致性背孔刻蚀技术实现的刻蚀效果图,可以看到背孔中 SiC 被完全刻蚀干净,刻蚀过程有效停止在 GaN 层,存在明显的 GaN 界面,且 GaN 层保持完好,孔底不同位置 GaN 厚度一致性良好。图 3(b)为图 3(a)中方框区域放大后的细节图,可以看到,整个刻蚀过程对 GaN 层消耗很少。

孔 欣等:国产6英寸SiC基GaN HEMT研制

表2 主刻蚀与软着陆菜单参数设置及刻蚀效果 Table? Parameter settings and the etching results of the main-etch and soft-landing recipe

item	ICP power/W	bias power/W	SF ₆ /SCCM	O2/SCCM	chamber pressure/mTorr	etch rate/(µm•min ⁻¹)	selectivity of SiC vs. GaN
main-etch	1 800	450	120	20	10	0.96	-
soft-landing recipe	1 200	60	40	10	15	0.18	62.5



backside via etching technique

(b) the details of the box area



2.3 工艺整合

整合了多层介质应力调制技术和高一致性背孔刻蚀技术的6英寸 SiC 基 GaN 全套工艺流程主要包含以下 步骤:

1) 制作器件源漏欧姆接触。采用Ti/Al/Ni/Au多层金属体系在N,氛围下形成快速热退火,退火温度为(850± 10)°C,时间 30~50 s,通过线性传输线方法计算欧姆接触电阻率为 0.3~0.5 Ω·mm;

2) 采用 PECVD 系统生长一层 100~150 nm 厚的 SiN 介质用于保护器件表面,再采用不同能量和剂量的 B 离子 多次注入实现器件间隔离,隔离漏电低至10-10 A 量级;

3) 采用 365 nm 波长光源 i-line 步进式光刻机光刻出细栅线条,再结合缩胶工艺将特征尺寸缩小至目标尺寸。 以光刻胶为刻蚀掩膜,在ICP系统中对SiN进行低损伤刻蚀,形成栅足开口。匀涂覆胶经曝光显影形成栅帽图 形,继而蒸发栅金属再经剥离工艺完成栅电极制作。栅金属采用Ni/Pt/Au体系,厚度为50/500 nm。栅极制作 完成之后立即生长约200 nm 厚度的 SiN 介质对 T 型栅进行保护;

4)采用磁控溅射的方式生长 TaN 薄膜电阻,方块电阻为 50 Ω/□。随后完成一次布线和场板制作后再生长一 层用作 MIM 电容介质层的 SiN,通过二次布线形成 MIM 电容上极板,同时实现多指器件的栅、源、漏电极的分 别互联,最后生长一层保护层介质经开口暴露出引线焊盘后转入背面工艺制作;

5) 在背面阶段, 首先在载片表面匀涂石蜡并将晶圆翻转反扣至载片上, 升温将石蜡融化再快速降温实现晶 圆与载片的临时键合,随后将晶圆背面减薄至100 µm 目标厚度,采用高一致性背孔刻蚀技术制作背面通孔并电 镀厚金实现孔金属化。光刻出划片道图形并腐蚀金属完成划片道制作,最后将晶圆贴至UV(Ultra-Violet)膜上转 切割、裂片和挑片。

3 器件制作与测试

按照上述工艺流程分别完成 0.5 μm 和 0.25 μm GaN HEMT 制作并对其直流和小信号特性进行测试表征,结果 如表3所示。其中,0.5 μm工艺测试使用的器件栅宽为2×300 μm,源漏间距为6 μm;0.25 μm工艺测试使用的器 件栅宽为2×125 μm,源漏间距为4 μm,其横截面结构如图4 所示。0.5 μm工艺主要用于制作6 GHz 以下的大功 率管芯,其单位栅宽(每毫米)下的最大源漏电流 I_{ds.max}(U_{es}=+1 V, U_{ds}=10 V)和饱和源漏电流 I_{dss}(U_{es}=0 V, U_{ds}=10 V) 分别为950 mA 和 750 mA, 阈值电压 U_{th}为-3.6 V, 单位栅宽(每毫米)下峰值跨导 G_{m.neak}为 260 mS。为适应 48 V下 工作, 0.5 µm 工艺提供了高达 200 V 的击穿电压(U_{bk}), 电流增益截止频率f₁和功率增益截止频率f_{max}分别为 18 GHz、40 GHz,还提供了方块电阻为50 Ω/□的金属薄膜电阻和电容密度为250 pF/mm²的 MIM 电容。0.25 μm 工 艺主要适配 Ku 波段以下 GaN MMIC 的设计需求,其单位栅宽(每毫米)下的最大源漏电流和饱和源漏电流分别为 1 050 mA 和 850 mA,阈值电压为-3.25 V,单位栅宽(每毫米)下峰值跨导达到 325 mS。为满足 28 V下工作需要,击穿电压达到 120 V, *f*_T、*f*_{max}分别为 28 GHz 和 80 GHz,提供方块电阻为 50 Ω/□的金属薄膜电阻和电容密度为 280 pF/mm²的 MIM 电容。

表3 GaN HEMT工艺技术性能指标 Table3 Performance of the GaN HEMT process technologies

		-		1	8		
item	$I_{\rm ds,max}/{\rm mA}$	I _{dss} /mA	$U_{\rm th}/{ m V}$	$G_{\rm m.peak}/{\rm mS}$	$U_{\rm bk}/V$	$f_{\rm T}/{\rm GHz}$	$f_{\rm max}$ /GHz
0.50 µm	950	750	-3.60	260	200	18	40
0.25 μm	1 050	850	-3.25	325	120	28	80
							,

为进一步评估两款工艺的功率输出特性,分别选取 6×300 µm 和 10×125 µm 栅宽器件进行负载牵引下的功率性能测试。将以上 2 种器件的漏极分别施加 48 V 和 28 V 的偏置电压并通过调整栅压使器件源漏电流密度为 100 mA/mm,分别在 3.5 GHz 和 10 GHz 下进行阻抗牵引,得到最大输出功率下的最优阻抗。在该阻抗下对器件进行功率扫描,测试结果如图 5 所示。0.5 µm 工艺器件输出功率为 41.9 dBm(功率密度为 8.6 W/mm),功率增益为 15 dB, PAE 达到 58.5%; 0.25 µm 工艺器件输出功率为 38.4 dBm(功率密度为 5.5 W/mm),功率增益 8.7 dB, PAE 达到 55.2%。

图 6 为 6 英寸晶圆与 4 英寸晶圆上 GaN HEMT 器件的转移曲线, 器件栅长为 0.25 μm, 栅宽为 2×125 μm, 采用相同工艺制作,结构 完全一致。器件漏极电压 U_{ds}=10 V, 栅压 U_{gs}从-5 V 扫描至+1 V, 步进为 0.05 V。被测器件选自晶圆上下左中右区域的不同位置。从 图中可以看到:6英寸晶圆上器件的关态漏电整体略高于 4 英寸晶 圆上器件,但在同一数量级;6英寸晶圆上器件电流均匀性略差于



Fig.4 Cross-sectional image of GaN HEMT 图4 GaN HEMT 横截面结构图

4英寸晶圆; 二者最大源漏电流基本相当。表明基于6英寸晶圆制作的 GaN 器件品质不如4英寸晶圆, 但差距很小。直流以及大信号特性测试结果证实了采用6英寸晶圆制作的 GaN HEMT 具备良好的性能; 进一步地, 与4英 寸晶圆上器件的转移曲线相比, 6英寸 SiC 基 GaN HEMT 已逐步接近4英寸水平, 达到可用状态。



Fig.5 Measurement results of the power performance for the 0.5 μm and 0.25 μm process technologies 图 5 0.5 μm 和 0.25 μm 工艺功率性能测试结果



4 可靠性试验

选用 0.5 µm 工艺制作的 2×300 µm 器件用于可靠性试验,所有样品在开展试验之前均完成 150 ℃下 24 h 的高 温烘烤,并在 300 ℃下高温存储 48 h 以便剔除早期失效的器件。通过筛选的器件分为 2 组(每组 10 颗器件)分别进 行 HTOL 和 HTRB 试验,其中 HTOL 试验条件设置为:环境温度 125 ℃,工作电压 48 V,静态密度 60 mA(对应电 流密度为 100 mA/mm);HTRB 试验条件设置为:环境温度 150 ℃, U_{gs} =-8 V, U_{ds} =100 V。2 组试验均设置 5 个数 据采样点,分别为 0 h、96 h、168 h、500 h 和 1000 h,在上述采样点测试器件的饱和源漏电流 I_{dss} ,一旦 I_{dss} 变化 幅度超过 10% 即判定为失效。图 7(a)为样品 HTOL 试验中 I_{dss} 的变化情况,最大变化幅度为 6%,最小变化幅度为 1%,平均变化幅度为 4%。图 7(b)为样品 HTRB 试验中 I_{dss} 的变化情况,最大变化幅度为 9%,最小变化幅度为 4%,平均变化幅度为 6%。且电流变化主要位于前 96 h 以内,96 h 后电流值逐渐趋于稳定。上述结果表明国产 6 英寸 GaN HEMT 具备良好的可靠性。



Fig.7 *I*_{dss} variation of the samples in reliability test 图7 可靠性试验中样品 *I*_{dss}的变化情况

5 样件验证

5.1 功率管芯

基于 0.5 µm 工艺设计了两款用于连续波工作的功率管芯, 目标输出功率 20 W 和 40 W, 两款管芯设计如图 8 所示。器件 总栅宽分别为 3 mm 和 6 mm,尺寸分别为 0.86 mm×1.12 mm× 0.1 mm 和 0.86 mm×1.73 mm×0.1 mm。

单张 6 英寸晶圆上布置完整的 20 W 管芯和 40 W 管芯数量 分别为 3 200 颗和 1 600 颗,经在片筛选二者合格品数量分别 为 2 908 颗和 1 387 颗,对应的良率分别为 90% 和 86%。选取



Fig.8 Layout of the 20 W and 40 W GaN power transisitors 图 8 20 W 和 40 W GaN 功率管芯设计图

功率增益为11.6 dB, PAE为64.5%。40 W 管芯 PAE显著高于20 W 管芯的 PAE, 主要是由于基于测试夹具的功率



Fig.9 Measurement results of the power performance for the 20 W and 40 W power transistors 图 9 20 W 和 40 W 功率管芯功率测试结果

5.2 GaN MMIC

基于 0.25 μm 工艺设计了一款较为简单的 X 波段 GaN MMIC 功率放大器用于工艺验证。该放大器为两级架构,前级驱动管栅宽为 4×125 μm,后级放大管栅宽为 10×125 μm;芯片工作电压为 28 V,设计带宽 8~12 GHz,输出功率为5 W,小信号增益为 16.5 dB, PAE 为 35%,芯片面积为 1.5 mm× 2.4 mm。

使用导电胶将芯片粘接到铝载板上进行测试,工作电压 设置为28 V,调节栅压使静态工作电流为250 mA,测试结 果如图10所示。在8~12 GHz内输出功率达到4.3 W以上, 增益为(12.3±0.40) dB, PAE≥32%。上述结果略低于设计值, 主要原因有以下两点:一是芯片采用导电胶粘接装配,接地



图 10 X波段GaN MMIC测试结果

与散热不佳,可采用金锡共晶方式装配至钼铜或金刚石铜载板上获得改善;二是器件模型存在一定偏差,需要 后续进一步稳定工艺基线并通过实测数据迭代优化。由于本芯片内置于工艺控制监控单元,因此单张6英寸晶圆 共计有36颗芯片,对其进行在片筛选,以输出功率达到4W、gain>11 dB且PAE>30%作为良品标准测得良品数 量为28,良率为77%。

6 结论

近年来,虽然国内在大尺寸SiC基GaN外延生长方面取得较大进步,但尚未有进一步的器件级验证工作见诸报道。本文首次披露了衬底、外延及工艺制造全链条国产化的6英寸SiC基GaNHEMT的研制与验证情况。通过 多层介质应力调制技术和高一致性背孔刻蚀技术研究,提出了"压-张-压-张"多层介质应力配置方案和两段式 SiC刻蚀方法并整合至器件工艺流程。开发的0.5 μm GaNHEMT工艺在3.5 GHz下输出功率密度达到8.6 W/mm, 增益为15 dB, PAE达到58.5%; 0.25 μm GaNHEMT工艺在10 GHz下输出功率密度为5.5 W/mm,增益为8.7 dB, PAE为55.2%,接近4英寸技术水平。通过HTOL和HTRB试验证实了器件的可靠性良好,1000h试验后 *I*_{dss}变化 幅度在10%以内。制作了GaN功率管芯和MMIC用于工艺验证和良率评估:功率管芯产品在片测试良率达到 86%以上,而集成了电容、电感、电阻、微带线和晶体管等要素的MMIC在片测试良率为77%。上述结果证明了 国产6英寸SiC基GaN HEMT技术已经具备应用基础,同时也为同行开展类似的工作提供有益参考。

致谢:作者谨对苏州汉骅半导体有限公司顾星博士在SiC基GaN外延生长方面给予的支持与帮助致以诚挚的 谢意!

参考文献:

- KHAN M A, BHATTARAI A, KUZNIA J N, et al. High-electron-mobility transistor based on a GaN-Al_xGa_{1-x}N heterojunction[J]. Applied Physics Letters, 1993,63(9):1214-1215. DOI:10.1063/1.109775.
- [2] SABINO G. AESA applications by new technologies evolution:invited paper[C]// 2019 IEEE International Symposium on Phased Array System & Technology(PAST). Waltham, MA, USA: IEEE, 2019:1-4. DOI:10.1109/past43306.2019.9020749.
- [3] SHIRSAT S S,SAI P Y,RAJ A A B,et al. Optimized design and application of GaN based power amplifier for C-Ku band of AESA RADAR[C]// 2022 International Conference on Augmented Intelligence and Sustainable Systems(ICAISS). Trichy, India: IEEE, 2022:1346-1351. DOI:10.1109/icaiss55157.2022.10011118.
- [4] WANG Jiahao, WU Qingzhi, LIU Yujie, et al. 6~18 GHz high harmonic suppression GaN power amplifier MMIC for integrated electronic warfare systems[J]. IEEE Microwave and Wireless Technology Letters, 2023, 33(8):1183-1186. DOI: 10.1109/lmwt. 2023.3269499.
- [5] ZHONG Shichang, CHEN Tangsheng, YIN Aoxing, et al. High power and high efficiency S-band 300 W GaN HEMT for space applications[C]// 2021 International Conference on Microwave and Millimeter Wave Technology(ICMMT). Nanjing, China: IEEE, 2021:1-3. DOI:10.1109/icmmt52847.2021.9618081.
- [6] LU Hao,ZHANG Meng,YANG Ling, et al. A review of GaN RF devices and power amplifiers for 5G communication applications[J]. Fundamental Research, 2023,5(1):315–331. DOI:10.1016/j.fmre.2023.11.005.
- [7] HARROUCHE K, KABOUCHE R, OKADA E, et al. High power AlN/GaN HEMTs with record power-added-efficiency >70% at 40 GHz[C]// 2020 IEEE/MTT-S International Microwave Symposium(IMS). Los Angeles, CA, USA: IEEE, 2020:285-288. DOI: 10.1109/IMS30576.2020.9223971.
- [8] VELIKOVSKIY L, SIM P, DEMCHENKO O, et al. InAlN/GaN and AlGaN/GaN HEMT technologies comparison for microwave applications[C]// The 14th International Forum on Strategic Technology(IFOST 2019). Tomsk, Russian Federation:[s.n.], 2019: 012071. DOI:10.1088/1757-899X/1019/1/012071.
- [9] SAINI M,LENKA T R. A high efficiency class AB AlGaN/GaN HEMT power amplifier for high frequency applications[C]// The 2nd International Conference on Micro and Nanoelectronics Devices, Circuits and Systems, MNDCS 2022. Virtual, Online:Scopus, 2023:239-248. DOI:10.1007/978-981-19-2308-1_25.
- [10] ZHAO B,SANABRIA C,HON T. A 2-stage S-band 2 W CW GaN MMIC power amplifier in an overmold QFN package[C]// 2022 IEEE Texas Symposium on Wireless and Microwave Circuits and Systems(WMCS). Waco, TX, USA: IEEE, 2022: 1-5. DOI: 10. 1109/wmcs55582.2022.9866273.
- [11] LIEN Y W, PENG S W, LIN C K, et al. GaN technologies for applications from L to Ka-band[C]// 2017 IEEE International Conference on Microwaves, Antennas, Communications and Electronic Systems(COMCAS). Tel-Aviv, Israel: IEEE, 2017: 1–5. DOI:10.1109/COMCAS.2017.8244831.
- [12] LESZCZYNSKI M, PRYSTAWKO P, PLESIEWICZ J, et al. Comparison of Si, sapphire, SiC, and GaN substrates for HEMT epitaxy
 [J]. ECS Transactions, 2013,50(3):163. DOI:10.1149/05003.0163ecst.
- [13] 吴会旺,赵丽霞,刘英斌,等.6英寸高纯半绝缘SiC生长技术[J]. 微纳电子技术, 2020,57(7):581-585,593. (WU Huiwang, ZHAO Lixia, LIU Yingbin, et al. Growth technology of 6-inch high purity semi-insulating SiC[J]. Micronanoelectronic Technology, 2020,57(7):581-585,593.) DOI:10.13250/j.cnki.wndz.2020.07.012.
- [14] CHEN Xiufang, YANG Xianglong, XIE Xuejian, et al. Research progress of large size SiC single crystal materials and devices[J]. Light, Science & Applications, 2023, 12(1):28. DOI:10.1038/s41377-022-01037-7.
- [15] 杨乾坤,张东国,彭大青,等. 高质量6英寸SiC基AlGaN/GaN HEMT外延材料[J]. 固体电子学研究与进展, 2020,40(4):317.
 (YANG Qiankun, ZHANG Dongguo, PENG Daqing, et al. 6-inch high quality GaN HEMT epitaxial material based on SiC substrate[J]. Research & Progress of Solid State Electronics, 2020,40(4):317.) DOI:10.19623/j.cnki.rpsse.2020.04.016.
- [16] 尹甲运,张志荣,李佳,等.6英寸SiC衬底上MOVPE生长GaN HEMT材料[J].半导体技术, 2020,45(8):623-626,637. (YIN

Jiayun, ZHANG Zhirong, LI Jia, et al. GaN HEMT materials on 6-inch SiC substrate grown by MOVPE[J]. Semiconductor Technology, 2020,45(8):623-626,637.) DOI:10.13290/j.cnki.bdtjs.2020.08.008.

- [17] 张东国,李忠辉,魏汝省,等. 200 mm高纯半绝缘 SiC 衬底 AlGaN/GaN HEMT 外延材料[J]. 固体电子学研究与进展, 2024,44
 (1):93. (ZHANG Dongguo, LI Zhonghui, WEI Rusheng, et al. AlGaN/GaN HEMT on 200 mm HPSI SiC substrate[J]. Research & Progress of Solid State Electronics, 2024,44(1):93.)
- [18] 孔欣,陈勇波,董若岩,等. GaN HEMT栅工艺优化及性能提升[J]. 太赫兹科学与电子信息学报, 2020,18(2):318-324. (KONG Xin, CHEN Yongbo, DONG Ruoyan, et al. Performance improvements through gate process optimization for GaN HEMTs[J]. Journal of Terahertz Science and Electronic Information Technology, 2020,18(2):318-324.) DOI:10.11805/TKYDA2018341.
- [19] 孔欣.集成侧墙技术的80 nm栅GaN HEMT[J].太赫兹科学与电子信息学报, 2024,22(9):1044-1050. (KONG Xin. 80 nm T-gate GaN HEMT with integrated sidewall technology[J]. Journal of Terahertz Science and Electronic Information Technology, 2024,22(9):1044-1050.) DOI:10.11805/TKYDA2023413.
- [20] ISAAK R, DIAZ J, GERLACH M, et al. 2 μm 6 inch GaN-on-SiC MMIC process[C]// International Conference on Compound Semiconductor Manufacturing Technology. Denver, Colorado, USA:[s.n.], 2014:229-232.
- [21] 房玉龙,张志荣,尹甲运,等.6英寸SiC单晶质量对GaN外延薄膜的影响[J]. 半导体技术, 2022,47(5):381-385. (FANG Yulong ZHANG Zhirong, YIN Jiayun, et al. Effect of 6-inch SiC single crystal quality on GaN epitaxy films[J]. Semiconductor Technology, 2022,47(5):381-385.) DOI:10.13290/j.cnki.bdtjs.2022.05.007.
- [22] 张东国,杨乾坤,李忠辉,等. 基于 100 mm 国产 SiC 衬底高性能 AlGaN/GaN 异质结外延材料[J]. 固体电子学研究与进展, 2020,40(1):79. (ZHANG Dongguo,YANG Qiankun,LI Zhonghui,et al. High quality AlGaN/GaN heterojunction epitaxial material based on domestic 100 mm SiC substrate[J]. Research & Progress of Solid State Electronics, 2020,40(1):79.) DOI:10.19623/j. cnki.rpsse.2020.01.015.
- [23] CHENG W C,FANG T,LEI S Q,et al. Silicon nitride stress liner impacts on the electrical characteristics of AlGaN/GaN HEMTs[C]// 2019 IEEE International Conference on Electron Devices and Solid-State Circuits(EDSSC). Xi'an, China: IEEE, 2019:1–3. DOI: 10.48550/arXiv.1903.05290.
- [24] KAROUTA F, VORA K, TIAN J, et al. Structural, compositional and optical properties of PECVD silicon nitride layers[J]. Journal of Physics D-Applied Physics, 2012,45(44):445301. DOI:10.1088/0022-3727/45/44/445301.
- [25]]CHANCHAL,KUMAR S,SAWAL R,et al. Effect of helium gas addition to SF₆/O₂ chemistry for SiC dry etching in AlGaN/GaN/ SiC HEMTs[C]// International Workshop on the Physics of Semiconductor and Devices. Singapore:Springer. 2021:57–63. DOI: 10.1007/978–981–97–1571–8_7.
- [26] 孔欣.6英寸SiC基GaN HEMT背孔刻蚀技术研究[J]. 微纳电子技术, 2024,61(12):163-170. (KONG Xin. Research on 6 inch SiC-based GaN HEMT backside via etching technology[J]. Micronanoelectronic Technology, 2024,61(12):163-170.) DOI:10. 13250/j.enki.wndz.24120503.

作者简介:

孔 欣(1987-),男,博士,高级工程师,主要研究 方向为氮化镓微波功率器件和射频微系统集成技术. email:kx hustest@163.com. **汪昌思**(1983-),男,博士,工程师,主要研究方向 为氮化镓器件建模与电路设计.