

文章编号: 2095-4980(2025)04-0346-07

## 一种具有高电流能力的雪崩触发栅控晶闸管

孙新淇, 杨禹霄, 邓时雨, 陈资文, 刘超, 孙瑞泽, 陈万军\*

(电子科技大学 集成电路科学与工程学院, 四川 成都 610054)

**摘要:** 提出一种新的利用雪崩触发的 MOS 控制晶闸管(AT-MCT), 在电容脉冲放电中实现了高电流峰值、高电流上升能力( $di/dt$ )及非工作状态的非激活保护功能。器件结构包含 P-body 中的高掺杂雪崩层(N-AL)以及阴极区域和 MOS 结构分离的 N<sup>+</sup>。当施加栅极电压时, MOS 产生的沟道将 N-drift 电势转移至 N-AL 中, 高掺杂 N-AL 中由于电场尖峰而发生雪崩, 产生的电子-空穴对作为晶闸管的基极电流使 AT-MCT 快速建立自反馈机制; 同时, 由于雪崩建立的正反馈过程大大改善了瞬态载流子二维传输效应, 增加了瞬态开启过程中元胞的有效导通区域, 从而实现更加高效的能量转化。AT-MCT 相比于阴极短路的 MCT(CS-MCT), 电流峰值提高了 40%,  $di/dt$  能力提升了 31%。此外, 通过对 N-AL 掺杂浓度的设计, 可实现在非工作状态下的非激活保护功能, 提升脉冲功率系统的可靠性。

**关键词:** 雪崩; 电流峰值; 高电流上升能力( $di/dt$ ); 瞬态载流子二维传输效应; 非激活保护

中图分类号: TN335

文献标志码: A

DOI: 10.11805/TKYDA2025005

## A novel Avalanche Trigger MCT with high current capacity

SUN Xinqi, YANG Yuxiao, DENG Shiyu, CHEN Ziwen, LIU Chao, SUN Ruize, CHEN Wanjun\*

(School of Integrated Circuit Science and Engineering, University of Electronic Science and Technology of China, Chengdu Sichuan 610054, China)

**Abstract:** A novel Avalanche Triggered MOS-Controlled Thyristor(AT-MCT) is proposed, which achieves high current peak, high current rise capability ( $di/dt$ ), and non-activation protection in the non-operating state during capacitor pulse discharge. The device incorporates a highly doped N Avalanche Layer(N-AL) buried in a Pbody, with an N<sup>+</sup> region near the cathode separated from the MOS structure. When a gate voltage is applied, the channel generated by the MOS transfers the potential of the N-drift region to the N-AL. The highly doped N-AL experiences avalanche due to the electric field peak, and the generated electron-hole pairs serve as the base current of the thyristor, enabling the AT-MCT to rapidly establish a self-feedback mechanism. Meanwhile, the positive feedback process established by the avalanche significantly improves the two-dimensional transient carrier transport effect, increases the effective conduction area of the cell during transient turn-on, and thus achieves more efficient energy conversion. The AT-MCT exhibits a 40% increase in current peak and a 31% increase in  $di/dt$  capability compared to Cathode-Shorted MCT(CS-MCT). Moreover, by designing the doping concentration of the N-AL, non-activation protection in the non-operating state can be realized, thereby enhancing the reliability of the pulsed power system.

**Keywords:** avalanche; current peak;  $di/dt$  capability; transient carrier 2D transport effect; non-activation protection

脉冲功率技术是将能量压缩到极短的时间内释放, 实现高功率、短脉冲的技术, 广泛用于环境保护、医疗、工业等领域<sup>[1-3]</sup>, 起到极其重要的作用。为能够更加快速有效地将能量转化并输出, 要求其具有更短的开启时间、更高的电流上升能力( $di/dt$ )。现阶段, 脉冲功率开关的发展已趋向于小型化、全固态化、满足更高的工作效

收稿日期: 2025-01-03; 修回日期: 2025-02-28

基金项目: 国家自然科学基金资助项目(U21A20499; 62334003)

\*通信作者: 陈万军 email:wjchen@uestc.edu.cn

率、可多次重复使用、更长的工作寿命需求<sup>[4]</sup>。因此，对具有快速开启特性、高  $di/dt$  能力的半导体开关器件需求迫在眉睫。在功率应用领域，常规晶闸管开启过程较慢，无法实现很高的  $di/dt$ <sup>[5]</sup>；超级栅关断晶体管通过先进的制造工艺，可实现相对较高的  $di/dt$  能力，但由于其昂贵的成本以及需要采用电流驱动的方式，在应用中受到限制<sup>[6]</sup>；阴极短路的栅控晶闸管(CS-MCT)将易于驱动 MOS 结构以及具有正反馈特性的晶闸管结合在一起，实现了低导通延迟、高  $di/dt$  能力<sup>[7]</sup>，但由于其建立正反馈的速度相对较慢，以及存在载流子二维传输效应，限制了 MCT 的低导通延迟、高  $di/dt$  能力<sup>[7-8]</sup>；且 CS-MCT 器件结构在脉冲功率系统应用中，并未对工作电压有特殊的保护设计，导致 MCT 器件在低于设计的工作电压值工作时，产生的脉冲功率电流低，无法满足应用需求，且再次放电前电容需重新充电，影响功率系统工作效率；同时，若脉冲功率系统未处于工作状态，器件栅极受到误触发，其产生的电流可能直接导致系统损坏，极大地影响了脉冲功率系统的稳定性和可靠性。

为解决上述问题，本文提出利用雪崩触发的栅控晶闸管(AT-MCT)，在电容脉冲放电中加快正反馈建立的速度，优化二维载流子传输效应，减小开启延迟和提高  $di/dt$  能力；同时，可通过对器件结构参数的设计，实现在非设定工作电压时器件非激活保护功能。

### 1 器件结构及工作原理

#### 1.1 器件结构设计

图 1 为本文提出的 AT-MCT 与阴极短路的 CS-MCT 结构。与 CS-MCT 结构相比，AT-MCT 在 P-well 层中增加了具有高掺杂的 N 型埋层(N-AL)作为雪崩层；且在 MOS 结构附近，阴极的 N<sup>+</sup>并未与沟道相连，器件无法通过沟道注入电子。当阳极施加高压，阴极接地且栅极有电压驱动时，沟槽栅的 MOS 结构会在 P-body 中形成沟道，将 N-drift 电势通过沟道转移至 N-AL 中，由于 N-AL 与 P-base 同为相对高掺杂，则 P-base/N-AL 结(J<sub>1</sub>)处将会出现高电场尖峰并发生雪崩击穿。雪崩产生的大量电子-空穴对会在电场的作用下形成电流，使器件的寄生晶闸管结构形成正反馈锁，器件进入导通状态，开启脉冲功率系统工作模式。图 2 为电势转移过程示意图。当器件处于阻断状态时，大部分电场会分布在 P-well/N-drift 结(J<sub>3</sub>)两端，为保证耐压，P-body 区域的深度  $W_p$  需设计为大于其最大耗尽宽度：

$$W_p > \frac{2N_{N-drift}U_B}{(N_p + N_{N-drift})E_C} \quad (1)$$

式中： $N_{N-drift}$ 、 $N_p$ 、 $U_B$ 、 $E_C$  分别为 N-drift、P-well 掺杂浓度、击穿电压、临界电场。当器件处于导通状态时，MOS 结构在 P-body 中形成的沟道打开后，在忽略沟道电阻的假设下，N-AL 的电势可认为与截止状态时 J<sub>3</sub> 处电势相同：

$$U_{AL} = \frac{N_{N-drift}}{N_p + N_{N-drift}} U_0 \quad (2)$$

式中  $U_0$  为阳极施加电压。

假设 J<sub>1</sub> 处电场拓展宽度为  $W_1$ ，则碰撞电离率<sup>[9]</sup>为：

$$\alpha = a \exp\left(-\frac{b}{E_p}\right) = a e^{-b} \exp\left[\frac{W_1(N_p + N_{N-drift})}{2N_{N-drift}U_0}\right] \quad (3)$$

式中： $a$ 、 $b$  为与材料和温度相关的常数； $E_p$  为 J<sub>3</sub> 处的电场峰值。极高的碰撞电离率使 J<sub>1</sub> 处发生雪崩击穿，产生大量的电子-空穴对，使器件的晶闸管结构锁闭并处于导通状态。

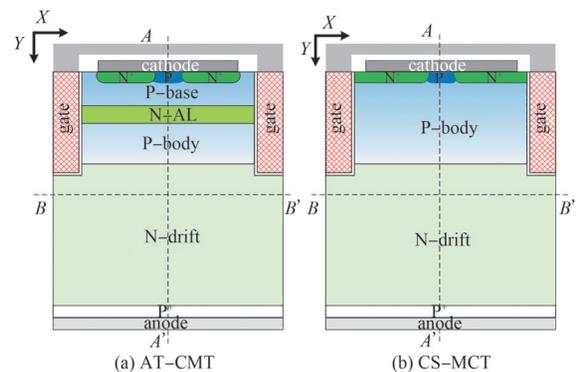


Fig.1 Schematic cross-section of proposed AT-MCT and CS-MCT  
图 1 本文提出的 AT-MCT 结构示意图及 CS-MCT 结构示意图

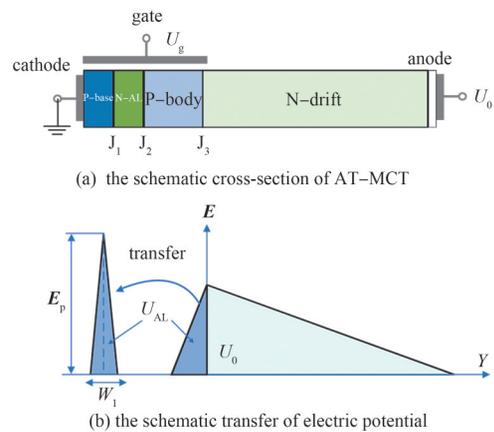


Fig.2 The schematic of electric potential transfer when gate voltage is applied

图 2 当栅极施加栅压时电势转移示意图

1.2 器件工作原理

由于AT-MCT的P阱中引入了高掺杂的N-AL，与超体层绝缘栅双极型晶体管SBL-IGBT<sup>[10]</sup>(Super Body Layer-Insulate-Gate Bipolar Transistor)类似，AT-MCT在阻断状态时会在P阱中引入电场尖峰，导致器件提前击穿，如图3(a)所示，器件的击穿电压随N-AL的掺杂浓度( $N_{AL}$ )增加而下降，且在超过一定值后出现急速劣化。结合式(1)设计，AT-MCT的击穿电压可与CS-MCT基本保持一致，图3(b)为AT-MCT与CS-MCT的击穿电压对比。

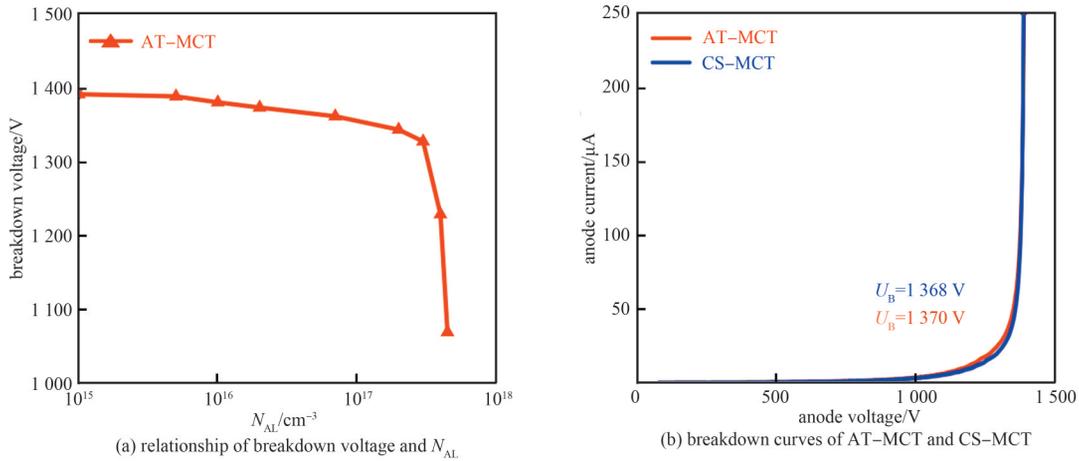


Fig.3 The relationship between breakdown voltage and  $N_{AL}$ , and the breakdown curves of AT-MCT and CS-MCT  
图3 击穿电压与 $N_{AL}$ 的关系及AT-MCT与CS-MCT的击穿电压曲线

图4为阻断和导通状态下电场强度及碰撞电离率的对比。当栅极施加电压使沟道打开时， $J_1$ 处会出现电场和碰撞电离率的尖峰，从而发生雪崩产生电子-空穴对。图5阐述了AT-MCT和CS-MCT的开启过程。对于AT-MCT， $J_1$ 处雪崩产生的大量电子-空穴对作为次要晶闸管( $T_1$ )的基极电流，使 $T_1$ 发生闩锁。 $T_1$ 的电子电流通过N-AL直接流向N-drift，使主要晶闸管( $T_2$ )建立正反馈，最终整个器件开启。相比于图5(b)CS-MCT开启过程包含的3个阶段<sup>[8]</sup>，AT-MCT的载流子传输路径在开启过程中更为直接和高效。

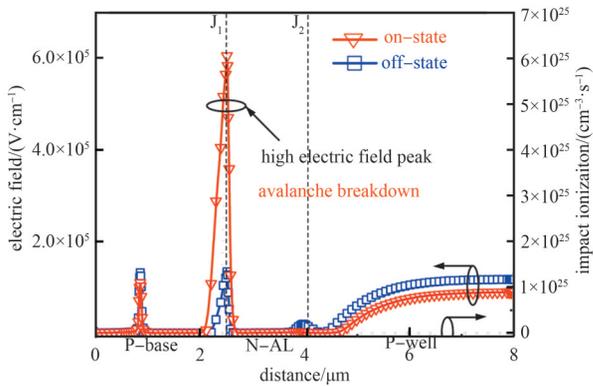


Fig.4 The electric field and impact ionization distribution along the line AA' on the cathode side of AT-MCT in off-state and on-state, respectively  
图4 沿着直线AA'阴极侧附近分别在导通状态、阻断状态下的电场强度和碰撞电离率分布

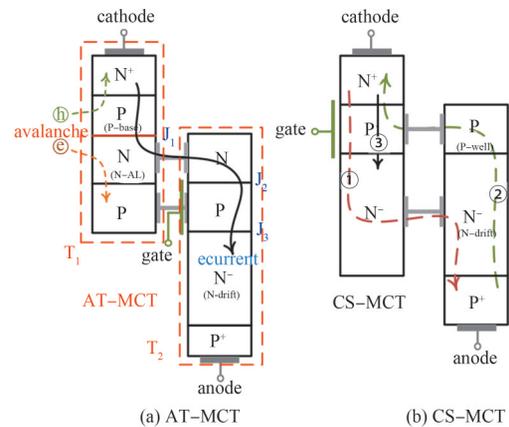


Fig.5 The schematic of transient carrier transport in AT-MCT and CS-MCT during turn-on process  
图5 开启过程中AT-MCT与CS-MCT载流子运输过程示意图

通过仿真得到AT-MCT、CS-MCT开启过程中载流子运输过程如图6所示。图6(a)~(c)为CS-MCT 3个主要开启过程中载流子的运输方式：a) 电子从阴极通过沟道注入进N-drift；b) 激发的空穴通过P-well收集流向阴极；c) 空穴电流在P-well产生的压降使PN结开启，阴极电子直接穿过P-well进入N-drift，晶闸管结构触发正反馈机制闩锁。图6(d)~(f)中为 $J_1$ 处发生雪崩并产生大量的电子空穴对，且其产生的电流分别作为 $T_1$ 中PNP和NPN的基极电流，使 $T_1$ 发生闩锁；随着 $T_1$ 闩锁的加剧，电子电流直接穿过P-well注入到N-drift中，至此触发 $T_2$ 的正反馈机制。通过对比开启过程可知，AT-MCT通过快速且强烈的雪崩触发方式，可实现更为高效的开启过程。

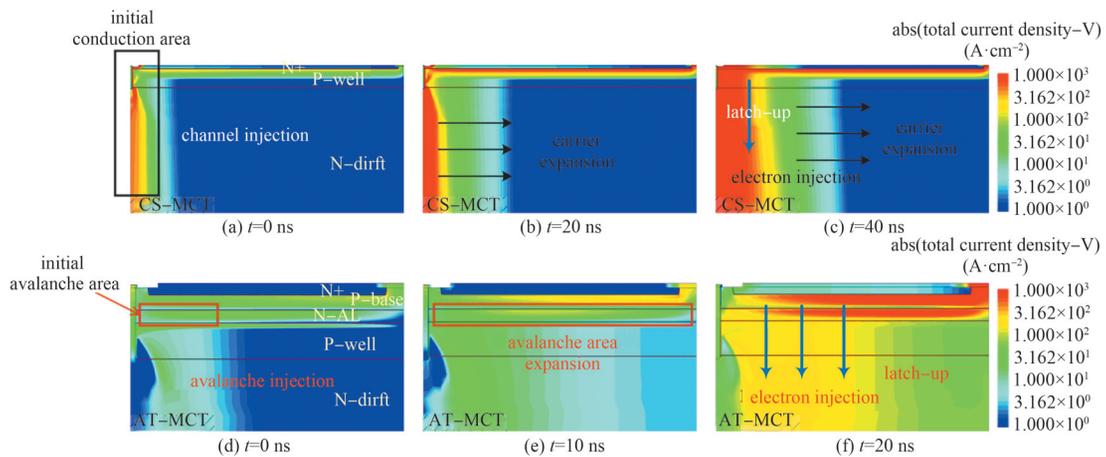


Fig.6 Carrier density distribution during transient turn-on process

图6 瞬态开启过程中载流子浓度分布

在瞬态的开启过程中，载流子的二维传输效应同样也是影响开启延迟和  $di/dt$  能力的因素之一。稳态导通条件下，载流子具备充分的时间进行横向迁移，从而使整个单元结构均可视为晶闸管的有效导通区域。但在瞬态脉冲条件下，由于脉冲放电时间极为短暂(通常在数百纳秒范围内)，仅有局部单元结构能够实现导通，导通区域的扩展受到显著限制。因此开关器件需在极短时间内尽可能多地使有源区均匀地导通开启，以实现最小的瞬态导通电阻。如图 6(a)~(c)所示，在 MCT 的开启过程中，其导通区域往往从起始导通位置，依靠载流子自身横向扩展至整个单元结构。由于 AT-MCT 是通过电场引起的雪崩注入而触发开启的，电场在 N-AL 中引起雪崩的速度远远快于载流子自身的二维传输速度。因此如图 6(d)~(f)所示，初始的雪崩区域拓展到整个元胞区域只需要 10 ns 左右。图 7 为开启过程中载流子浓度分布随时间变化的情况，横轴为归一化宽度( $W$ )。从载流子浓度的分布变化对比可以得出，相比于 CS-MCT 的自主载流子拓展且存在死区，AT-MCT 中依靠雪崩区域拓展导致的载流子浓度上升速度和载流子分布均匀性都优于 CS-MCT，使其表现出更高的电流峰值和  $di/dt$  能力。

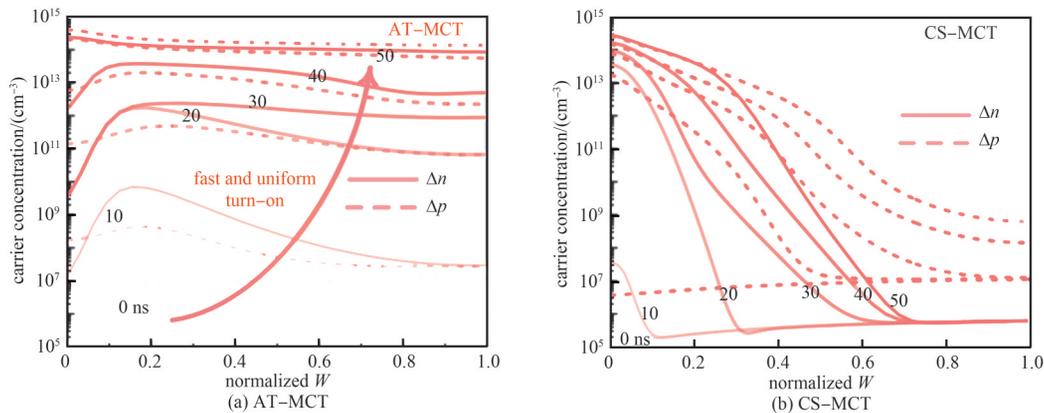


Fig.7 Dynamic carrier distribution (hole and electron concentration) during turn-on process

图7 开启过程中,动态载流子(电子、空穴)分布

## 2 仿真结构及讨论

### 2.1 器件性能参数对比

为验证本文提出的 AT-MCT 工作机理及性能的优越性，采用 Sentaurus TCAD 对以上 2 个结构进行仿真对比。图 8(a)为脉冲放电电流波形及仿真开启电路示意图，由于 AT-MCT 快速且均匀的雪崩触发开启方式，其具有更高的电流峰值( $I_{peak}$ )和更高的  $di/dt$  能力，同样，得益于快速且均匀的开启方式，在脉冲放电开启过程中 AT-MCT 的温度相较于 CS-MCT 也更低，具有更好更可靠的连续工作潜力。图 9 为在相同的归一化宽度、不同阳极电压  $U_0$  情况下，电流峰值与  $di/dt$  能力的对比。从图中可以看到，在很大工作电压范围内，AT-MCT 都有更高的电流峰值能力和  $di/dt$  能力，AT-MCT 相较于 CS-MCT 电流峰值能力提高了 40%， $di/dt$  能力提高了 31%。图 10 讨论了

在不同归一化宽度下的电流峰值能力与  $di/dt$  能力的对比, 当  $W$  从初始值开始增长时, 电流峰值和  $di/dt$  能力出现极大的改善, 这是由于当  $W$  较小时, 载流子二维传输效应并不占主导作用, 随着  $W$  的增加, 可导通的有效区域也增加, 从而使电流峰值和  $di/dt$  能力有明显优化。当  $W$  增加到一定值后, 载流子二维传输效应会导致在瞬态脉冲过程中元胞有部分区域并不参与载流子导通, 阻碍了性能进一步提升, 甚至出现小幅度的劣化。但从图中可以得出, 由于 AT-MCT 是利用雪崩触发的工作原理, 其在不同的  $W$  下仍保持更加优秀的性能。

为了量化导通过程中 AT-MCT 雪崩触发相比 CS-MCT 载流子二维传输效应的优势, 采用载流子分布的均匀性进行考察, 引入了空穴浓度均匀系数 ( $f_H$ )。  $f_H$  定义为空穴浓度最小值和空穴浓度最大值之比, 其中  $f_H=1$  表示最均匀分布,  $f_H=0$  表示不均匀分布。图 11 为不同归一化  $W$  下的空穴浓度均匀系数  $f_H$ 。瞬态导通均匀性的退化与  $W$  密切相关, 而 AT-MCT 相对于 CS-MCT 始终保持着更优的性能。

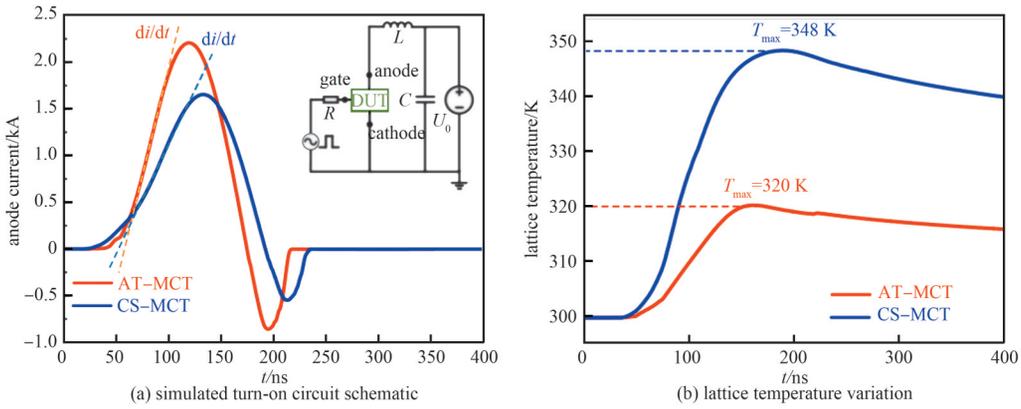


Fig.8 Simulated turn-on circuit schematic and lattice temperature variation  
图 8 仿真开启电路示意图及晶格温度变化图

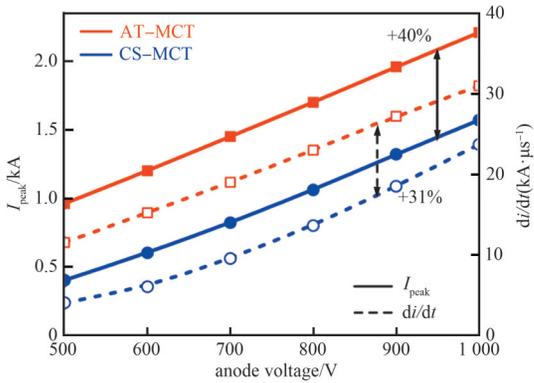


Fig.9  $I_{peak}$  and  $di/dt$  capability under the same  $W$  at different  $U_0$   
图 9 相同归一化  $W$  下, 不同  $U_0$  时  $I_{peak}$  与  $di/dt$  能力对比

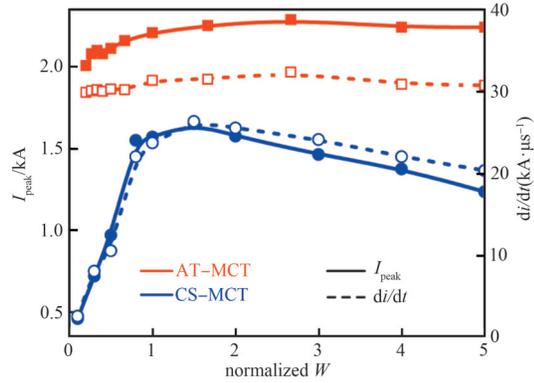


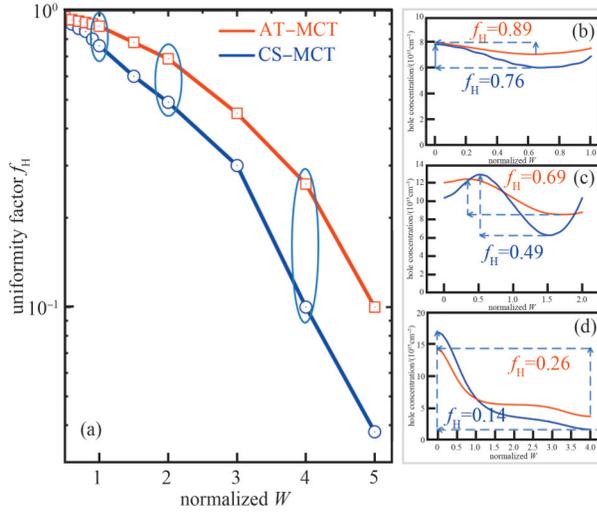
Fig.10  $I_{peak}$  and  $di/dt$  versus normalized  $W$  under the same  $U_0$   
图 10  $I_{peak}$  和  $di/dt$  随归一化参数的变化

## 2.2 非工作状态保护功能设计

通过对 N-AL、P-base 浓度的设计, 实现对器件开启后峰值电场的调节。假设 P-base 的掺杂浓度近似为 N-AL 的掺杂浓度  $N_{AL}$ , 峰值电场强度可由:

$$E_{max} = \left[ \frac{qN_{AL}N_{N-drift}U_0}{(N_p + N_{N-drift})\epsilon_s} \right]^{\frac{1}{2}} \quad (4)$$

计算得出(式中  $\epsilon_s$  为硅的介电常数): 仅当  $E_{max} > E_c$  时, N-AL 才会发生雪崩并使器件开启, 由此通过设计掺杂浓度实现 AT-MCT 仅对大于工作设定电压  $U_0$  时才会开启。图 12 展示了通过改变  $N_{AL}$  设定工作电压  $U_0=900$  V 时 AT-MCT 与 CS-MCT 脉冲放电波形对比, 当  $U_0=1000$  V 时, 大于设定工作电压, AT-MCT 可以正常工作且具有更好的脉冲性能, 当  $U_0=800$  V 时, 低于设定电压, AT-MCT 在栅极施加电压后,  $J_1$  处的电场峰值和碰撞电离率不足以产生雪崩, 由此器件依然表现为阻断不产生脉冲电流, 起到非工作状态保护的功能。



(a) Uniformity factor  $f_H$  with different normalized  $W$  compared with CS-MCT; (b) hole distribution under normalized  $W=1$ ; (c) hole distribution under normalized  $W=2$ ; (d) hole distribution under normalized  $W=4$

Fig.11 Uniformity factor of holes concentration ( $f_H$ ) with different normalized  $W$  at high current condition

图 11 在高电流状态下,不同归一化宽度  $W$ 对空穴浓度均匀系数  $f_H$ 的变化

2.3 工艺制造步骤

AT-MCT 结构中 N-AL 是实现雪崩触发的关键, 与 CS-MCT 的工艺步骤不同, N-AL 的掺杂浓度  $N_{AL}$  需要精确控制, 因此采用外延的工艺进行制造。图 13 为工艺制造的关键步骤: a) 首先采用 <100> 晶向的硅片衬底作为 N-Drift 并设计好衬底电阻率, 采用离子注入并推结形成 P-body; b) 离子注入  $N^+$  用于形成 N-AL; c) 外延形成 P-base 并推结形成 N-AL, 对栅极区域进行挖槽; d) 形成栅极氧化物和多晶硅; e) 离子注入形成  $P^+$ 、 $N^+$  区域; f) 形成电极金属。

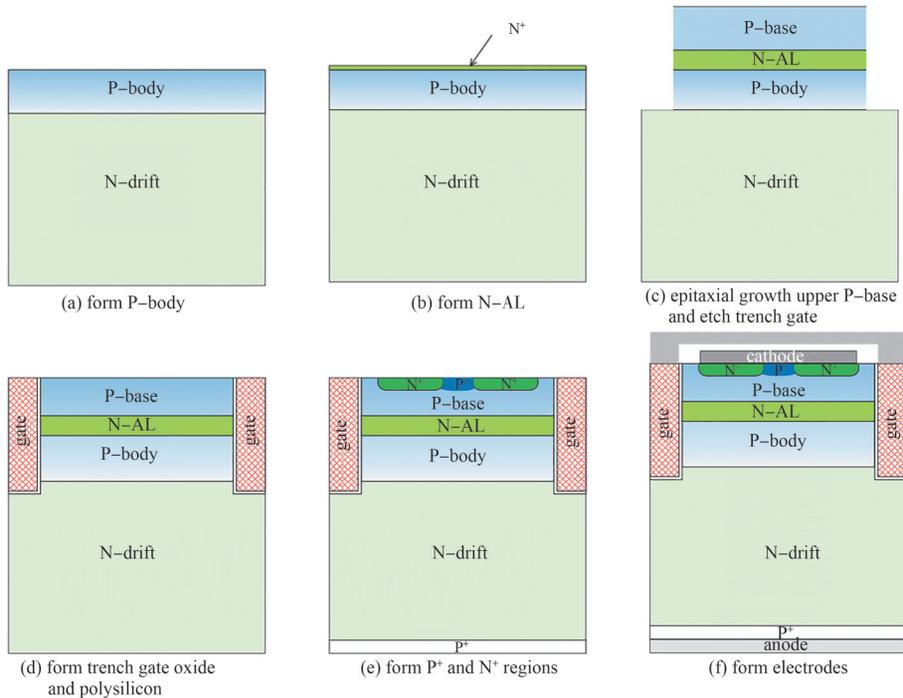


Fig.13 Basic process to fabricate AT-MCT

图 13 制造 AT-MCT 的基本步骤

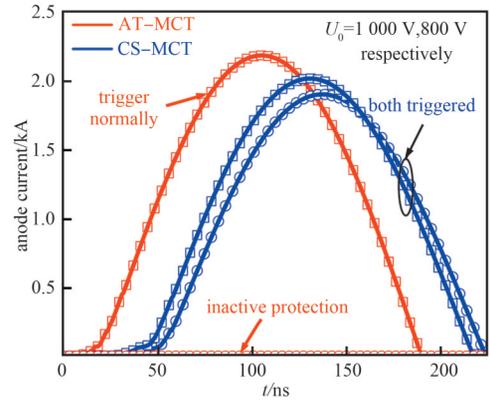


Fig.12 Different working states of AT-MCT under  $U_0=1000\text{ V}, 800\text{ V}$  respectively and the comparison with CS-MCT

图 12  $U_0=1000\text{ V}, 800\text{ V}$  时 AT-MCT 的两种不同工作状态以及与 CS-MCT 的对比

### 3 结论

本文提出了一个具有高掺杂雪崩层(N-AL)的雪崩触发栅控晶闸管(AT-MCT), 实现了更高的电流峰值及更高的  $di/dt$  能力。在开启过程中, MOS 结构下方的通道将电势从 N-drift 转移到 N-AL 中, 从而导致 N-AL 中产生明显的电场尖峰并最终导致雪崩注入, 雪崩产生的电流作为寄生晶闸管的基极电流, 使 AT-MCT 快速建立正反馈过程。此外, 由电场诱导的雪崩触发减弱了载流子二维传输效应的影响, 在开启过程中, 更大面积的元胞参与导通, 形成了更为高效的能量转换。最终, AT-MCT 相比于阴极短路的栅控晶闸管(CS-MCT), 电流峰值增加了 40%,  $di/dt$  能力增加了 31%, 且 AT-MCT 能够在很大的工作电压范围内均有优异的性能表现。同时, 可以通过对 N-AL 掺杂浓度的设计, 实现脉冲功率系统在低于设定工作电压时处于非激活保护的功能。最后对该器件制造的工艺流程进行了设计, 具有一定的制造可行性。

#### 参考文献:

- [ 1 ] MANKOWSKI J, KRISTIANSEN M. A review of short pulse generator technology[J]. IEEE Transactions on Plasma Science, 2000,28(1):102-108. DOI:10.1109/27.842875.
- [ 2 ] AKIYAMA H, SAKUGAWA T, NAMIHIRA T, et al. Industrial applications of pulsed power technology[J]. IEEE Transactions on Dielectrics and Electrical Insulation, 2007,14(5):1051-1064. DOI:10.1109/TDEI.2007.4339465.
- [ 3 ] WANG Dongdong, QI Jian, LIU Kefu. All solid-state pulsed power generator with semiconductor and magnetic compression switches[J]. High Power Laser and Particle Beams, 2010,22(4):730. DOI:10.1109/PPC.2009.5386270.
- [ 4 ] SHINOHE T, NAKAGAWA A, MINAMI Y, et al. Ultra high  $di/dt$  pulse switching of 2 500 V MOS assisted gate-triggered thyristors(MAGTs)[C]// Proceedings of the 2nd International Symposium on Power Semiconductor Devices and ICs. Tokyo, Japan: IEEE, 1990:277-282. DOI:10.1109/ISPSD.1990.991096.
- [ 5 ] IKEDA S, ARAKI T. The  $di/dt$  capability of thyristors[J]. Proceedings of the IEEE, 1967,55(8):1301-1305.
- [ 6 ] O'BRIEN H, OGUNNYI A, SCOZZIE C J, et al. Development of 'stitch' super-GTOs for pulsed power[C]// 2011 IEEE Pulsed Power Conference. Chicago, IL, USA: IEEE, 2011:1108-1111.
- [ 7 ] CHEN Wanjun, LIU Chao, SHI Yijun, et al. Design and characterization of high  $di/dt$  CS-MCT for pulse power applications[J]. IEEE Transactions on Electron Devices, 2017,64(10):4206-4212. DOI:10.1109/TED.2017.2736529.
- [ 8 ] LIU Chao, XING Pengcheng, ZHANG Shuyi, et al. Study on transient turn-on characteristics of pulse power thyristor-type devices under ultrahigh  $di/dt$  condition[J]. IEEE Transactions on Electron Devices, 2023, 70(2): 640-646. DOI: 10.1109/TED.2022.3232320.
- [ 9 ] CHYNOWETH A G. Ionization rates for electrons and holes in silicon[J]. Physical Review, 1958(109):1537-1545.
- [ 10 ] RAHMAN M T, KIMURA K, Fukami T, et al. A novel carrier accumulating structure for 1 200 V IGBTs without negative capacitance and decreasing breakdown voltage[C]// 2018 IEEE the 30th International Symposium on Power Semiconductor Devices and ICs(ISPSD). Chicago, IL, USA: IEEE, 2018:491-494. DOI:10.1109/ISPSD.2018.8393710.

#### 作者简介:

孙新淇(2000-), 男, 在读硕士研究生, 主要研究方向为功率半导体器件 .email:202221020412@std.uestc.edu.cn.

杨禹霄(2000-), 男, 在读博士研究生, 主要研究方向为功率半导体器件、功率集成电路。

邓时雨(2000-), 男, 在读硕士研究生, 主要研究方向为功率半导体器件。

陈资文(1997-), 男, 在读博士研究生, 主要研究方向为碳化硅功率器件设计。

刘超(1992-), 男, 博士, 副教授, 主要研究方向为功率半导体器件、宽禁带功率半导体、脉冲功率器件及系统应用。

孙瑞泽(1989-), 男, 博士, 副教授, 主要研究方向为功率半导体器件、宽禁带功率半导体、脉冲功率器件及系统应用。

陈万军(1978-), 男, 博士, 教授, 博士生导师, 主要研究方向为功率半导体器件、宽禁带功率半导体、脉冲功率器件及系统应用、功率集成电路等。