文章编号:1672-2892(2010)01-0084-04

反熔丝 FPGA 器件 y 剂量率辐射效应规律探讨

赵洪超,朱小锋,杜川华

(中国工程物理研究院 电子工程研究所,四川 绵阳 621900)

摘 要:FPGA系统电路进行抗 y 剂量率器件选择是非常困难的。针对 FPGA器件抗 y 剂量率 性能优选,试验研究了3种反熔丝 FPGA器件的 y 剂量率辐照效应规律。全部样品均出现了低阈值 y 剂量率扰动效应,但均未产生高 y 剂量率闭锁效应。FPGA器件低阈值 y 剂量率失效主要是瞬时 光电流扰动引起了时序逻辑功能的失效,而其模块海间的反熔丝开关电阻却对产生闭锁效应的大 的辐射浪涌电流提供了保护。实验结果表明,系统电路设计加固是其实现抗 y 剂量率最有效的方法。 关键词:反熔丝 FPGA; y 剂量率;辐照试验;抗辐射加固

中图分类号:TN431.2;TL843 文献标识码:A

Study of radiation effects by transient γ -rays for anti-fuse FPGA

ZHAO Hong-chao, ZHU Xiao-feng, DU Chuan-hua

(Institute of Electronic Engineering , China Academy of Engineering Physics , Mianyang Sichuan 621900 , China)

Abstract : The dose rate effects of anti-fuse FPGA was specifically studied for parts screening. The results of experiments showed that all of the test circuits were seriously disrupted by low level of transient γ radiation, but none of them had latch up effect in high level of radiation. The low level radiation damage was due to that the transient photocurrents had caused the disruption of logic functions of anti-fuse FPGA. Nevertheless, the resistance of programmable switches in sea-cells prevented the radiation induced latch up effect in anti-fuse FPGA. The study results showed that the circuits hardening design was the best method to increase radiation fault-tolerance of anti-fuse FPGA.

Key words : anti-fuse FPGA ; γ -rays dose rate ; radiation test ; radiation hardened technology

FPGA 器件使用灵活,设计方便,在武器和空间电子系统中应用越来越广泛。对于具有抗辐射加固要求的电 子学系统而言,采用具有良好抗辐射能力的电子元器件是最理想的方法^[1]。因此,FPGA 器件抗辐射性能倍受关 注。不同工艺、结构的 FPGA 器件其抗辐射性能有一定差异^[2]。因此,对器件抗辐射性能进行优选是实现系统抗 辐射加固的有效方法之一。国内针对 FPGA 器件抗中子和电离总剂量能力的器件选择卓有成效^[3]。能否通过器件 选择获得具有抗高 y 剂量率性能的 FPGA 器件,本文通过几种反熔丝 FPGA 器件 y 剂量率辐射效应规律的研究对 此问题进行探讨。

1 反熔丝 FPGA 器件的基本结构

FPGA 通常由逻辑模块、I/O 模块和可编程互连资源组成。逻辑模块(包括时序模块和组合模块)是 FPGA 的主要组成部分,是实现逻辑功能的基本单元。I/O 模块提供了器件引脚和内部逻辑阵列之间的连接。可编程互连资源包括各种长度的竖直和水平的金属连线线段和一些可编程连接开关,它们将各个逻辑模块之间、逻辑模块与I/O 模块之间互相连接起来,构成各种功能复杂的系统。

FPGA 器件主要有两类基本逻辑模块:组合单元(C-cell)和寄存器单元(R-cell),如图 1 所示。一个组合单元可以实现 5 输入组合功能,寄存器单元具有许多控制信号的基本的专用触发器。逻辑模块(tiles)构建在互联布线槽的下层,同样的基本逻辑模块组成模块海(Sea-of-Module)结构,如图 2 所示。

可编程连接开关有熔丝型和反熔丝型两种。ACTEL 公司的反熔丝 FPGA 器件更适合于空间或核环境使用。 其反熔丝结构使用的互连技术有两种:一种是反熔丝开关构建在两层金属之间,称为 MTM(Metal-To-Metal)技术, 典型产品有 54SX 系列 ;另一种是以 N + 扩散区和多晶硅之间的氧 - 氮 - 氧为介质 称为 ONO(Oxide-Nitride-Oxide) 技术,典型产品有 ACT1/2/3,1200XL 和 3200DX 等系列^[4]。



MTM 反熔丝材料由非晶硅层和电介质层构成,反熔丝夹在金属 3(顶层金属)和用来连接金属 2 到金属 3 的 过孔塞(via-plug)之间,如图 3 所示^[5]。ONO 反熔丝组成是一个多晶硅/ONO/N++结构,如图 4 所示。该结构具有 大量的砷离子掺杂聚合物和 N++。典型的 ONO 绝缘介质厚度约为 86 Å。ONO 反熔丝在关状态时阻抗高达 1 TΩ 以上,在开状态时高阻抗变为低阻抗(约为 100 Ω~600 Ω)^[6]。



2 y 剂量率辐照试验

2.1 试验结果

本文选用了 ACTEL 公司的 A1020B,A1460A 和 A42MX16 3 种反熔丝 FPGA 芯片进行 y 剂量率辐照效应规律试验研究。3 种 反熔丝 FPGA 芯片分别采用 1.0 µm,0.8 µm 和 0.45 µm CMOS 工 艺,均通过 VHDL 语言编程设计为数字延时电路工作模式。数 字延时电路辐照试验测试原理图如图 5 所示,主要由电源、FPGA 芯片、RC 复位电路和时钟等组成。其工作原理为:当直流稳压 电源输出 5 V 直流电压到 FPGA 及晶振时,FPGA 清零,晶振产 生时钟信号输出到 FPGA。FPGA 设计为固定延时工作方式,固 定延时结束后输出方波信号表征延时结束。



A1020B,A1460A 和 A42MX16 延时电路强光 - I 加速器 y 剂量率辐照效应试验结果见表 1。

T 11 1	- TE1 1.	C	41.7	•
Lahlet	The reculte	of francient	w_rave radiation	evnerimente
1 40101	The results	of transferit	y-rays raulation	CAPCIIIICIIIS
			/ 2	

FPGA		dose rate	delay time of	result		f
	node	Gy(Si)/s	circuit	disrupted	latch up	wavelollii
A1020B	1	1.18×10^{7}	50 µs	disable function of one signal period	no	Fig.6
	2	2.34×10 ⁹	50 µs	disable function of one signal period	no	
A1460A	1	2.53×10 ⁸	30 µs	high level upset 13.2 µs	no	
	2	8.36×10 ⁸	30 µs	high level upset 14.5 µs	no	
A42MX16	1	1.48×10^{8}	152 s	renew delay after radiation	no	
	2	4.69×10 ⁹	152 s	renew delay after radiation	no	

A1020B 延时电路为固定 50 μs 触发延时工作方式, 在 1.18×10^7 Gy(Si)/s 和 1.34×10^9 Gy(Si)/s γ剂量率辐照下, 辐照期间的第一个功能周期延时失效,辐照后的触发延时 功能周期工作正常,未产生闭锁效应。图 6 为第 1 炮辐照 试验测试典型波形。图中从上至下,波形 1 为信号源外触 发信号,周期 60 μs;波形 2 为 FPGA 输出信号,触发后 延时 50 μs 输出方波表示延时结束,辐照时的 50 μs 延时 无输出,辐照后的第 2 触发延时 50 μs 正常;波形 3 为 FPGA 输出驱动电路的输出信号;波形 4 为晶振时钟信号, 扰动时间约 1 μs。

A1460A 延时电路为固定 30 μs 延时工作方式,在 2.53×10⁷ Gy(Si)/s 和 8.36×10⁸ Gy(Si)/s γ 剂量率辐照下, 延时输出高电平分别翻转 13.2 μs 和 14.5 μs,第一个功能 周期延时失效,第二个功能周期工作正常,未产生闭锁效应。



2.2 结果讨论

ACTEL 公司的 A1020B,A1460A 和 A42MX16 3 种反熔丝 FPGA 芯片均为深亚微米体硅 CMOS 工艺。 y 射线 对体硅 CMOS 器件的辐照效应主要是产生瞬时扰动效应和闭锁效应。

当 y 射线射入半导体材料,部分光子能量被材料吸收和引起电离,激励出电子,且在材料内产生空穴-电子 对,使材料电导率发生显著改变。当 CMOS 器件处于加电工作状态,即辐照产生空穴-电子对的区域存在电场 时,则这些辐照产生的电子和空穴将发生漂移运动,同时也发生扩散运动,形成瞬时光电流。这种瞬时光电流将 造成电路扰动,影响电路正常工作。

大规模体硅 CMOS 器件含有寄生的 PNPN 4 层结构,瞬时光电流可能使寄生的 NPN 和 PNP 晶体管电流循环 增益达到饱和,从而产生闭锁。体硅 CMOS 器件发生闭锁时,电路电流将增大数倍甚至几十倍,且其错误状态 能维持下去,直到闭锁大电流条件得不到满足(如切断电源)为止。

从试验结果可以看到:3种反熔丝 A1020B,A1460A 和 A42MX16 芯片 γ 剂量率辐照产生瞬时扰动效应的阈值 均较低。其中,A1020B 在 1.18×10⁷ Gy(Si)/s 剂量率条件下即产生了延时功能失效现象;但3种 FPGA 芯片在高 剂量率条件下均未产生闭锁效应。如,A42MX16 在 4.69×10⁹ Gy(Si)/s 高剂量率条件下仅出现了重新计数延时现 象,未发生大电流深闭锁现象。

3 种反熔丝 A1020B,A1460A 和 A42MX16 芯片出现低阈值剂量率扰动效应的原因可能是时钟信号、复位信 号和 FPGA 器件内部结构(如 CMOS 反相器)的瞬时扰动引起的。对 FPGA 延时电路试验状态进行分析,其主要原 因是 y 瞬时光电流引起了器件的内部逻辑功能失效。FPGA 器件均为编程时序逻辑电路,时序逻辑功能对瞬时扰 动效应比较敏感。因此,FPGA 器件抗 y 剂量率瞬时扰动能力较差。

FPGA 通常由逻辑模块、I/O 模块和可编程互连资源组成。逻辑模块最易受到 y 剂量率瞬时扰动,而可编程 互连开关却对模块海间大的浪涌电流提供了保护。不论采用 ONO 反熔丝技术还是 MTM 反熔丝技术,反熔丝在 关状态时均为高阻,在开状态时也有几百欧姆的阻抗。因此,当高 y 剂量率辐照引起的巨大浪涌电流通过反熔丝 开关时,均会被有效地限流。这应当是 3 种 FPGA 芯片虽然含有寄生的 PNPN 4 层结构,但在 10⁹ Gy(Si)/s 以上 高剂量率条件下均未产生闭锁效应的主要原因。

3 结论

ACTEL 公司的 A1020B,A1460A 和 A42MX16 3 种 ONO 反熔丝 FPGA 芯片 y 剂量率辐照试验结果表明,3 种 芯片抗 y 剂量率瞬时扰动阈值均较低。对 FPGA 器件而言, y 剂量率瞬时扰动将造成电路在一定时间周期内的功 能失效。因此,通过器件选择获得具有抗高 y 剂量率加固特性的 FPGA 器件是比较困难的;但是,反熔丝 FPGA 的可编程互连开关结构却对大电流闭锁效应提供了保护,因此,A1020B,A1460A 和 A42MX16 3 种芯片在高剂量 率条件下均未产生闭锁效应。由此说明,进行系统电路设计加固是 FPGA 电路抗 y 剂量率最有效的方法。