

文章编号: 2095-4980(2013)06-0977-04

LabVIEW 现场可编程门阵列模块数据采集系统仿真

卢 航, 高 峰, 程 刚

(中国工程物理研究院 电子工程研究所, 四川 绵阳 621999)

摘 要: 现场可编程门阵列(FPGA)在数据采集、信号处理、测量控制等领域发挥着越来越重要的作用。目前, 美国国家仪器(NI)公司已经将其图形化编程语言 LabVIEW 的应用扩展到了 FPGA 开发领域, 从而使 FPGA 的开发变得相对容易和便捷。基于 NI 公司的 CompactRIO 系统架构, 选用 NI9205 模块, 利用仿真技术开发了一套数据采集系统, 能够对信号进行采集并分析采集信号的振幅谱和相位谱。该数据采集系统具有一定的实际意义和价值, 并可进一步扩展为自动化软件测试平台。

关键词: LabVIEW; 现场可编程门阵列; 数据采集

中图分类号: TN919

文献标识码: A

doi: 10.11805/TKYDA201306.0977

Data acquisition system simulation based on LabVIEW FPGA module

LU Hang, GAO Feng, CHENG Gang

(Institute of Electronic Engineering, China Academy of Engineering Physics, Mianyang Sichuan 621999, China)

Abstract: Field Programmable Gate Array(FPGA) plays an increasingly important role in the fields of data acquisition, signal processing and measurement control, etc. NI has already expanded LabVIEW to the development of FPGA, which makes the development of FPGA much easier and more efficient. The data acquisition system based on CompactRIO and NI9205 module is developed by using simulation technology, which is able to analyze the amplitude and phase spectrum of the signal acquired. The proposed system bears practical significance and value, and can be further expanded to an automated software testing platform.

Key words: LabVIEW; Field Programmable Gate Array; data acquisition

目前对于现场可编程门阵列(FPGA)的开发, 主要采用硬件描述语言(如 Verilog, VHDL 等)和专门的开发工具(如 ISE, Quartus II 等)。开发者需要对硬件描述语言、开发工具、FPGA 的基本结构以及相应的硬件知识具有较深刻的了解, 这就对开发者提出了较高的要求。随着图形化编程语言 LabVIEW 进入 FPGA 开发领域, FPGA 的开发变得相对容易, 在测量控制等领域的应用也越来越多^[1]。

NI 公司提供的 FPGA 设备主要有 NI CompactRIO 系列、NI FlexIO 系列、R 系列智能 DAQ 设备和 NI Compact 视觉系统等^[2]。其中, NI CompactRIO 系列由控制器、CRIO 机箱和 C 系列模块 3 部分硬件组成, FPGA 芯片是整个 CompactRIO 系统的核心。CRIO 系统的嵌入式控制器上运行实时操作系统(如 VxWorks, Pharlap 等), 在此基础上开发的实时模块可以通过先入先出(First Input First Output, FIFO)队列或者 FPGA VI 的前面板控件等来与 FPGA 进行通信, 同时可以对读取的数据进行分析、处理等; CRIO 机箱背板上运行 FPGA 程序, 其负责所有信号采集以及信号输入、输出等的控制; C 系列模块负责所有的外部信号采集等功能, NI 公司提供了不同的 C 系列模块供用户选择。基于 NI CompactRIO 平台的应用系统开发分为 3 个部分, 即 FPGA 开发、RT 控制器嵌入式软件开发和上位机图形接口软件开发等^[3]。

1 数据采集系统设计

在 LabVIEW 8.x 以上版本中, 可以在开发 PC 机上仿真运行 FPGA 模块和 Host 模块等, 从而便于脱离硬件

收稿日期: 2012-09-14; 修回日期: 2012-11-21

基金项目: 国防科工局技术基础课题资助项目(Z112011A001)

进行系统开发。本设计是基于仿真技术进行开发,并且能够快速移植到实际的硬件设备中。开发平台选用的是 NI CompactRIO(系统组成见图 1),C 系列模块采用 NI9205,通过 FPGA 控制 NI9205 模块采集外部信号,并在上位机用户界面显示采集到的信号波形和信号的频谱分析情况等。数据采集系统的设计框图如图 2 所示。

1.1 C 系列模块设计

NI 公司根据用户不同的需求提供了种类繁多的 C 系列模块,基于本设计的具体要求,采用的是 NI9205 模块。NI9205 拥有 16 bit 的分辨率,最大采样率为 250 kS/s,具有 32 路的单端输入或者 16 路的差分输入。同时,NI9205 支持可编程的输入范围(± 200 mV, ± 1 V, ± 5 V 和 ± 10 V),并且具有多种接线方式。

在采集系统中,有 3 种常见的信号接入方式:参考单端、非参考单端和差分方式。参考单端方式是所有的接入信号均采用地作为共同的参考点;非参考单端方式类似于参考单端方式,只不过所有接入信号的共同参考点不是地,而是与地隔离的信号源;差分接入方式是通过将 2 路信号分别接入 2 个通道,从而可以有效抑止共模干扰等。在设计中,可以在 NI9205 模块的属性中设置采用的接入方式。

1.2 FPGA 模块设计

FPGA 模块负责控制 NI9205 模块进行数据采集,其可以精确定时到纳秒级,这保证了数据采集时序的准确性。由于 NI CompactRIO 平台提供的 FPGA 硬件资源是非常有限的,因此不适合在 FPGA 中进行大量的存储和运算,并且 FPGA 代码编写风格对最终生成的硬件电路具有很大影响,因此需要根据实际情况进行代码优化,从而提高 FPGA 硬件资源的使用效率。

在本设计中,通过 FPGA 控制 NI9205 模块对三路模拟输入信号进行采集,并将读取的数据传递给实时嵌入式模块。FPGA 与实时模块之间的数据交换方式有轮询 FPGA VI 前面板的控件、中断以及 FIFO 通信等,其中轮询和中断的方式适合于低速场合。为了实现高效的数据传输和提高系统的可扩展性,采用了 FIFO 的通信机制。同时,由于 FPGA 时序能精确到纳秒级,而实时系统只能达到微秒或者毫秒级,采集的数据在传递给实时系统时会产生丢失。为了避免在传递过程中数据丢失,使用 FIFO 作为采集数据缓存也是较好的选择。FPGA 中的 FIFO 在缓冲区满之后不会发生溢出等情况,而是处于等待状态,直到超时或者缓冲区有空闲。目前,NI CompactRIO 平台提供的 FIFO 有 3 种类型,包括终端范围 FIFO、VI 范围 FIFO 和直接内存访问 FIFO(DMA FIFO)等^[4]。设计中使用的是 DMA FIFO,它使用 FPGA 中的嵌入式块 RAM,而不是采用查找表和触发器等存储结构,因此能够将有限的查找表和触发器资源用作它用。由于 DMA FIFO 具有确定的方向,即其数据传输方向是固定的(FPGA 到实时嵌入式系统或者实时嵌入式系统到 FPGA),需要在 FIFO 属性中设定其方向性。同时,在使用 DMA FIFO 前需要设定其大小(也称为 FIFO 的深度),默认值为 10 000。在系统运行过程中 FIFO 的深度是不可改变的,在本设计中其大小由设定的采样频率和采样点数共同决定。

进行 FPGA 模块的设计时,通过调用 I/O 节点函数读取 NI9205 模块相应通道的数据,并通过读写函数将数据存入 FIFO 中。FPGA 采集数据的关键部分程序框图如图 3 所示。

1.3 实时模块设计

实时嵌入式模块其软件包括实时开发系统和实时引擎。通过在普通 LabVIEW 开发中添加使用实时模块(LabVIEW RT),并将开发的软件通过以太网、PCI 总线等下载到运行实时操作系统的硬件上,可以大大提高系统的实时性能。实时嵌入式系统一般可以精确定时到毫秒级,而普通的 Windows 平台只能达到毫秒级。

在本数据采集系统中,通过读取 DMA FIFO 可以将

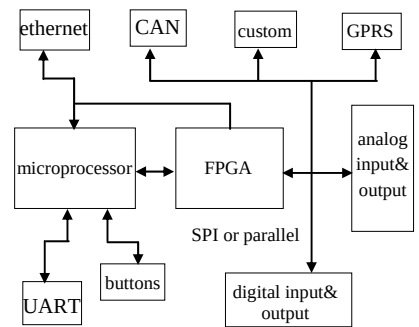


Fig.1 NI CompactRIO system diagram
图 1 NI CompactRIO 系统组成框图

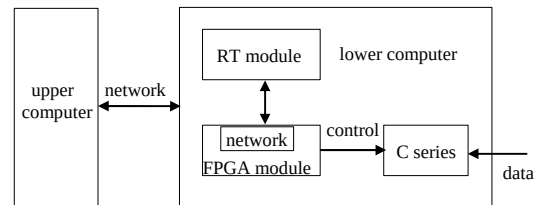


Fig.2 Acquisition system diagram
图 2 采集系统组成框图

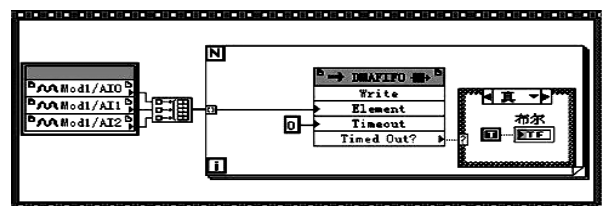


Fig.3 FPGA VI diagram
图 3 FPGA VI 框图

NI9205 采集到的数据读取到实时嵌入式系统模块中, 并通过网络传送给上位机模块。实时模块设计时, 通过打开 FPGA VI、配置 DMA FIFO、运行 FIFO、读取 FIFO 等将数据读入系统中。实时模块的原理图如图 4 所示。

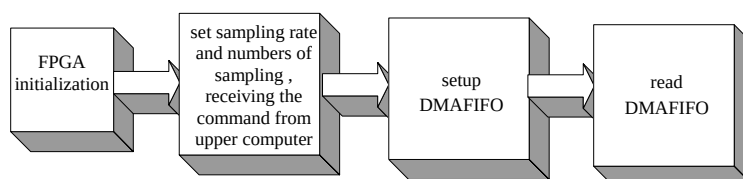


Fig.4 Diagram of real-time module

图 4 实时模块原理图

1.4 上位机模块设计

在上位机模块中创建用户操作界面见图 5。通过上位机, 用户可以控制数据的采集行为, 并且可以观察到所采集信号的波形、信号的频谱分析情况以及波形的幅值等, 同时可以将波形保存到文件中。在设计中, 采用共享变量的方式来实现上位机和下位机之间的网络通信, 从而实现在上位机中控制数据采集行为、采样率等以及获取下位机传递的采集数据。对采集的波形采用 FFT 变换(快速傅里叶变换)获取波形的频谱分析结果, 包括波形的振幅谱和相位谱波形。

1.4.1 共享变量

在 LabVIEW 中, 共享变量拥有全局变量的所有性质, 并且因为其采用了内部的缓冲机制, 在不同 VI 之间传递数据时避免了数据竞争的问题。LabVIEW 提供 3 种类型的共享变量: 单进程共享变量、网络发布共享变量和时间触发型共享变量^[5]。网络发布共享变量可以被网络中的不同计算机访问, 因此设计时不需要考虑网络的具体实现, 从而使网络通信设计变得非常简便。只需要在共享变量的属性设置中, 将其变量类型设置为“网络发布”, 这样就能实现网络通信功能, 否则只能被本地的 VI 访问。共享变量可以是 LabVIEW 支持的所有数据类型, 甚至是自定义的数据类型, 其网络地址由计算机名、项目库和变量名称共同组成。在 LabVIEW 中, 通过共享变量引擎来发布和管理系统中的共享变量。在设计中, 共享变量主要用于传递采集行为、采集数据和采样率等信息。

1.4.2 频谱分析

计算机可以通过离散傅里叶变换(Discrete Fourier Transform, DFT)得到信号的频谱。有限长序列 $x(n)$ 的离散傅里叶(DFT)变换为:

$$X(k) = \sum_{n=0}^{N-1} x(n)e^{-j\frac{2\pi}{N}kn} \quad k=0,1,\dots,N-1 \quad (1)$$

N 点的 DFT 变换的计算量与 N 的平方成正比, 当 N 较大时, 计算量太大, 进行频谱分析是不切实际的。通过将 N 点的 DFT 划分为若干较短的 DFT, 并利用指数函数的周期性, 可以使运算量大幅下降, 这就是 FFT 变换的基本思想。FFT 变换有种类繁多的算法, 最常用到的有基 2FFT 算法、基 4FFT 算法、分裂基 FFT 算法和离散哈特莱变换等^[6]。采用 FFT 算法可以将 DFT 的运算效率提高 1~2 个数量级, 这大大推动了数字信号处理技术的发展。在本设计中, 采用 FFT 变换来计算信号的傅里叶变换, 得到采集信号的频谱, 进而得出信号的振幅谱和相位谱。

2 结论

FPGA 所具有的并行执行的特点, 可以大幅提高数据采集系统的效率和实时性, LabVIEW 的并行编程方式也非常适合进行 FPGA 开发^[7]。通过 NI 公司提供的 CompactRIO 开发平台, 可以方便地利用图形化的编程语言 LabVIEW 进行 FPGA 开发, 降低了 FPGA 开发的难度, 从而更方便、快捷地开发出所需的测量与控制系统等^[8]。但是基于 NI CompactRIO 平台的应用开发是 LabVIEW 图形化编程语言、实时系统和 FPGA 三者共同开发的结合, 一般 LabVIEW 开发中的很多编程技巧并不适用, 这对开发者是新的挑战。

基于 NI CompactRIO 平台设计的数据采集系统实现了采集系统所需的基本功能, 比如: 信号采集、显示、



Fig.5 Graphical User Interface

图 5 上位机用户界面

保存和频谱分析等。在此设计的基础上添加相应的信号输出的 C 系列模块,并在 FPGA VI、实时嵌入式 VI 和用户界面 VI 中做适当修改,就可以将数据采集系统扩展为一个自动化的测试平台,完成包括软件测试等在内的测试任务。

参考文献:

- [1] National Instruments. Thorough Understanding of LabVIEW FPGA National Instruments[Z]. 2006.
- [2] CHEN Shuxue. LabVIEW Bible[M]. BeiJing:Publishing House of Electronics Industry, 2011.
- [3] PENG Xiaoping,WANG Wenjie,YI Jiangyi. Feature and Design of Flows Testing&Control System Based on LabVIEW FPGA[J]. Industrial control computer, 2007,20(5):22-23.
- [4] CUI Peipei,HE Qiang,HAN Zhuangzhi,et al. Labview FPGA-Based Data Continuous Transmission between Two Clock Domains[J]. Modern Electronics Technique, 2011,34(17):149-152.
- [5] HE Zhixia. The Research and Realization of the Distributed Embedded Real-time System for the Durability Testing of Auto-Switch[D]. Shanghai:East China Normal University, 2009.
- [6] LIU Peng,HUANG Jian. Design of Embedded Data Acquisition and Remote Transmission/Control System Based on LabVIEW and ARM[J]. Journal of Terahertz Science and Electronic Information Technology, 2009,7(5):459-464.
- [7] TANG Min. Accelerate The Process of Embedded System Prototype with LabVIEW FPGA[J]. Electronic Products, 2006(12): 72-75.
- [8] QI Lianzhi,XIE Min,ZHANG Jun,et al. Embedded Software Testing under VI Simulation Environment and its Application[J]. Journal of Terahertz Science and Electronic Information Technology, 2011,9(1):101-102.

作者简介:



卢 航(1983-),男,四川省雅安市人,硕士,主要研究方向为软件测试以及 FPGA 设计和验证.email:luh1003@163.com.

高 峰(1971-),男,河北省唐山市人,硕士,高级工程师,主要研究方向为软件测试与开发。

程 刚(1970-),男,四川省绵阳市人,硕士,高级工程师,主要研究方向为软件开发。

(上接第 976 页)

- [13] Lee K O,Heon Y Y. An effective admission control mechanism for variable-bit-rate video streams[J]. Multimedia Systems, 1999,7(4):305-311.
- [14] Zhou X B,Xie L. The mapping problem of video objects in video server networks[J]. Software Journal, 2000,11(12):1620-1627.
- [15] 曹希仁. 随机学习与优化——基于灵敏度的方法[M]. 北京:清华大学出版社, 2011. (CAO Xiren. Stochastic learning and optimization—a sensitivity based approach[M]. Beijing:Tsinghua University Press, 2011.)

作者简介:



刘兴华(1985-),男,南昌市人,在读博士研究生,主要研究方向为随机系统估计与控制、马尔可夫决策过程、系统控制理论、通信网络的性能分析和优化等.email:salxh@mail.ustc.edu.cn.

奚宏生(1950-),上海市人,教授,博士生导师,曾担任中国科学技术大学信息学院副院长,在国内外主要期刊发表论文 100 余篇,主要研究方向为随机系统估计与控制、通信网络的性能分析和优化、Hybrid 系统的性能分析与优化、排队网络及离散事件动态系统的研究。