Vol.12, No.6

文章编号: 2095-4980(2014)06-0917-05

电表计量芯片中 sigma-delta ADC 的系统级分析

王龙生 1,2, 谢 亮 1,2*, 金湘亮 1,2

(1.湘潭大学 材料与光电物理学院, 湖南 湘潭 411105; 2.微光电与系统集成湖南省工程实验室, 湖南 湘潭 411105)

摘 要:提出一种基于 sigma-delta 模拟数字转换器(ADC)设计的解决方案。该方案主要包括 提高 sigma-delta ADC 中比较器的反馈电压精确度和 sigma-delta ADC 的转换精确度来提高电能计 量的精确度。实际应用中,电能计量芯片包括 2 路以上的 sigma-delta ADC 转换通道,一部分通路 用于实现固定幅度的电压模数转换,因而电压数字量的 SQNR 为一定值,另外的通路则实现用户 用电产生电流的模数转换,因而电流数字量的 SQNR 随用户用电量而变,通过将电压数字量与电 流数字量相乘,即得到用户所用电量及相应的有效值。经验证,当反馈电压存在 x%的偏差时, 会使电能计量和有效值计量分别产生 2x%和 x%的偏差。当电流通道 SQNR(信号至量化噪声比)低 于 30 dB 时,会使电能计量产生 0.5%的误差,电流通道有效值计量误差大于 0.4%。

关键词: 电能计量有功电能误差; 有效值计量误差; sigma-delta 模拟数字转换; Simulink 软件 中图分类号: TN402; TM933.4 **文献标识码:** A **doi:** 10.11805/TKYDA201406.0917

Analysis of sigma-delta ADC in digital power metering applications

WANG Long-sheng^{1,2}, XIE Liang^{1,2*}, JIN Xiang-liang^{1,2}

(1.Faculty of Materials, Optoelectronics and Physics, Xiangtan University, Xiangtan Hunan 411105, China;2.Hunan Engineering Laboratory for Microelectronics, Optoelectronics and System on A Chip, Xiangtan Hunan 411105, China)

Abstract: The design of the power metering system is described. Both theoretical analysis and simulations are made to examine the influence of the sigma-delta Analog to Digital Converter(ADC) on this system. It points out that the reference voltage in sigma-delta ADC is a key factor in power metering system. As an offset of x% in sigma-delta ADC, reference voltage results in a 2x% bias in power measurement and x% in RMS(Root Mean Square) measurement. In addition, the resolution of sigma-delta ADC also affects the performance of the system. This is especially true in current RMS calculation channel because this channel adopts the current input, whose SQNR(Signal-to-Quantization-Noise Ratio) is low when the current is small.

Key words: active power metering calculation error; RMS calculation error; sigma-delta ADC; Simulink

近年来,随着居民用电、工业用电产品与耗电量的增加,电能计量的精确度直接影响到发电企业、输配电 企业、用户之间的利益与交易的合理性^[1]。具备高精确度、低功耗及自动抄表功能的电子式电能表得到了广泛 的普及与应用。作为电子式电能表的核心组成部分,电能计量芯片的精确度直接决定了电能计量的精确度。电 能计量芯片主要由 ADC 和 DSP 组成, ADC 主要以 sigma-delta ADC 为主,其性能直接关系到电能计量的精确 度,但当下对这一领域的研究大多集中在电能计算时的谐波等方面,本文以 sigma-delta ADC 对电能计量芯片中 有功电能和有效值计量的影响为重点展开分析,通过理论分析和仿真验证,验证基于 sigma-delta ADC 的电能计 量芯片的性能。为电表计量芯片中 sigma-delta ADC 的设计提供可行的设计方案来改善电能计量芯片的性能。

1 电表计量芯片基础

图 1 是电能计量系统的简易框图,图 2 是电表计量芯片的系统框图,其中,图 2(a)是有效电能计算的系统

收稿日期: 2013-11-07; 修回日期: 2013-12-16 基金项目: 湖南省自然科学基金资助项目(12JJ4064); 湖南省自然科学基金资助项目(11JJ2036); 教育部科学技术研究重点资助项目(212125) *通信作者: 谢 亮 xieliang_007@163.com

(2)

框图,图 2(b)为有效值计量的系统框图^[2]。



由图 2 可知,电能计量芯片主要由两部分组成,一部分是用于模数转换功能的 ADC,该部分用于将现实世界的模拟量 U_a/I_a 转换成数字量 U_d/I_d ;另一部分则是用于电能计算的 DSP 部分,即图中阴影部分,该部分用于对 U_d 和 I_d 进行运算,得到电能和有效值。

由于 DSP 部分工作在数字域,其对电能计量的影响可以通过相应的数字校正来修复,而用于连接模拟域和 数字域的 ADC 对电能计量的影响则难以修复^[2]。

为此,现有的电能计量芯片大多采用基于过采样和噪声整形技术的高精确度 sigma-delta ADC。本论文主要 从电能计量芯片中 sigma-delta ADC 对电能计量误差的影响出发,通过理论推导和仿真分析,重点分析其 sigma-delta ADC 的频域、时域性能对电能计量中有功电能与有效值计算的影响。

2 电能计量芯片中 sigma-delta ADC 的影响

2.1 电子式电能表计量基础

由图 1 可知,电子式电能表是将模拟域的电压与电流转换成数字域的电压与电流,然后相乘,取其直流分量即是有功电能;将数字域的电压电流求均方值即是电压与电流的有效值^[2]。其工作流程与计算步骤如下:

1) 得到输电线上的电压值。由于输电线上的电压值远高于芯片的工作电压,在进行电压转换之前,需要通过电压传感器将输电线上的交流电*U*sin(*at*),变成电能计量芯片能够接受的电压*U*_ssin(*at*)。

2) 得到用户用电产生的电流值。用户用电时,会依据耗电不同产生相应的电流,此电流为一变量,在进行 电流模数转换前,需要利用电流传感器将此电流变成芯片能够接受的 *I*_asin(*ωt* + *φ*),其中,*φ*是用电时产生的相移(和 *U*_a相比)。

3) 将得到的电压与电流量进行模数转换。通过模数转换器,将模拟量 $U_a \sin(\omega t) = I_a \sin(\omega t + \varphi)$ 转换数字量 $U_d \sin(\omega t) = I_d \sin(\omega t + \varphi)$ 。

4) 计算有功功率。得到电压与电流的数字量 $U_d \sin(\omega t) = I_d \sin(\omega t + \varphi)$ 后,通过数字乘法器,将两个数字量 相乘,得到瞬时功率值 P_d 。

$$P_{\rm d} = U_{\rm d}\sin(\omega t)I_{\rm d}\sin(\omega t+j) = \frac{U_{\rm d}I_{\rm d}}{2}\cos(f) - \frac{U_{\rm d}I_{\rm d}}{2}\cos(2\omega t+f)$$
(1)

 $P_{\rm d}$ 的直流分量 $P_{\rm dc}$,即 $\frac{U_{\rm d}I_{\rm d}}{2}\cos(f)$ 为有功功率。

5) 计算有功电能^[3]。由功率与电能之间的关系,即功率累加值为电能可得到有功电能的计算公式:

$$Energy = \int Power(t)dt$$

6) 有效值计算。由文献[3]中得到电压与电流的数字量,根据正弦信号的有效值计算方法,可得有效值计算 公式:

$$I_{\rm RMS} = \sqrt{\frac{I_{\rm RMS}^2}{2}}$$
(3)

2.2 sigma-delta ADC 对有功电能和有效值计算的影响

sigma-delta ADC 包括 sigma-delta 调制器和降采样滤波器两部分:调制器主要由积分器和量化器组成,且通常是 1 位量化,它用以实现低速高精确度的模拟信号到高速低精确度的数字信号的转换;降采样滤波器由数字电路组成,用以消除调制器的输出数据的带宽外噪声并对数据进行抽取,将转换完成的数字信号以 Nyquist 频率输出,最终实现以速度换取精确度的模数转换^[4-5]。其中调制器的性能关乎整个 sigma-delta ADC 的性能。

sigma-delta ADC 的性能包括时域性能和频域性能两方面。时域性能主要包括输入输出幅度的一致性和延时特性;频域特性主要包括输出信号的信纳比(SQNR)、谐波失真比(Total Harmonic Distortion, THD)、无杂散动态范围(Spurious-Free Dynamic Range, SFDR)等。由式(1)、式(3)可以看出, sigma-delta ADC 输出幅值的失真直接影响有功电能的计算。由文献[6]可知,影响 sigma-delta ADC 输出幅值失真的因素有谐波失真和量化器输出电压精确度两方面。在电路实现时,数字部分的字长截断会对电能计量精确度产生一定的影响,在此电路中合理设计 DSP 的字长会对整个系统有至关重要的作用,字长一般应比最优精确度高出 6 dB 左右,在本设计里,数字部分以 16 bit 的精确度来运算。

假令理想情况下 sigma-delta ADC 的输出幅值为 U_d ,量化器输出电压为± V_{ref} ,当量化器出现 V 的偏差时, sigma-delta ADC 的输出幅值为 U_d' ,则有公式:

$$U_{\rm d}' = U_{\rm d} \frac{\left(V_{\rm ref} \pm \Delta V\right)}{V_{\rm ref}} \tag{4}$$

对于电流通道,则有:

$$I_{\rm d}' = I_{\rm d} \frac{\left(V_{\rm ref} \pm \Delta V\right)}{V_{\rm ref}} \tag{5}$$

有功电能计算误差公式[2]:

$$error = \frac{Actual - Measurement}{Actual} \tag{6}$$

则由幅值失真造成的有功电能和有效值计量误差为式(7)和式(8):

$$P_{\text{error}} = \frac{U_{d}I_{d} - U_{d}'I_{d}'}{U_{d}I_{d}} = \frac{U_{d}I_{d} - U_{d}I_{d}(\frac{V_{\text{ref}} \pm \Delta V}{V_{\text{ref}}})^{2}}{U_{d}I_{d}} = 1 - 1 - \frac{\Delta V^{2}}{V_{\text{ref}}^{2}} \mp 2\frac{\Delta V}{V_{\text{ref}}} = -\frac{\Delta V^{2}}{V_{\text{ref}}^{2}} \mp 2\frac{\Delta V}{V_{\text{ref}}}$$
(7)

$$RMS_{\rm error} = \frac{\sqrt{\frac{I_{\rm d}}{2}} - \sqrt{\frac{I_{\rm d}}{2}}}{\sqrt{\frac{I_{\rm d}}{2}}} = \pm \frac{\Delta V}{V_{\rm ref}}$$
(8)

为了减弱谐波失真对 sigma-delta ADC 输出幅度的影响,一般采用前馈结构的 sigma-delta ADC 来减弱输出 信号的谐波失真^[7-9]。

TZ | ATZ

除输出幅值之外,输出信号的信纳比也影响着有功电能和有效值的计算。尤其是对电流通道的有效值计算 的影响最大,由于电压通道的电压为定值,而电流通道的电流为随用户用电量不同而变的变量,当电流较小 时,电流通道的 sigma-delta ADC 输出信号的信纳比相对较低,从而会使电流通道的有效值计算误差较大。

经过以上分析,以下将采用系统仿真的方式来验证 sigma-delta ADC 的影响,仿真参数如下: sigma-delta ADC 采样频率 1 MHz, sigma-delta ADC 输出频率为 6.25 kHz,即过采样率为 160。电压通道的输入幅度 $U_a = 0.8 \sin(2\pi(50t))$,代表由电压传感器转换得到的电压量。电流通道最大输入电流为 0.8,最小为 0.000 5,即 电流通道输入的动态范围为 1 600:1,比较器输出电压 $V_{ref} = 5$ V, $\Delta V = 0.01$ V。

3 仿真与分析

图 3 是 Matlab/Simulink 的仿真框图,包括 2 路 ADC 转换通道, ADC_U 为电压通道的 sigma-delta ADC, ADC_I 为电流通道的 sigma-delta ADC。ADC 后面的高通滤波用以滤除 ADC 转换时产生的直流分量。中间的 Product 模块用于将电压和电流相乘,得到瞬时功率,低通滤波用以提取瞬时功率中的直流分量,即有功功率,

919

再通过功率失调校正、增益校正模块后,进行有功功率到有功电能的转换。高通滤波左上方与右下方的 Product 模块实现电压与电流的平方,然后提取直流分量,再开方,分别得到电压与电流的有效值 U_rms 与 I_rms。



Fig.3 Active energy and RMS calculation of the chip 图 3 电能计量芯片有功电能与有效值计算框图

仿真验证前,需要对有功功率和有效值进行失调和增益校正,将校正值写入 P_os,P_gain 等模块中。这里 采取最大值输入进行校正,即电压、电流的输入幅度分别为 0.8 V 和 0.8 A,得到如下表。

表1 有效值系统级校正				表 2 有功功率系统级校正					
Table1 System calibration(RMS)				Table2 System calibration(power)					
signal	value	RMS ideal	RMS real	gain error	signal	value	ideal power	actual power	gain error
voltage	0.8 V	0.565 7	0.565 6	1.000 2	voltage	0.8 V	0.220.0.11	0.210.9 W	1 000 4
current	0.8 A	0.565 7	0.565 6	1.000 2	current	0.8 A	0.320 0 W	0.3198 W	1.000 4

由表 1 和表 2 中的系统校正可知,失调误差均为 0,为验证 sigma-delta ADC 输出幅值对有功电能和有效值 计算的影响,需要采取不同的电压、电流值对系统进行仿真分析。

仿真步骤: 1) *V*_{ref} = 5 V 时,将电流通道的输入由 0.000 5 A 逐步变化到 0.8 A,按公式(6)统计有功电能与 有效值计算的误差,并与式(7)~(8)对比。2) *V*_{ref} = 5.01 V 时,将电流通道的输入由 0.000 5 A 逐步变化到 0.8 A, 按公式(6)统计有功电能与有效值计算的误差,并与式(7)~(8)对比。3) *V*_{ref} = 4.99 V 时,将电流通道的输入由 0.000 5 A 逐步变化到 0.8 A,按公式(6)统计有功电能与有效值计算的误差,并与式(7)~式(8)对比。

图 4 和图 5 分别是有功功率计算、有效值计算与电流输入的关系图。由图可知,当电流变化时,有功功率 和有效值也跟随变化,且线性度良好,满足公式(1)和公式(3)的关系。为了精确评定其误差,分别统计不同仿真 情况下的数据表,得到表 3、表 4、表 5。



由表 3~表 5 可知,当输入电流变化时,电流通道 sigma-delta ADC 的输出也会相应变化,其有效值误差会随着输入幅度的减小而变大。由表 3~表 5 对比可知,当 V_{ref} 变化 0.01 V 时,会对有功电能的计算产生影响,当 $\Delta V/V_{ref} = 0.01/5 = 0.2\%$ 时,会使有功电能的计算产生 $2\Delta V/V_{ref} = \pm 0.4\%$ 的误差。满足式(7)和式(8)的推导。当信 纳比小于 30 dB 时,会使有效值计量误差大于 0.4%。

表 3 V_{ref}=5 V 时,有功电能误差、有效值误差与电流输入的关系 Table3 Energy error & RMS error versus current input when V_{ref} is 5 V

		1		
current input/A	error of energy calculation/%	error of RMS calculation/%	SNDR/dB	
0.000.5	0.208.0	0.212.4	28.5	
0.000 5	-0.398 0	-0.313 4	20.5	
0.000 8	-0.402 5	-0.276 4	32.2	
0.001 6	-0.398 6	-0.261 3	37.9	
0.003 2	-0.396 7	-0.226 3	43.3	
0.006 4	-0.399 9	-0.213 3	47.5	
0.012 8	-0.397 8	-0.204 5	55.9	
0.025 6	-0.399 3	-0.203 7	62.6	
0.051 2	-0.398 6	-0.200 6	69.4	
0.102 4	-0.398 8	-0.200 3	75.5	
0.204 8	-0.398 7	-0.200 0	82.1	
0.409 6	-0.398 7	-0.199 8	87.7	
0.800 0	-0.398 7	-0.199 6	91.7	

表 4 *V*_{ref}=4.99 V 时,有功电能误差、有效值误差与电流输入的关系 Table4 Energy error & RMS error versus current input when *V*_{-r} is 4.99 V

ruble i Energy enor a ruble enor versus carrent input when v rer is 1.99 v					
current input/A	error of energy calculation/%	error of RMS calculation/%	SNDR/dB		
0.000 5	0.398 9	0.441 9	28.5		
0.000 8	0.395 8	0.293 0	32.6		
0.001 6	0.404 4	0.257 5	37.9		
0.003 2	0.401 3	0.237 6	43.4		
0.006 4	0.400 1	0.215 3	47.2		
0.012 8	0.401 7	0.206 2	55.9		
0.025 6	0.401 2	0.202 9	63.1		
0.051 2	0.401 6	0.202 2	69.8		
0.102 4	0.401 1	0.201 4	76.4		
0.204 8	0.401 1	0.200 7	81.7		
0.409 6	0.401 2	0.200 6	88.0		
0.800 0	0.401 2	0.200 5	91.9		

表 5 V_{ref}=5.01 V 时,有功电能误差、有效值误差与电流输入的关系 Table5 Energy error & RMS error versus current input when V_{ref} is 5.01 V

4 结论

由第 3 节的仿真分析结果可知,当反馈电压存在 x%的偏差时,会使电能计量和有效值计量分别产生 2x%和 x%的偏差。当电流通道的 SQNR 低于 30 dB,电压通道的 SQNR 低于 85 dB 时,会使电能计量产生 0.5%的误差,电流通道有效值计量误差大于 0.4%。满足国家 0.5S 级电表的要求。

Tubles Energy en		isus current input w	nen v _{fef} is 5.01 v
current input(A)	error of energy calculation/%	error of RMS calculation/%	SNDR/dB
0.000 5	-3.207×10 ⁻⁵	0.218 8	28.5
0.000 8	5.357×10 ⁻⁴	0.055 3	32.6
0.001 6	2.678×10 ⁻⁴	0.035 9	38.0
0.003 2	1.949×10 ⁻⁴	0.014 3	43.6
0.006 4	1.531×10-5	0.008 2	47.4
0.012 8	1.010×10 ⁻⁴	0.003 6	55.9
0.025 6	-5.251×10-5	0.001 5	62.9
0.051 2	-2.037×10-5	0.000 9	69.6
0.102 4	-2.285×10-6	0.000 4	76.3
0.204 8	-3.051×10 ⁻⁶	0.000 2	82.2
0.409 6	-4.080×10 ⁻⁶	1.562×10 ⁻⁴	87.9
0.800 0	-2.420×10 ⁻¹³	6.056×10 ⁻⁵	92.0

参考文献:

- [1] 门长有. 电能计量算法及其 SOC 实现[D]. 杭州:浙江大学, 2009. (MEN Chang-you. System on chip and algorithm design in power metering[D]. Hangzhou, Zhejiang, China: Zhejiang University, 2009.)
- [2] Analog Devices Inc. ADE7758: poly phase multifunction energy metering ic with per phase information[M]. Norwood, USA:Analog Devices Inc, 2004.
- [3] Penezcu C. Digital measurement of active and reactive power[J]. Digital Measurement of Power, 1965,84(7):609-621.
- [4] Norsworthy S,Schreier R,Temes G. Delta-sigma data converters: theory, design, and simulation[M]. New York:IEEE Press, 1996.
- [5] 李家会,周金治. 抽取滤波器的实现结构研究[J]. 太赫兹科学与电子信息学报, 2006,3(4):296-300. (LI Jia-hui,ZHOU Jin-ye. Implementing structure of decimation filter[J]. Journal of Terahertz Science and Electronic Information Technology, 2006,3(4):296-300.)
- [6] Altinok G,Al-Janabi M,Kale I. Improved sigma-delta ultrasound beam formers with adaptive lowpass decimation filters[C]// Proceedings of the 2011 IEEE Instrumentation and Measurement Technology Conference. Hangzhou,China:IEEE, 2011:1–5.
- [7] Oberst M, Weigel R. Delta-sigma feedforward topology[J]. Electronics Letters, 2008,44(8):514-515.
- [8] IEEE Std C37. 118-2005 IEEE standard for synchrophasors for power systems[S]. New York, NY, USA: Institute of Electrical and Electronics Engineers, 2006.
- [9] Norsworthy S R,Schreier R,Temes G C. Delta-sigma data converters: theory, design, and simulations[M]. New York:John Wiley & Sons, 1990.

作者简介:



王龙生(1988-),男,河南省新乡市人,硕 士,研究方向为信号处理与系统建模.email: lines1108@126.com. 谢 亮(1982-),男,湖南省郴州市人, 博士,副教授,主要研究方向为 CMOS 数模 混合电路设计.email:xieliang_007@163.com.

金湘亮(1974-),男,湖南省邵阳市人,博 士,教授,研究方向为 SOC 设计,CMOS 图 像传感器.