Journal of Terahertz Science and Electronic Information Technology

文章编号: 2095-4980(2014)06-0927-06

瞬态电压抑制二极管的建模及仿真

黄 薇,罗启元,蒋同全,汪 洋,金湘亮

(湘潭大学 物理与光电工程学院, 湖南 湘潭 411105)

摘 要:基于 0.5 μm CMOS 工艺,设计瞬态电压抑制(TVS)二极管。利用黑箱理论对该器件在 高电压大电流下的反向工作特性建模,在 Matlab 数值模拟工具中利用所建模型仿真,获得了包含 一次击穿、二次击穿(硬失效)点的反向 *F-U*特性曲线;基于 Silvaco TCAD 工艺器件仿真平台,经 DC 仿真验证所建模型的准确性。仿真结果表明,2 种方法获得的特性曲线基本吻合,本文所建数 值模型能够预测 TVS 二极管瞬态电压抑制时的电特性。

关键词:静电放电; TVS 二极管;热源模型; 计算机辅助设计仿真; 二次击穿点
 中图分类号: TN312.70
 文献标识码: A
 doi: 10.11805/TKYDA201406.0927

Modeling and simulation of the transient voltage suppression diode

HUANG Wei, LUO Qi-yuan, JIANG Tong-quan, WANG Yang, JIN Xiang-liang (School of Physics and Optoelectronics, Xiangtan University, Xiangtan Hunan 411105, China)

Abstract: Based on 0.5 µm CMOS process, a Transient Voltage Suppressor(TVS) diode is designed. Using the black box theory to build the negative operating character under high voltage and high current of the device, the curve containing the first breakdown point and the second breakdown(hardware failure) point is obtained by Matlab. In order to configure the accuracy of the model, the Silvaco TCAD(Computer Aided Design Technology) device simulation platform is adopted. The curves of two strategies are basically equal. And the model built can predict the electronic characteristic of TVS diode when suppressing transient voltage.

Key words: electro-static discharge; TVS diode; heat source model; TCAD simulation; secondary breakdown point

TVS 是一种二极管形式的高效能过压保护器件,用于电压瞬变和浪涌的防护。TVS 管工作在反向状态,可吸收高达数千瓦的浪涌功率,限制峰值电压在安全范围内,将破坏性的电流转移到被保护电路外,有效保护集成电路中的精密关键元件^[1]。半导体形式的 TVS 因具备 IC 片上优势,成为静电放电器件发展的重要方向。现有基于半导体材料的 TVS 管主要是分立器件,一般外加在芯片的引脚上,来保护芯片。目前,只有极少的芯片将 TVS 管直接集成于芯片中,对瞬态电压进行抑制。这种集成方法可减小外接 TVS 管带来的导线电感,同时降低芯片应用成本^[2]。但仍面临若干问题: a)若选定了晶圆代工,片上 TVS 二极管只能使用特定工艺流程,不可自行更改工艺来调整 TVS 二极管的电特性; b) 晶圆代工提供的二极管模型可能对 TVS 管并不适用。目前,有采用宏模型对静电释放(Electro Static discharge, ESD)器件进行建模^[3],系统级建模也有针对 ESD 应力的模拟^[4]。

本文基于 0.5 μm CMOS 工艺,选择衬底氧化刻蚀、Si₃N₄光刻掩膜和离子注入等工艺流程来获得器件。通过 设计 N+/Psub 结构的 TVS 二级管,建模研究其反向工作特性,特别是一次雪崩击穿和二次热击穿过程的电特性。 由于热电击穿后仍没有物理方程来描述^[5],本文尝试用热源模型来求解击穿功率,再用 Matlab 进行仿真,得到 电特性模拟结果,对设计 TVS 在瞬态电压抑制时的电特性具有参考价值^[6]。

1 基于黑箱理论的 TVS 二极管理论建模

TVS 二极管(图1所示)的反向工作特性, 决定器件进行瞬态电压抑制时的性能。本文的建模针对 TVS 二级管

收稿日期:2014-03-13;**修回日期**:2014-05-19 **基金项目**:国家自然科学基金资助项目(61274043);教育部科学技术研究重点基金资助项目(212125);湘潭大学大学生创新基金资助项目 的反向 *I-U*特性展开。当二极管反向电压较小时,影响器件性能的关键因素是其 PN 结状态,当电流 *I* 饱和时,可用式(1)表示^[7]:

$$I_{\rm R} = \frac{qADN_{\rm c}N_{\rm V}}{L_{\rm d}N_{\rm B}} \exp\left(\frac{-E_{\rm g}}{kT}\right) + \frac{qW}{\tau_{\rm e}}\sqrt{N_{\rm c}N_{\rm V}} \exp\left(\frac{-E_{\rm g}}{2kT}\right)$$
(1)

式中: N_c 和 N_V 分别为导带和价带有效状态数; W为耗尽层宽度; τ_e 为载 流子寿命; L_d 为德拜长度; N_B 为浅掺杂区载流子浓度; E_g 为能带宽度; k为波尔兹曼函数; q 为电子电量; A 为常量; D 是热扩散系数。随着反向 电压增加, PN 结反向雪崩击穿,此时的电压为雪崩击穿电压,用式(2)表 示。虽然同时有电流急剧增加,但电压被钳制在较低状态,即 TVS 管钳制 电压、保护电路的工作状态。

$$U_{\rm BD} = \frac{\varepsilon_{\rm s} E_{\rm m}^2}{2\,qN} \tag{2}$$

式中: c_s为半导体电容; E_m为最大电场; N为掺杂浓度。

表征雪崩击穿状态的重要参量雪崩击穿因子 M由电流($M = \frac{I}{i_0}$)和电压($M = 1 / (1 - \left| \frac{U}{U_{BD}} \right|^n$))2 种表示形式,联立可得电流和电压之间的关系,如式(3)所示:

$$I = \frac{i_0}{1 - \left|\frac{U}{U_{\rm BD}}\right|^n} \tag{3}$$

式中: i₀是初始电流; n是器件结构常数,取值在 2~5之间。

由式(3)可得,随着 U的持续增加, I 与 U之间的关系会出现饱和。当 U足够大时, I 的增加会重新饱和。随着功耗增加, 热量在器件内聚集使半导体熔融,导致热失效。通过对器件进行热分析,来获得器件的热特性,进 而判断其热失效时的 U和 I^[8]。为分析其热产生和热扩散特性,从基本热流方程(4)开始。

$$\frac{\partial T}{\partial t} + D\Delta^2(T) = \frac{q(t)}{\Delta\rho C_{\rm p}} \tag{4}$$

式中: ρ 是半导体密度; C_p 是比热容;q(t)是每个单位热源产生的加热率。

对式(4)进行微分方程求解,得到关于温度 T 的表达式(5)。

$$T(r,t,r',t') = \int_{0}^{t} dt' \int q(r',t') \times G(r,t,r',t') d^{3}r'$$
(5)

对式(5)直接求解存在困难,但可通过建模来降低其求解难度。高可靠性器件取决于其电热特性和寄生元件的影响^[9]。于是,本文利用功率 *P* 与时间 *t* 的关系曲线(如图 2 所示),用式(6)来建立模拟简化模型。

$$P = (\frac{A}{t} + Bt^{\frac{1}{2}} + C)(T - T_0)$$
(6)

式中: *A*,*B*,*C* 为参变量; *T*₀ 为初始温度。热源的选取为图 3 所示矩形区域,将建立的模型与 *T* 的函数代入热源结构中进行求解,得到不同 *t* 时 *P* 的求解式(7)。





图1 TVS 器件结构图

$$\begin{cases} P(t) = \frac{\rho C_{p} a b c (T - T_{0})}{t}, & 0 < t < t_{c} \\ P(t) = \frac{a b \sqrt{\pi K_{\rho} C_{p}} (T - T_{0})}{\sqrt{t} - \frac{\sqrt{t_{c}}}{2}}, & t_{c} < t < t_{b} \\ P(t) = \frac{4 \pi K a (T - T_{0})}{\ln \left(\frac{t}{t_{b}}\right) - 2 - \frac{c}{b}}, & t_{b} < t < t_{a} \\ P(t) = \frac{2 \pi K a (T - T_{0})}{\ln \left(\frac{a}{b}\right) + 2 - \frac{c}{2b} - \sqrt{\frac{t_{a}}{t}}}, & t_{a} < t \end{cases}$$
(7)

式中: *a* 为器件宽度; *b* 为掺杂深度; *c* 为耗尽层厚度热源参数。*t_a*,*t_b*和 *t_c*为 3 个时间节点,且其值依次为 504 ns, 0.078 8 ns 和 0.008 7 ns。

在一定工艺条件下,器件热失效温度是一定的,而热失效温度与器件掺杂浓度的关系可用式(7)表示。由给 定的掺杂浓度,即可求出其对应热失效温度。

$$n_i = 4.82 \times 10^{15} \left(\frac{m_p^* m_n^*}{m_0^2}\right)^{\frac{3}{4}} T^{\frac{3}{2}} \exp\left(-\frac{E_g}{2k_0 T}\right) = N_D$$
(8)

式中: $m_{\rm p}^{*}, m_{\rm n}^{*}, m_{\rm 0}^{*}$ 为器件有效质量; $N_{\rm D}$ 为掺杂浓度。

于是,加入器件参数,得到其热失效温度为 T=811.0593 K。其中,一个 TLP 脉冲在 100 ns 左右,故二次击穿发生在 t_b 与 t_a 之间,利用式(7)进行求解得到 P=0.8636 W,即发生二次击穿时的功率,用 Matlab 仿真得到反向 I-U 和 P-U 特性曲线如图 4 所示,可看出雪崩击穿发生在 11 V 左右,此时电流急剧增大,发生二次击穿的点电流大约为 0.0791 A,电压大约为 12.1 V。

2 基于 0.5 μm CMOS 工艺的 TCAD 仿真



reverse device under Matlab 图 4 Matlab 下反向 I-U 和 P-U 特性曲线

2.1 工艺仿真

器件电特性的仿真,要基于工艺仿真所获得的器件结构,分析工艺参数对器件 性能的影响,才能保证器件仿真获得准确的包括雪崩击穿点和二次击穿点在内的 *I-U*^[10]特性。

本文 TVS 二极管的工艺制造流程如图 5 所示。一般 0.5 μm CMOS 工艺衬底方 块电阻的范围在 8 Ω/cm~10 Ω/cm。通过调整工艺仿真时的工艺条件,如衬底的注 入离子浓度、能量和退火温度等,即可获得与实际要求相符合的衬底方块电阻。本 文工艺仿真获得的衬底方块电阻值为 9.049 Ω/cm。

离子注入是常用掺杂工艺,在相同剂量和能量的情况下,可通过改变注入离子的种类来获得浅结^[11]。在 p+离子注入和热退火有源区注入硼离子和 Bf₂ 形式杂质 后,净掺杂分布分别如图 6~图 7 所示。由图 6~图 7 可知,Bf₂形式杂质注入的投影 射程较硼离子浅,原因在于 B 较轻,离子束不稳定,而 Bf₂在碰撞时要分解,分解 之后的 B 原子动能大约是分子的 1/5^[12-13]。硼原子注入后容易穿过掩蔽层,图中显 示已到达 0.6 μm 深度,而且 Bf₂形式杂质扩散的深度要比硼分子浅 0.2 μm 左右。

Silvaco 工艺仿真工具 Athena 中离子注入方式有: Pearson, Gauss 和 SDVP。采用不同的离子注入方式, 硼离子的浓度随深度的变化曲线如图 8 所示。由图 8 可以看出, 在靠近器件表面处, Gauss 注入方式的硼离子浓度较高, 随着离子注入越深, Pearson 和 SDVP 注入法的离子浓度反而比 Gauss 方式要高。在已有的研究中, 通



图 5 关键工艺步骤



过掩蔽层注入, 硅的局部氧化, 可以减少 TVS 的漏电流^[14]。

最终,在 Atlas 中,利用高斯掺杂的方式进行离子注入,获得了与实际工艺生产更接近的离子掺杂分布。通过工艺仿真生成了预先设计的 TVS 二极管器件结构如图 9 所示。从图 9 可以看到结深大约为 0.55 μm 。

2.2 器件仿真

Atlas 可仿真获取的器件特性主要有直流特性、瞬态特性和交流小信号特性 3 种。本文第 2 节的数值模型为

DC 模型,因此,TCAD 器件仿真基于 Curvetrace 算法^[15],使 用牛顿迭代算法对 2.1 节工艺仿真获得的器件结构进行直流 仿真。

晶体温度对大电流条件下二极管的二次击穿仿真来说至 关重要。在 Atlas 中,通过使用 LAT.TEMP 模型来引入晶格 热流方程,在仿真中引入温度所带来的影响。图 10 显示了当 温度愈发升高导致出现热失效过程的器件温度分布,由图可 知二极管最先出现热失效的部位处于 PN 结附近靠近电极处。 这与第 2 节中定义的热源位置是一致的。

不同触发和失效机制的二极管其失效点不同^[16]。在 Atlas 中对工艺仿真所得的器件结构进行器件直流仿真,得出了包 含二次击穿的 *I-U* 特性图。在仿真中,可以通过调整工艺参 数来解决模拟中容易出现的不收敛问题^[17]。由图 10 可看出 TVS 的工作状态在未雪崩击穿前只有微弱的漏电流,经过雪



崩击穿后电流急剧上升,击穿电压为 11 V;接着随着器件温度的升高,电流急剧上升,发生二次击穿,导致器件失效,二次击穿热失效时的电压大约为 12 V。

3 结论

本文基于 0.5 μm CMOS 工艺,完成了 TVS 二极管反向工作区域 DC 电特性的建模。基于半导体器件物理的数 值建模,分析 TVS 二极管在不同情形下电流电压关系,利 用黑箱热源模型,通过功率来判定器件何时发生热失效, 进而求取出二次热击穿点的电特性;TCAD 仿真则首先通 过工艺仿真得到器件结构,然后利用器件仿真获取该结构 的 DC *I–U* 特性曲线,该法通过引入晶格温度模型,可以 获得器件的热失效点^[16]。对比 TCAD 仿真结果与数值建模 结果,发现吻合较好,证明了数值模型准确可信。相对于 TCAD 仿真而言,数值模拟能够以较小的计算量预估 TVS 器件的 *I–U* 特性^[17](见图 11)。



参考文献:

- [1] Hartwig B. What is a silicon transient voltage suppressor and how does it work?[J]. Vishay Semiconductors, 2004(1):256-257.
- [2] JIANG R H C,Tseng T K,CHEN C H,et al. Design of on-chip transient voltage suppressor in a silicon-based transceiver IC to meet IEC system-level ESD specification[C]// IC Design & Technology(ICICDT),2011 IEEE International Conference on. [S.l.]:IEEE, 2011:1-4.
- [3] Salcedo J A, Hajjar J J. Modeling of high voltage devices for ESD event simulation in SPICE[J]. Microelectronics Journal, 2012,43(5):305-311.
- [4] Monnereau N, Caignet F, Tremouilles D, et al. A system-level electrostatic-discharge-protection modeling methodology for time-domain analysis[J]. Electromagnetic Compatibility IEEE Transactions on, 2013,55(1):45-57.
- [5] 刘付德,杨百屯,屠德民,等. 固体电介质的电老化与击穿新理论和实验[J]. 物理学报, 2005,41(2):333-341. (LIU Fu-De,YANG Bai-Tun,TU De-Min,et al. A new theory and experiment on electrical aging and breakdown of solid dielectrics[J]. Acta Phys. Sin., 2005,41(2):333-341.)
- [6] 崔强.集成电路中 ESD 防护研究[D]. 杭州:浙江大学, 2008. (CUI Qiang. The research of ESD protection for integrated circuits[D]. Hangzhou,Zhejiang,China:Zhejiang University, 2008.)
- [7] Sze S M, Ng K K. 半导体器件物理[M]. 施敏,伍国珏,耿莉,译. 西安:西安交通大学出版社, 2006. (Sze S M, Ng K K. Physics of Semiconductor Devices[M]. Translated by SHI Min, WU Guo-jue, GENG Li. Xi'an, Shaanxi, China: Xi'an Jiao Tong University Press, 2006.)
- [8] 李永坤,郝跃,罗宏伟. ESD 电热模拟分析[J]. 半导体技术, 2007(1):019. (LI Yong-kun, HAO Yue, LUO Hong-wei. Analysis of ESD electrothermal simulation[J]. Semiconductor Technology, 2007(1):019.)
- [9] Pribytny P,Donoval D,Chvala A,et al. Electro-thermal analysis and optimization of edge termination of power diode supported by 2D numerical modeling and simulation[J]. Microelectronics Reliability, 2012,52(3):463-468.
- [10] Duvivier F, Guichard E. Worst-case SPICE model generation for a process in development using Athena, Atlas, Utmost and Spayn[C]// Microelectronics, 2001.ICM 2001 Proceedings. The 13th International Conference on. [S.l.]:IEEE, 2001:11-18.
- [11] Bahrudin M S,Abdullah S F,Ahmad I. Statistical modeling of solar cell using Taguchi method and TCAD tool[C]// Semiconductor Electronics(ICSE),2012 10th IEEE International Conference on. [S.1.]:IEEE, 2012:1-5.
- [12] John Wiley, Sons. ESD in Silicon Integrated Circuits[M]. 2nd ed. New York: Wiley, 2002.
- [13] 路香香,姚若河,罗宏伟. ESD 应力下的 NMOSFET 模型[J]. 微电子学, 2007,37(6):020. (LU Xiang-xiang,YAO Ruo-he,LUO Hong-wei. NMOSFET model under ESD stress[J]. Microelectronics, 2007,37(6):020.)
- [14] DAI S H,LIN C J,King Y C. Leakage suppression of low-voltage transient voltage suppressor[J]. Electron Devices,IEEE Transactions on, 2008,55(1):206-210.
- [15] 刘瑶,姚若河. ESD 保护电路中 GGNMOS 的建模及仿真[D]. 广州:华南理工大学, 2007. (LIU Yao, YAO Ruo-he. Modeling and simulation of the GGNMOS on ESD protection circuit[D]. Guangzhou, Guangdong, China: South China University of Technology, 2007.)

(下转第936页)