

文章编号: 2095-4980(2016)01-0096-06

数字预失真系统中环路小数时延估计

张 祺, 周 劼, 金数波, 蒋鸿宇

(中国工程物理研究院 电子工程研究所, 四川 绵阳 621999)

摘 要: 针对数字预失真系统中的环路时延问题, 提出一种自适应的小数时延估计算法, 可以准确地估计数字预失真系统的环路小数时延, 确保数字预失真参数提取的正确性。该算法采用多点平均的方法, 消除估算误差对算法性能的影响, 从而提高估计算法的精确度和稳定性。仿真结果表明: 与以往文献提出的小数时延估计算法相比, 提高了小数时延估计的精确度和稳定性, 精确度可以达到采样时刻间隔的 1.4%。而且, 该方法可自适应地更新小数时延, 更加容易应用于硬件实现中。

关键词: 小数环路时延估计; 自适应; 预失真; 功放

中图分类号: TN911.72

文献标识码: A

doi: 10.11805/TKYDA201601.0096

Loop fractional delay estimation in Digital Predistortion

ZHANG Qi, ZHOU Jie, JIN Shubo, JIANG Hongyu

(Institute of Electronic Engineering, China Academy of Engineering Physics, Mianyang Sichuan 621999, China)

Abstract: A novel fractional delay estimation based on the adaptive algorithm is proposed to estimate the loop fractional delay in order to solve the problem of loop delay in Digital Predistortion(DPD) system. The high accuracy of estimation guarantees the correct extraction of the digital predistortion's parameters. The proposed algorithm can improve accuracy and robustness of the fractional delay estimation by multi-point average, which eliminates the effect of the estimation error. Simulation results demonstrate the proposed algorithm has higher accuracy and robustness than the state-of-the-art algorithms, in which the accuracy increases to 1.4% of one sampling time period. The proposed algorithm can adaptively update the fractional delay in the system, which is of significance in the hardware implementation.

Key words: loop fractional delay estimation; adaptive; Digital Predistortion; Power Amplifier(PA)

随着现代无线通信产业的快速发展, 为满足日益增长的数据传输需求和充分利用有限的无线频谱资源, 现代通信系统采用了正交调制和多载波技术。采用这些技术的信号具有峰均比(Peak-to-Average-Power Ratio, PAPR)高和频谱宽的特点, 这些特点对高功率放大器的设计提出了非常高的要求^[1]。在设计高功率放大器时, 要兼顾功放的高线性和高效率是非常困难的。追求高线性往往意味着牺牲效率, 因为高线性需要功放回退工作在线性区, 以保证其线性度, 这时功放的效率会降低; 反之, 追求高效率将会造成功放的非线性失真, 因为效率越高的工作点往往越接近饱和区, 功放的非线性也越严重。针对上述问题, 业界普遍解决思路是采用功放的线性化技术^[2-4]。数字预失真(DPD)技术通过在基带将信号预失真, 使得信号的行为特性与功放的行为模型的特性正好相反, 这样, 当信号进入功放后, 信号能得到线性化。数字预失真以其在基带实现、可重构性好等优势成为功放线性化技术的研究热点^[5-7]。

DPD 技术中, 在进行预失真参数提取之前, 由于在 DPD 实际系统中, 功放的反馈信号存在一定的时延, 需要将输入信号与反馈信号进行对齐, 才能确保预失真器参数提取的正确性^[8]。因此, 正确估计环路时延并对其进行补偿显得十分重要。在数字预失真系统中, 数字预失真技术进行处理的信号为基带复包络信号, 不会涉及到信号调制方式等系统制式的问题, 因此环路时延估计算法应该用数据流进行估计运算, 不应涉及到符号周期等与系统制式相关的参数, 常规的时延估计算法并不适用于数字预失真系统中^[9]。近年来, 国内外的学者对环路时延估计进行了分析并提出了一些估计算法^[10-15], 文献[9]中的小数时延算法采用四阶量和二阶相关量, 运算复杂, 且小数迭代内插运算迭代时间长; 文献[10]提出的时延估计算法存在精确度较低和迭代稳定性问题, 且估计精确度

收稿日期: 2014-12-22; 修回日期: 2015-01-11

对迭代控制步长的选取十分敏感；文献[11]中的时延估计算法通过快速傅里叶变换实现，大大增加了计算运算量；文献[12]所提出的时延估计算法需要高达 64 倍的过采样率来达到所需的估算精确度，从而增加系统的复杂度；文献[13-15]都将时延估计算法分为整数时延估计和小数时延估计两步来实现，但文献[13]中的小数时延估计算法计算量较大且需要繁琐的迭代过程来实现；文献[14]的小数估计算法需要 4 点内插的方法搜寻小数时延，插值系数求解复杂；文献[15]采用了两点线性内插方法，并定义了一个误差积累函数，也需要迭代寻找小数时延的精确值，其精确度是所有算法中较高的，但其也依赖于所选的步长和所选信号的长度。本文针对上述文献中小数时延估计算法的不足，提出了基于自适应^[16]的小数时延估计算法，采用两点内插的方法，并采用多点平均的方法，自适应搜寻小数时延，提高了小数时延估算的精确度。

1 基于自适应算法的小数时延估计

文献[15]采用了基于信号幅度的环路时延估计方法，其原理如图 1 所示。

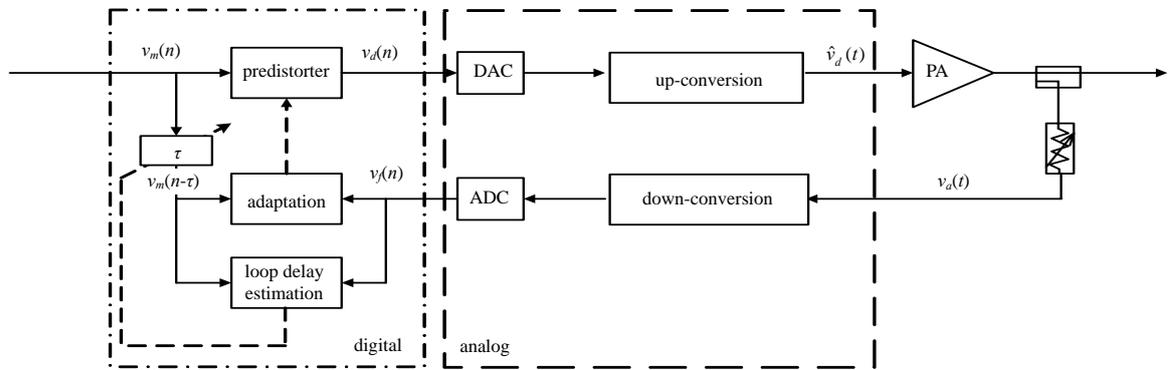


Fig.1 Architecture of the DPD system
图 1 数字预失真系统原理框图

虽然反馈信号 $v_f(n)$ 与原始输入信号 $v_m(n)$ 相比，已被功放的非线性失真所畸变，但是较大幅值的反馈信号 $v_f(n)$ 对应了较大幅值的原始输入信号 $v_m(n)$ ，反之亦然。这样就可利用信号的幅度来估计环路时延，从而减少相关算法的复杂度。假设利用文献[15]的整数时延估计算法估算得到整数时延 τ_{int} ，并对反馈信号进行时延补偿，得到系列 $\{v'_f(n)\}$ 。假设 τ_{frac} 为小数时延，根据线性两点插值公式，可以得到纠正之后的输入数据：

$$r'_m(n) = \begin{cases} r_m(n-1) - \tau_{frac}(r_m(n) - r_m(n-1)), & \tau_{frac} \leq 0 \\ r_m(n) + (1 - \tau_{frac})(r_m(n+1) - r_m(n)), & \tau_{frac} > 0 \end{cases} \quad (1)$$

式中： r_m 为输入信号 $v_m(n)$ 的幅度； τ_{frac} 为所需估算的小数时延。根据文献[15]，定义如下的量：

$$J = \begin{cases} E \left\{ \left| \frac{r'_m(n) - r'_f(n-1)}{r'_f(n-1)} \right|^2 \right\}, & \tau_{frac} \leq 0 \\ E \left\{ \left| \frac{r'_m(n) - r'_f(n+1)}{r'_f(n+1)} \right|^2 \right\}, & \tau_{frac} > 0 \end{cases} \quad (2)$$

式中： $r'_m(n)$ 和 $r'_f(n)$ 分别是经过小数插值处理后的输入信号 $v'_m(n)$ 的幅度与经过整数插值处理后的反馈信号 $v'_f(n)$ 的幅度。观察式(2)中 J 表达式，未知量只有 τ_{frac} ，要求 τ_{frac} ，只需使 J 最小，可以求其偏导，即对 J 进行 $\frac{\partial J}{\partial \tau_{frac}}$ 。

首先以 $\tau_{frac} \leq 0$ 为例：设 $k(n) = r_m(n) - r_m(n-1)$ 。则

$$\frac{\partial J}{\partial \tau_{\text{frac}}} = \frac{\partial E \left\{ \left| \frac{r'_m(n) - r'_f(n-1)}{r'_f(n-1)} \right|^2 \right\}}{\partial \tau_{\text{frac}}} = \frac{\partial E \left\{ \left| \frac{r_m(n-1) - \tau_{\text{frac}} [r_m(n) - r_m(n-1)] - r'_f(n-1)}{r'_f(n-1)} \right|^2 \right\}}{\partial \tau_{\text{frac}}} =$$

$$\frac{\partial E \left\{ \frac{\tau_{\text{frac}}^2 k^2(n) + 2\tau_{\text{frac}} k(n) [r'_f(n-1) - r_m(n-1)] + [r'_f(n-1) - r_m(n-1)]^2}{|r'_f(n-1)|^2} \right\}}{\partial \tau_{\text{frac}}} = \quad (3)$$

$$E \left\{ 2\tau_{\text{frac}} k^2(n) + 2k(n) [r'_f(n-1) - r_m(n-1)] / |r'_f(n-1)|^2 \right\} =$$

$$E \left\{ 2k(n) [\tau_{\text{frac}} k(n) + r'_f(n-1) - r_m(n-1)] / |r'_f(n-1)|^2 \right\} = E \left\{ 2k(n) [r'_f(n-1) - r'_m(n)] / |r'_f(n-1)|^2 \right\}$$

则利用自适应算法可以得到自适应迭代公式：

$$\tau_{\text{frac}}(n+1) = \tau_{\text{frac}}(n) + \mu \frac{\partial J}{\partial \tau_{\text{frac}}} = \tau_{\text{frac}}(n) - \mu \left(k(n)(r'_m(n) - r'_f(n-1)) / |r'_f(n-1)|^2 \right) \quad (4)$$

式中： $\tau_{\text{frac}}(n)$ 为第 n 点的时延值； μ 为算法的迭代步长。直接用式(4)求得的小数时延受估计误差的影响较大，文献[14]指出了采用 2 点插值求解小数时延的局限性，本文采用多点平均的方法消除 2 点插值的局限性，即对

$\frac{\partial J}{\partial \tau_{\text{frac}}}$ 进行多点平均，采用长为 L_{frac} 的数据段可得：

$$\tau_{\text{frac}}(n+1) = \tau_{\text{frac}}(1) - \mu \sum_{n=1}^{L_{\text{frac}}} \frac{1}{L_{\text{frac}}} \left(k(n)(r'_m(n) - r'_f(n-1)) / |r'_f(n-1)|^2 \right), \quad \tau_{\text{frac}} \leq 0 \quad (5)$$

同理可以求得当 $\tau_{\text{frac}} > 0$ 时：

$$\tau_{\text{frac}}(n+1) = \tau_{\text{frac}}(1) + \mu \sum_{n=1}^{L_{\text{frac}}} \frac{1}{L_{\text{frac}}} \left(k(n)(r'_m(n) - r'_f(n+1)) / |r'_f(n+1)|^2 \right), \quad \tau_{\text{frac}} > 0 \quad (6)$$

至此，可以联合式(5)和式(6)，求得小数时延 τ_{frac} ，从 τ_{frac} 的求解过程可以看出，利用自适应算法进行求解，可增加小数时延估计的自适应性，并且在估算的过程中，一方面可对小数时延进行精确估计，另一方面也增加了估计算法的鲁棒性。

2 算法仿真实验

在仿真过程中，整数时延估计算法采用文献[15]介绍的方法。由于文献[15]的算法较之前的环路时延估计算法都要好，不失一般性，可以通过与文献[15]的方法对比，说明本文提出方法的优越性。本算法采用 MATLAB 软件进行仿真，功放模型采用记忆多项式模型。模型表达式如下：

$$y(n) = \sum_{k=1}^K \sum_{m=0}^{M-1} a_{km} x(k-m) |x(k-m)|^{k-1} \quad (7)$$

仿真中，输入信号为 10 倍采样的 WCDMA 信号。原始信号首先经过功放模型进行放大失真，然后对功放的反馈信号加入时延，最后利用算法对加入的时延进行估计，验证算法的精确度和稳定性，并对算法进行性能分析。

图 2 为实际时延在 $(-0.5 T_s \sim 0.5 T_s)$ 范围内，本文算法与文献[15]的估计时延与实际时延偏差图。图 2 中，估计的偏差越靠近零点越准确，本文提出的算法比文献[15]提出的精确度更高。无论是较大的时延还是较小的时延，本文提出的时延估计算法估计的时延误差可以控制在一个很小的范围内，估计误差的绝对值在 $0.02 T_s$ 内，这是因为本文算法采用了自适应的迭代公式求解小数时延，不受内插间隔的影响，可以准确地估计小数时延，而文献[15]采用的小数时延依赖于内插步长的选择，其内插间隔决定了小数时延的精确度。根据文献[9]指出的为保证预失真器的性能，需要控制时延误差在基带符号间隔的 $1/64$ 以内，对于此处采用的 10 倍采样的 WCDMA 信

号，其最小的时延误差为 $\tau_{\min} = (10 / 64)T_s = 0.156 T_s$ 。本文的算法可以精确估计时延误差，保证预失真参数提取的正确。

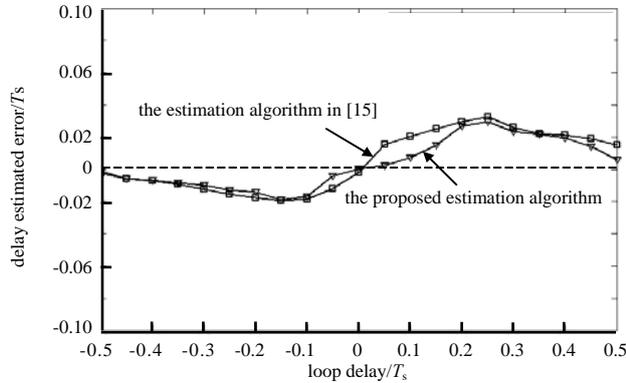


Fig.2 Loop delay estimated accuracy of the loop delay estimation algorithms
图 2 环路时延估计算法的时延估计误差图

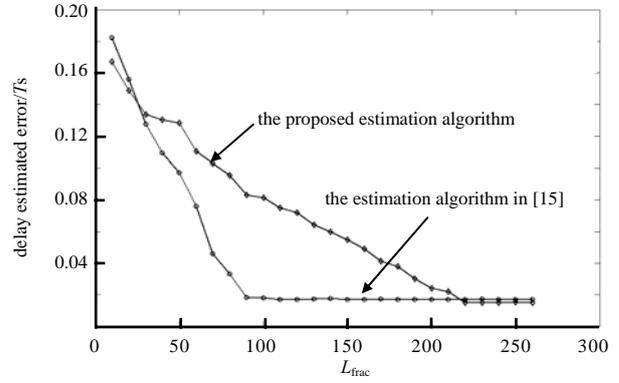


Fig.3 Loop delay estimated error under different lengths of the signal
图 3 不同信号长度上的时延估计误差图

观察式(5)和式(6)可知，影响其精确度的主要参数是所取信号的长度 L_{frac} ，图 3 是信号长度 L_{frac} 对本算法与文献[15]的估计算法性能的影响。本文算法在图 3 中，其横坐标表示所选信号的长度，而文献[15]的算法在此图中，根据其公式定义，横坐标每个点都需要乘上 200，即对于 N 点处的横坐标，其实际点数为 $200N$ 。纵坐标表示估计时延与实际时延的偏差。从图 3 中可以看出，本文时延估计算法的估计精确度随着信号长度的增加而增加，当信号长度增加到 220 时，本文估计算法趋于稳定。精确度可以达到采样间隔的 1.4%；文献[15]的算法尽管在图 3 中看上去收敛速度比本文算法快，但其需要的实际信号长度比本文算法长，在 200×100 点处，即需要 20 000 个点，文献[15]的时延估计算法精确度才趋于稳定，且受限于内插步长的选择，其精确度低于本文提出的算法。

图 4 和图 5 是反馈信号进行时延补偿后，输入信号 $v_m(n)$ 与反馈信号 $v_f(n)$ 在某一段时间内的幅度和相位图。从图 4 中可以看出，通过时延补偿后，输入信号与反馈信号的幅度波形上非常相似，而且在时间轴上也进行了对齐。从图 5 可以看出，通过时延补偿后，输入信号与反馈信号的相位波形也得到了很好的对齐，图 4 和图 5 说明了本文算法在时延估计对于输入信号与反馈信号具有很好的同步性。

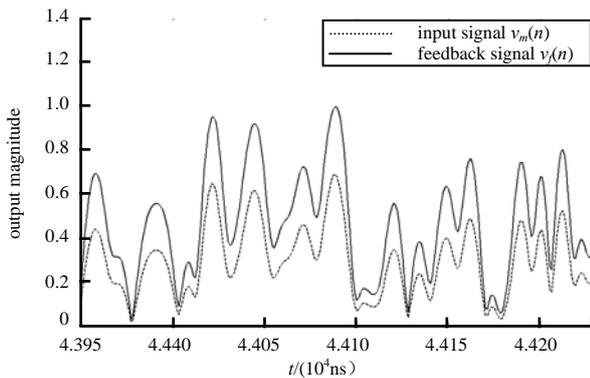


Fig.4 Magnitude of the input and feedback after delay compensation
图 4 经过时延补偿后的输入与反馈信号幅度图

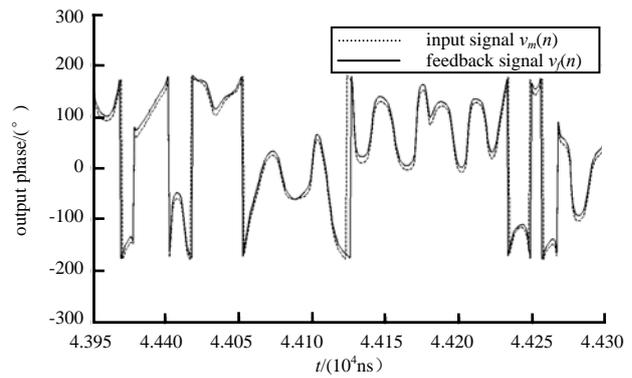


Fig.5 Phase of the input and feedback after delay compensation
图 5 经过时延补偿后的输入与反馈信号相位图

图 6 是设定小数时延为 $0.5 T_s$ ，不同 μ 值条件下本文估计算法的迭代收敛曲线图。从图 6 中可以看出，当 μ 取值越小时，估计的值越接近真实值，但收敛速度越慢。综合考虑算法的速度和准确度， μ 值取为 0.5 时比较合适，这种条件下只需迭代 50 次就能收敛。表 1 是文献[15]和本文的自适应算法的性能比较，从表 1 中可以看出，对于 N 个点的运算量，本文与文献[15]的算法运算量相当。本文采用长度为 220 的信号，然后迭代 50 次，故实际需要的信号长度为 11 000 个点就能收敛，从图 3 可以看出，文献[15]的算法要达

表 1 不同估计算法的性能比较

Table1 Comparison of different estimated algorithms			
algorithm	accuracy/%	required length of signal	real multiplications for N data
the algorithm in [15]	1.5	200×100	$N+1$
the proposed algorithm	1.4	220×50	N

达

到相同的精确度需要 20 000 个点, 本文的算法可以降低 45% 的信号长度, 从而大大地减少算法的运算量, 并且自适应地更新小数时延。

3 结论

本文提出了基于自适应算法的环路小数时延算法, 通过两点线性插值, 减少插值的复杂度, 采用多点平均的方法消除噪声的影响, 能准确地将小数时延估计算法求出。精确的时延估计保证了反馈信号与原始信号之间的一一对应, 从而保证预失真器参数提取的正确性。仿真结果表明, 本文提出的算法比之前的算法精确度高, 稳定性好。同时, 本文算法采用自适应算法, 可自适应地更新时延误差, 工程实现性好, 对于实际系统具有一定的参考意义。

参考文献:

- [1] 李轴, 张晓林. 过采样下预留载波 OFDM 系统峰均比抑制方法[J]. 太赫兹科学与电子信息学报, 2013, 11(1): 119-124. (LI Zhou, ZHANG Xiaolin. Tone reservation method under oversampling for PAPR reduction in OFDM systems[J]. Journal of Terahertz Science and Electronic Information Technology. 2013, 11(1): 119-124.)
- [2] 刘友江, 曹韬, 周邦华, 等. 记忆多项式数字预失真线性化逆 E 类功放[J]. 微波学报, 2011, 27(3): 79-82. (LIU Youjiang, CAO Tao, ZHOU Banghua, et al. Linearization for inverse class-E RF power amplifier by memory polynomial digital predistortion[J]. Journal of Microwaves, 2011, 27(3): 79-82.)
- [3] YOU F, HE S, TANG X, et al. Performance study of a class-E power amplifier with tuned series-parallel resonance network[J]. IEEE Transaction on Microwave Theory and Techniques, 2008, 56(10): 2190-2200.
- [4] KIM D, KANG D, CHOI J, et al. Optimization for envelop shaped operation of envelop tracking power amplifier[J]. IEEE Transaction on Microwave and Techniques, 2011, 59(7): 1787-1795.
- [5] LIU Y, PAN W S, SHAO S H, et al. A new digital predistortion for wideband power amplifiers with constrained feedback bandwidth[J]. IEEE Microwave and Wireless Component Letter, 2013, 23(12): 683-685.
- [6] SU G Z, CHEN W H, ZHANG S L, et al. A robust and low sampling rate digital predistortion algorithm for broadband PA modeling and predistortion[C]// IEEE 15th WAMICON. Tampa, FL: IEEE, 2014: 1-4.
- [7] DING Lei, ZHOU G T, MORGAN D R, et al. A robust digital baseband predistorter constructed using memory polynomials[J]. IEEE Transactions on Communications, 2004, 52(1): 159-165.
- [8] 孔潇维, 夏威, 何子述. 数字预失真系统对各种误差的敏感度分析[J]. 计算机应用研究, 2013, 30(12): 3674-3681. (KONG Xiaowei, XIA Wei, HE Zishu. Error sensitivity in digital predistortion system[J]. Application Research of Computers, 2013, 30(12): 3674-3681.)
- [9] 艾渤, 钟章队, 朱刚, 等. 放大器预失真系统中的环路延迟设计[J]. 系统仿真学报, 2007, 19(19): 4487-4489. (AI Bo, ZHONG Zhangdui, ZHU Gang, et al. Loop delay estimation in HPA pre-distortion systems[J]. Journal of System Simulation, 2007, 19(19): 4487-4489.)
- [10] NAGATA Y. Linear amplification technique for digital mobile communications[C]// Proceedings of the 39th IEEE Vehicular Technology Conference. San Francisco, CA: IEEE, 1989: 159-164.
- [11] WRIGHT A S, DURLER W G. Experimental performance of an adaptive digital linearized power amplifier[J]. IEEE Trans. Veh. Technology, 1992, 41(4): 395-400.
- [12] KIM D, LEE S. Analysis and design of an adaptive polynomial predistorter with the loop delay estimator[J]. Microw. Opt. Technology Letter, 2002, 34(2): 117-121.
- [13] SALA J, DURNEY H. Coarse time delay estimation for pre-correction of high power amplifiers in OFDM communications[C]// Proc. IEEE 56th VTC. [S.l.]: IEEE, 2002: 2312-2317.
- [14] LI H, KWON D H, CHEN D M, et al. A fast digital predistortion algorithm for radio-frequency power amplifier linearization with loop delay compensation[J]. IEEE Journal of Selected Topics in Signal Processing, 2009, 3(3): 373-383.

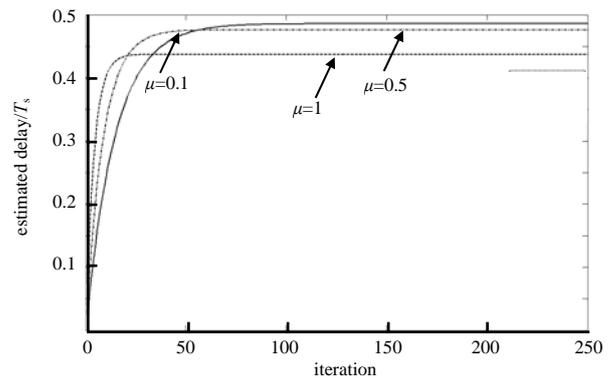


Fig.6 Convergent curves of the proposed algorithm
图 6 本文算法的收敛曲线图