

文章编号: 2095-4980(2015)05-0691-06

基于肖特基二极管的太赫兹二倍频器设计

何月^{a,b}, 沈川^{a,b}, 王成^{a,b}, 陈鹏^{a,b}, 陆彬^{a,b}

(中国工程物理研究院 a.电子工程研究所; b.微系统与太赫兹研究中心, 四川 绵阳 621999)

摘要: 固态倍频器是太赫兹源应用中的关键器件, 如何利用非线性器件提高太赫兹倍频器件的效率是设计太赫兹固态电路的关键。本文介绍了利用肖特基二极管非线性特性设计固态太赫兹二倍频器的2种方法, 即采用直接阻抗匹配和传输模式匹配设计了2种不同拓扑结构的170 GHz二倍频器, 针对设计的结构模型, 分别进行三维有限元电磁仿真和非线性谐波平衡仿真。仿真结果表明, 在17 dBm输入功率的驱动下, 倍频器在160 GHz~180 GHz输出频率范围内, 倍频效率在15%左右, 输出功率大于7 mW。最后对2种方法设计的倍频器结构进行了简单对比和分析, 为今后太赫兹倍频研究和设计提供仿真方法。

关键词: 太赫兹; 倍频器; 肖特基二极管

中图分类号: TN771

文献标识码: A

doi: 10.11805/TKYDA201505.0691

Terahertz doubler design based on Schottky barrier diodes

HE Yue^{a,b}, SHEN Chuan^{a,b}, WAN Cheng^{a,b}, CHEN Peng^{a,b}, LU Bin^{a,b}

(a.Institute of Electronic Engineering; b.Terahertz and Microsystems Research Center, China Academy of Engineering Physics, Mianyang Sichuan 621999, China)

Abstract: Solid-state doubler is the crucial component in terahertz source application. How to make use of nonlinear devices to improve the conversion efficiency of terahertz doubler is the key to design terahertz solid-state circuits. Two design methods of solid-state terahertz doubler are introduced and two different topology structures of 170 GHz doubler are designed. The direct matching method and the transmission mode matching are employed respectively in the two different 170 GHz doubler topologies. Based on the two structure models, 3D finite element simulation and nonlinear harmonic balance simulation are carried out. Simulation results indicate that the conversion efficiency of the doubler is above 15% and the output power is up to 7 mW within 160 GHz–180 GHz output frequency when driven by 17 dBm input power. Simple comparison and analysis are made between the two doubler structures designed by two different matching methods, which lays foundation for the future terahertz doubler design and research.

Key words: terahertz; doubler; Schottky barrier diodes

太赫兹(Terahertz, THz)波是指频率在0.1 THz~10 THz范围的电磁波, 它在长波段与毫米波(亚毫米波)相重合, 而在短波段与红外线相重合, 由此可见太赫兹波段在电磁频谱中占有特殊位置。随着太赫兹技术的发展, 太赫兹相关应用领域不断扩展, 在雷达通信、雷达成像、航空航天、生物学等方面都有着很大的应用潜力^[1]。为推动太赫兹技术的应用, 当前急需解决的是太赫兹源问题。固态高效倍频技术是获得高功率稳定的太赫兹源的一种重要途径, 采用谐波倍频方式实现结构较简单, 适用范围较广。近年来, 国内外多个研究机构都报道了采用毫米波固态电路实现太赫兹源的研究。早期文献[2]中Porterfield David团队报道的W波段倍频器3 dB带宽为17%, 最大效率达到48%。文献[3]报道的185 GHz固态二倍频器, 在16 dBm的输入功率的驱动下, 倍频损耗为16.8 dB~22 dB。文献[4]报道的0.14 THz倍频器的倍频效率达10.8%。

本文介绍了2种基于肖特基二极管的固态太赫兹倍频器的实现方法, 并仿真设计了0.17 THz二倍频器, 2种实现方法的仿真结果均实现了倍频器3 dB输出带宽大于20 GHz, 倍频效率达到15%左右, 所设计的倍频器为太赫兹雷达通信和成像提供太赫兹倍频链器件。

收稿日期: 2014-11-11; 修回日期: 2015-01-06

1 二极管偶次倍频原理

倍频器利用肖特基二极管非线性特性,产生多次谐波信号,通过滤波器结构将可用的谐波信号输出利用^[5-7]。由于单个器件承受功率限制,电路不能有效提供高功率的倍频信号的输出,采用多个二极管构成的平衡式结构可以提高倍频器的功率容量,同时抑制不需要的谐波分量^[8]。平衡式二倍频器工作原理如图 1 所示。

设输入信号电压为 U_s , 肖特基二极管的 $I-U$ 特性为:

$$\begin{cases} i_1 = i_s (\exp^{aU_s} - 1) \\ i_2 = -i_s (\exp^{-aU_s} - 1) \end{cases} \quad (1)$$

流过负载上的电流:

$$i_L = (i_1 - i_2) = 2i_s (\cosh(aU_s) - 1) \quad (2)$$

将上式进行傅里叶级数展开:

$$i_L = i_s (2I_0(aU_s) - 2) + 4i_s (I_2(aU_s) \cos 2\omega_s t + I_4(aU_s) \cos 4\omega_s t) + \dots \quad (3)$$

式中: I_0 为直流; ω_s 为角频率; i_s 为反向饱和电流。表明在负载上产生的信号仅含激励频率的基波和偶次波,因此平衡式二倍频器结构抑制了激励信号的奇次谐波,实现了偶次谐波和奇次谐波的隔离。

2 2 种倍频器设计方案

2.1 基于传输模式变化的二倍频器

基于传输模式变化的平衡二倍器 3D 电路结构如图 2 所示。整个倍频电路可分为 3 个部分:第 1 部分为输入波导匹配电路;第 2 部分为悬置微带与输出探针结构;第 3 部分为直流偏置低通滤波器。

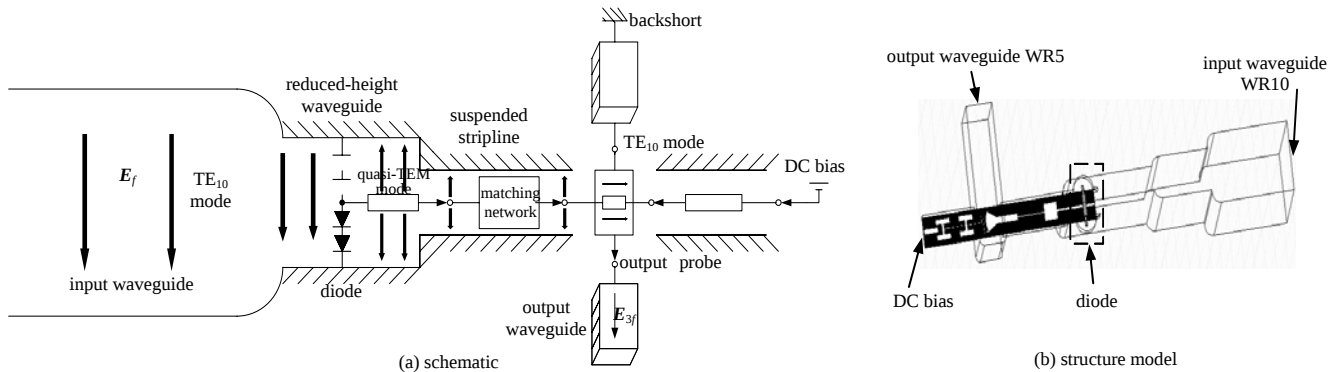


Fig.2 Doubler based on the transformation of transmission model

图 2 基于传输模式变化的二倍频器

二倍频器通过 WR10 标准矩形波导为二极管阵列提供入射驱动功率。在减高波导中,入射波以 TE_{10} 模式耦合至变容管上,同时三阶减高波导实现倍频器输入匹配的功能。为了阻止输入信号向输出端口传输,通过选取悬置微带腔体的宽度和高度以实现对输入信号 TE_{10} 模式的抑制,从而为输入信号构建一个短路终端。另外,二极管阵列产生的二次谐波信号除了以 TEM 模式传播之外,还可以 TM_{11} 模式在 WR10 输入波导中传输。为防止悬置微带在输出频率 $2f_0$ 激发 TM_{11} 模式,需将输入波导做进一步减高处理,确保悬置微带的 TM_{11} 传输模式截止频率大于 $2f_0$,以防止二次谐波功率泄露到输入端。输入减高波导应保证悬置微带在输出频率范围内 TM_{11} 模式得到充分衰减,同时优化输入减高波导的长度也能起到改善输入阻抗匹配的作用。

2.1.1 输入输出匹配

倍频器输入匹配性能主要由三节减高波导以及输入短截面的距离参数 l 影响,输出匹配由三节阶梯阻抗的悬置微带实现。为降低(减小)输入输出匹配给倍频器带来的损耗,输入输出均只采用三阶匹配,输入输出匹配仿真结果如图 3 所示。仿真结果显示,输入匹配在 80 GHz~90 GHz 范围内实现了反射系数小于 -15 dB,输出匹配在 160 GHz~180 GHz 范围内实现反射系数小于 -25 dB,因此输入输出均实现了良好的匹配性能。

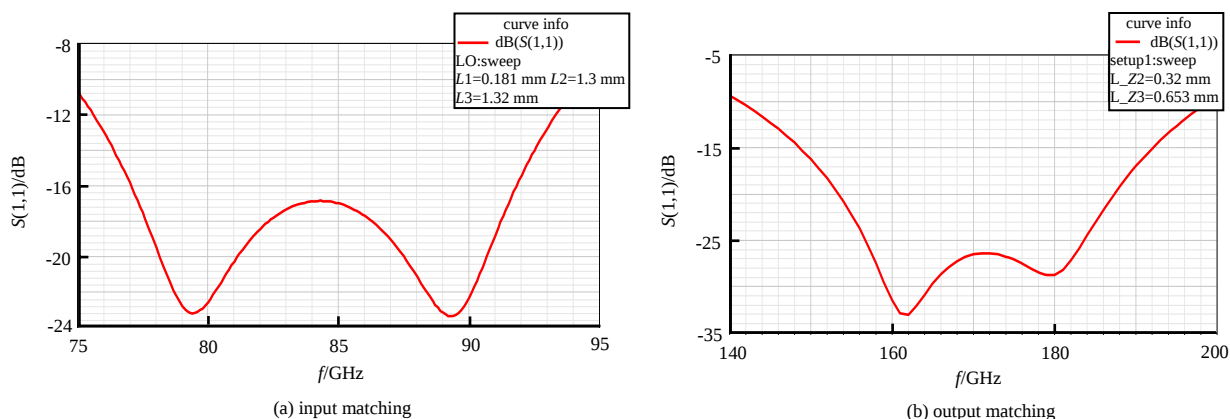


Fig.3 Simulation results of input and output matching

图3 输入输出匹配仿真结果

2.1.2 输出探针仿真及直流偏置低通滤波器

为给肖特基二极管提供反向偏置电压,使二极管工作在非线性状态,需要在二极管上增加直流偏置端口,同时需要防止输出信号的泄露。倍频器输出探针结构如图4(a)所示。

仿真结果(图4(b))显示输出端口的反射系数 $S(1,1)$ 在 160 GHz~180 GHz 范围内小于 -25 dB, 输出探针插损 $S(2,1)$ 小于 -0.04 dB, 输出端口与直流端口之间的隔离度 $S(2,3)$ 小于 -60 dB, 因此仿真设计的输出探针结构很好地实现了输出信号的耦合输出以及射频端口与直流端口之间的隔离。

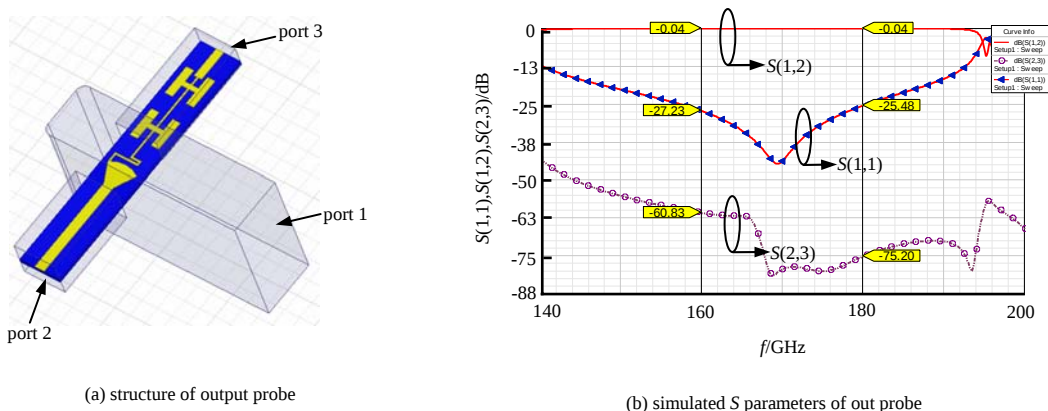


Fig.4 Simulated design of out probe

图4 倍频器输出探针的仿真设计

2.1.3 整体仿真

将各个单元结构在电磁仿真软件(High Frequency Structure Simulation, HFSS)中结合成倍频器的整体结构,如图2所示。在HFSS中进行整体仿真,导出S7P文件在ADS中进行联合仿真,输入功率为17 dBm时,倍频器的效率随输入频率的变化如图5所示。在输出频率160 GHz~180 GHz范围内,所设计的倍频器效率均大于15%,最高的倍频效率达到18%。

2.2 基于高低阻抗滤波器的二倍频器

基于高低阻抗滤波器的倍频器结构主要包括:输入输出探针、输入输出匹配结构和直流偏置低通滤波器、输入低通滤波器。输入信号经过WR10波导进入倍频器输入端,通过微带与波导之间的过渡探针结构耦合至石英微带基片上,同时直流反向偏置电压由直流偏置低通滤波器加在输入石英微带上。输入信号经过高低阻抗输入低通滤波器和输入匹配结

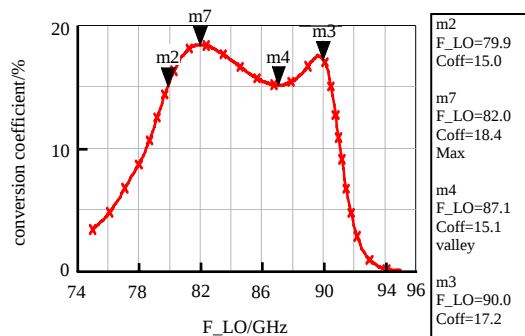


Fig.5 Simulated conversion efficiency with input frequency

图5 整体联合仿真倍频效率随输入频率的变化

构加载在肖特基二极管上,利用二极管的非线性特性产生高次谐波信号。高低阻抗输入低通滤波器将抑制高次谐波信号由输入波导端口泄露,而需要的高次谐波信号仅能通过输出匹配结构和输出探针结构由输出波导 WR5.1 输出。相比前一种倍频器结构,此种倍频器设计较简单,不存在输入输出之间的传输模式变化,但因存在输入滤波器结构,使得整体倍频器尺寸较大,如图 6 所示。

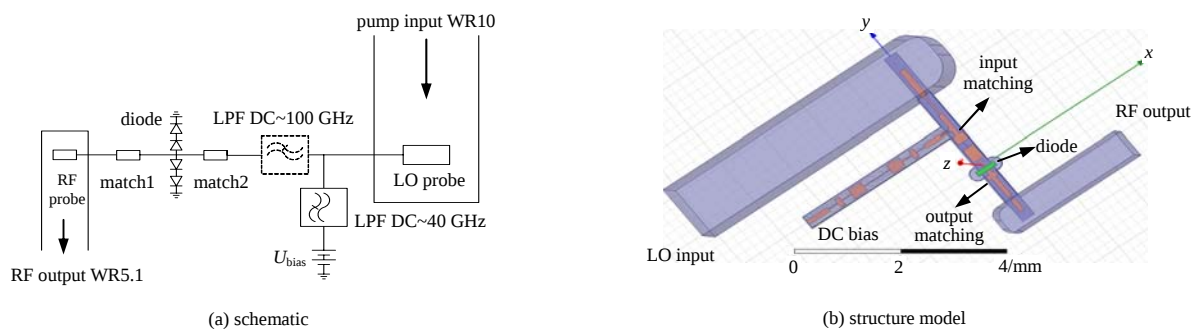


Fig.6 Doubler based on high-low impedance filter
图 6 基于高低阻抗滤波器的二倍频器

2.2.1 输入输出探针仿真

微带与波导之间的过渡结构主要包括 2 种: E 面探针和 H 面探针。2 种探针结构均用一个距离短截面约 $\lambda/4$ 的探针通过狭缝槽进入波导,因探针处于波导中电压幅度最大,电场最强的地方,所以探针能将波导中的能量耦合出来。输入输出探针结构和仿真结果如图 7 和图 8 所示,仿真结果显示,输入探针中波导的入射端口反射系数在 80 GHz~90 GHz 范围内小于 -25 dB,射频端口与直流端口隔离小于 -20 dB,输出探针中波导的反射系数在 160 GHz~180 GHz 范围内小于 -25 dB,满足整个输入输出探针设计要求,表明微带与波导之间实现了良好的能量耦合传输。

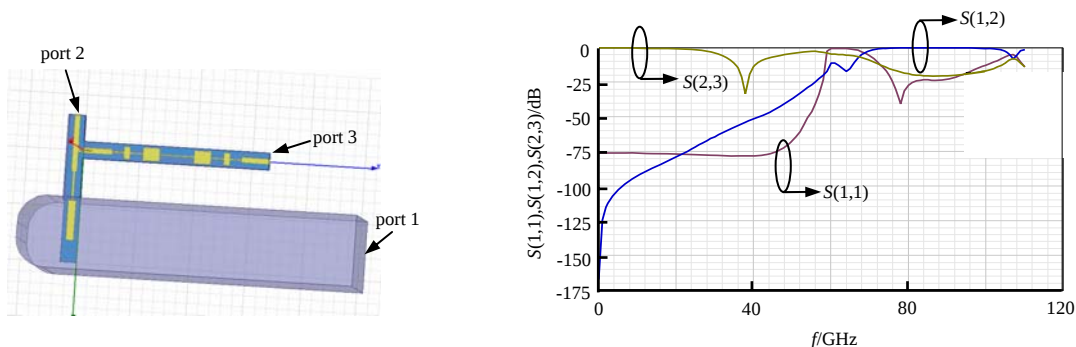


Fig.7 Simulation results of input probe
图 7 输入探针仿真结果

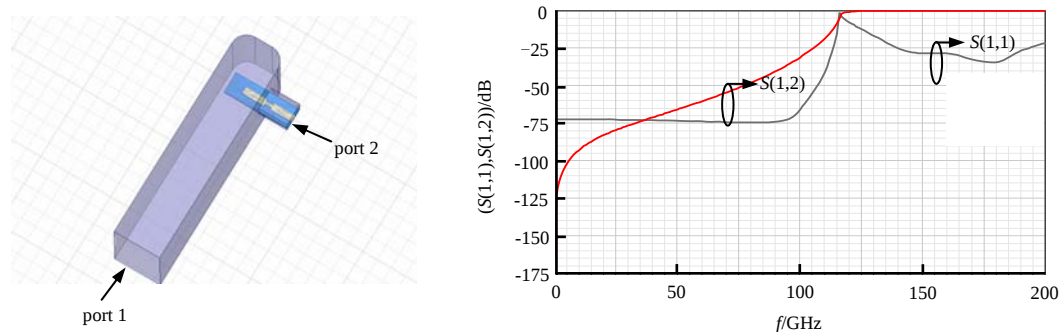


Fig.8 Simulation results of output probe
图 8 输出探针仿真结果

2.2.2 整体仿真

与前一种设计方法一样,在 HFSS 中对倍频器整体电路结构进行电磁仿真,仿真结果 S7P 文件导入 ADS 进

行谐波平衡仿真,得到倍频器倍频性能,仿真结果如图9所示,由图9可知,当输入功率为17 dBm,偏置电压为-0.2 V时,在80 GHz~90 GHz输入频段范围内,倍频效率为12%~13.7%。

最终2种结构的170 GHz二倍频仿真结果比较如表1所示,可以看出倍频器均实现了倍频效率在15%左右,工作带宽大于20 GHz,其中基于传输模式变化的倍频器结构石英长度大大缩短,相应基片的长宽比也大大减小,这种尺寸基片结构易于装配,也利于减小信号传输的损耗。

3 结论

本文介绍了2种固态太赫兹二倍器设计方法,并进行了参数对比。2种设计均实现了高效率宽带的170 GHz二倍频器,为今后加工测试提供了结构参数依据。其中基于传输模式变化的倍频器结构实现尺寸更小,有利于减低倍频器的倍频损耗;而基于高低阻抗滤波器的倍频器结构简单,易于仿真和设计。仿真结果表明,2种拓扑结构的太赫兹倍频器,当输入功率为17 dBm时,在输出频率160 GHz~180 GHz范围内倍频效率均在15%左右。

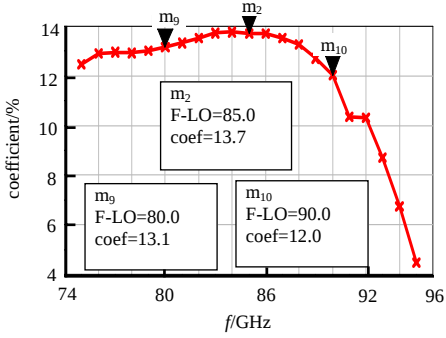


Fig.9 Frequency doubling efficiency with the change of input frequency
图9 倍频效率随输入频率的变化

表1 基于肖特基二极管的太赫兹倍频器

Table1 Terahertz doubler based on Schottky barrier diodes					
method	f/GHz	simulated efficiency/%	stripline	substrate width/ μm	substrate length/mm
1	160-180	15-18	suspended stripline	520.0	2.95(not including DC filter)
2	160-180	12-14	shielded microstrip	280.0	4.4

参考文献:

[1] SIEGEL P H. Terahertz technology[J]. IEEE Transactions on Microwave Theory Techniques, 2002,50(3):910-928.

[2] Porterfield D W,Crowe T W,Bradley R F,et al. An 80/160 GHz broadband, fixed-tuned, balanced frequency doubler[C]// IEEE MTT-S International Microwave Symposium 1998. Baltimore, USA:[s.n.], 1999:391-394.

[3] 张勇,林元根. 185 GHz 固态二倍频器研究[J]. 电子科技大学学报, 2010,39(2):232-235. (ZHANG Yong,LIN Yuangen. Research on 185 GHz solid-state doubler[J]. Journal of University of Electronic Science and Technology of China, 2010,39(2):232-235.)

[4] 缪丽,邓贤进,熊祥正,等. 0.14 THz 倍频器的设计与仿真[J]. 太赫兹科学与电子信息学报, 2012,10(6):689-694. (MIAO Li,DENG Xianjin,XIONG Xiangzheng,et al. The design and simulation of 0.14 THz doubler[J]. Journal of Terahertz Science and Electronic Information Technology, 2012,10(6):689-694.)

[5] 钟富群. 固态太赫兹前端关键技术研究[D]. 成都:电子科技大学, 2012. (ZHONG Fuqun. The investigation on key technologies of solid state terahertz front-end[D]. Chengdu,Sichuan,China:University of electronic science and technology of china, 2012.)

[6] 王成,刘杰,吴尚昀,等. 140 GHz 关键射频组件研究[J]. 太赫兹科学与电子信息学报, 2011,9(5):565-568. (WANG Cheng,LIU Jie,WU Shangyun,et al. Research on 140 GHz key RF component[J]. Journal of Terahertz Science and Electronic Information Technology, 2011,9(5):565-568.)

[7] Chattopadhyay G. Technology, capabilities, and performance of low power terahertz sources[J]. IEEE Transactions on Terahertz Science and Technology, 2011,1(1):33-53.

[8] GUO Jian,XU Jie,QIAN Cheng. A new scheme for the design of balanced frequency tripler with Schottky diodes[J]. Progress in Electromagnetics Research, 2013,137(4):407-424.

(下转第 711 页)