

文章编号: 2095-4980(2018)05-0926-04

GaAs PHEMT 超宽带六位数控延时器芯片

陈月盈, 方 圆, 李富强

(中国电子科技集团公司 第十三研究所, 河北 石家庄 050051)

摘 要: 研究了数控延时器(TTD)芯片的基础原理, 基于 GaAs PHEMT 工艺, 设计了一款超宽带数控延时器芯片, 该芯片具有超宽带、大延时量和小尺寸等优点, 主要用于有源相控阵雷达中。微波在片测试系统对该 6 位延时器芯片实际测试结果显示, 在 3~17 GHz 范围内, 延时调节范围为 10~630 ps, 64 态延时均方根(RMS)误差小于 8 ps, 全态插入损耗小于 22 dB, 插损波动小于 ± 1 dB, 全频带输入输出电压驻波比(VSWR)小于 1.7, 整个芯片尺寸仅为 4.0 mm $\times$ 2.6 mm $\times$ 0.07 mm。实测结果与理论仿真结果吻合良好。

关键词: 延时器; 砷化镓; 超宽带; 微波单片集成电路

中图分类号: TN914.42

文献标志码: A

doi: 10.11805/TKYDA201805.0926

Ultra wideband 6 Bit True-Time Delay chip based on GaAs PHEMT

CHEN Yueying, FANG Yuan LI Fuqiang

(The 13th Research Institute, China Electronics Technology Group Corporation, Shijiazhuang Hebei 050051, China)

Abstract: The design principle of the True-Time Delay(TTD) chip is studied. Based on GaAs PHEMT technology, the ultra wideband TTD is designed and fabricated. The TTD chip is characterized with ultra wideband, large time delay and compact size and mainly applied to wideband active phased array applications. The measured results on wafer show that the 6 bit TTD provides 10 ps up to 630 ps with an interval of 10 ps in the frequency range 3 GHz to 17 GHz. The Root Mean Square(RMS) error for all 64 bit states is below 8 ps. The insertion loss is below 22 dB. And the 64-states insertion variation is reduced to ± 1 dB. The input and output Voltage Standing Wave Ratio(VSWR) are better than 1.7 on the whole bandwidth. The dimension of the chip is 4.0 mm $\times$ 2.6 mm $\times$ 0.07 mm. The simulation results are in good agreement with the measured results.

Keywords: True-Time Delay; GaAs; ultra wideband; Monolithic Microwave Integrated Circuit(MMIC)

微波延时器是一种常用的微波无源两端器件, 在许多领域都有广泛的应用, 如卫星通信、雷达系统及相控阵天线阵列等。其主要作用是使电磁波在两个端口间传输时延时一段恒定的时间, 补偿不同频率引起的相位差, 因此数控延时器芯片在现代宽带雷达系统中得到了广泛应用。延时器的实现方式有同轴电缆延时器、静磁波延时器、声表面波延时器等, 这些延时器因体积大、损耗高、色散严重等原因限制了其应用范围。光纤延时器需要额外的光电器件及电源来实现电磁波和光波的相互转换, 不便于集成。虽然传统的微波传输线结构实现的延时器具有设计简单、易集成等优点, 但其电磁波传播的相速度大于光速, 要实现相同的时间延迟, 需要较长的传输线。现代系统需要一种宽带、紧凑型、易集成且低损耗的延时器。慢波传输线具有陡峭的相位频率曲线, 因此在延时效率及小型化设计方面优势明显^[1-3]。

虽然延时器已经提出很久, 但是庞大的体积限制了其应用范围, 小型化的延时器芯片解决了该问题且具有稳定的延时量、抗干扰能力强等优点, 广泛应用于小型化雷达系统中。雷达系统能否准确定位, 波束主瓣能否有效抑制旁瓣, 取决于移相器的精确度指标, 而移相器是与频率无关的控制器件, 会影响到天线的瞬时带宽, 于是考虑延时器来替代, 获取更好的性能。高性能的雷达系统对延时器电路也提出了不同的要求, 比如带宽、小型化、稳定性、功率容量等各个方向, 使得延时器芯片成为国内外研究的热点^[4-6]。

本文基于慢波理论, 以 GaAs E/D PHEMT 工艺单片集成电路技术为基础, 设计了 3~17 GHz 数控延时器芯片, 涉及工作原理、电路设计、电路优化、工艺制作及电路测试, 并给出了芯片的研制结果。

收稿日期: 2017-06-08; 修回日期: 2017-07-14

1 电路设计

1.1 工作原理

GaAs PHEMT 器件工作在无源模式,在源极和漏极直流接地、栅极电压分别为 0 V 和 -5 V 时,器件作为微波开关工作在低阻抗状态(开态)和高阻抗状态(关态),可等效为 1 个可变电容和 1 个可变电阻的并联。当栅源反偏到超过夹断电压 $U_p(|U_{gs}| > |U_p|)$ 时, PHEMT 器件源漏间处于高阻状态,可简化为高阻与小电容的并联结构;当栅源电压为零时, PHEMT 器件源漏间处于低阻状态,其结构可简化为 1 个小电阻。利用 GaAs PHEMT 器件的线性、夹断 2 种状态实现开关的开态即插损(on), 关态即隔离(off) 2 种状态性能。用单一 PHEMT 器件串联或并联设计开关时,其关态隔离度都相当差,因此普遍采用串并联结构作为开关的实现形式,提高关态的隔离度。利用此结构设计单刀双掷开关来提高延时单元的隔离度。

N 位数控延时器由不同延时量的延时单元级联而成,延时单元由 2 组 GaAs PHEMT 单刀双掷(Single-Pole Double-Throw, SPDT)开关器件与延时网络共同构成延时单元,如图 1 所示。开关在 2 条微波传输路径间切换,通过不同传输路径的微波信号相位不同,实现微波信号延时一段恒定的时间差,如图 2 所示。

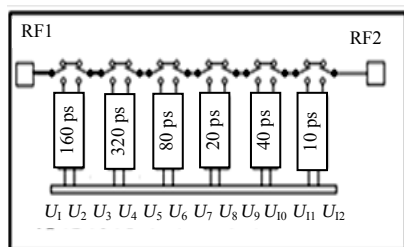


Fig.1 Diagram of cascaded TTD cell
图 1 延时单元级联示意图

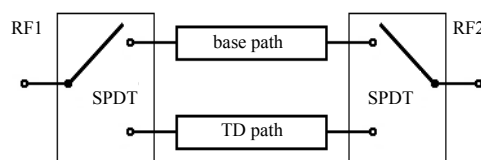


Fig.2 Structure of TTD cell
图 2 延时器单元原理图

延时量延迟位采用的是 SPDT 开关延迟单元结构实现延时的方式,如图 3 所示。这种拓扑结构需要 2 组 SPDT 开关互补工作在参考态和延时态来实现延时。其中并联的开关器件主要提高该拓扑结构的隔离度。

本文根据慢波传输线理论设计数控延时器电路的延时支路。该慢波传输线是在传统的微波传输线中以周期性的加载单元等效为电抗元件,其相位曲线随频率变化剧烈,具有相速小于光速的慢波特性和,能够以较小的尺寸实现同等延时量的延时单元,如图 4 所示。按照其等效电路设计好延时单元,通过 SPDT 开关互补工作在参考态和延时态来实现数控延时量。

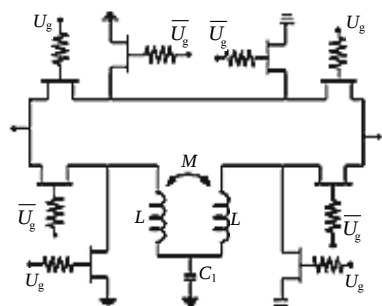


Fig.3 Topology of SPDT switches TTD network
图 3 开关型延时网络的拓扑图

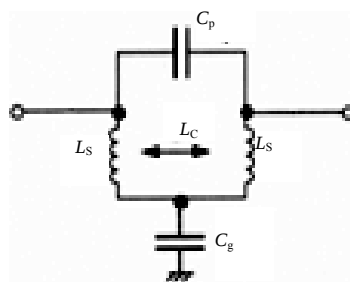


Fig.4 Equivalent circuit of TTD
图 4 延时等效电路

1.2 电路优化

数控延时器设计是基于仿真软件 ADS 的设计环境进行,根据电性能指标要求,设置目标要求包括:工作频率、插入损耗、全态幅度波动、全态延时误差、全态 VSWR。首先对单个延时基本位优化,得到最佳拓扑及集总参数值,再将集总参数转换为分布参数。根据基本位的结果进行多位级联仿真如图 1 所示。对 6 位数控延时器而言,共 64 种状态,对应输入输出有 128 个端口,根据真值表设置级联延时器的各个工作状态,得到全态延时曲线。根据仿真结果再对电路进行调整,以改善不符合要求的电路指标,再次进行全态电路仿真,反复进行调整和仿真直至满足电路的整体指标要求。

2 工艺加工与电路测试

2.1 工艺加工

GaAs MMIC 工艺是电路设计的基础,采用 GaAs E/D PHEMT 制作芯片,关键工艺为栅制备,包括电子束写栅、栅金属化和淀积 SiN 这 3 个关键工艺步骤。为了保证工艺的稳定性 and 单片关键参数的一致性,在工艺流程的关键工序设置监控点进行质量检验,包括材料监测、台面制作、SD 光刻、SD 金属化、N+光刻、N+腐蚀、DH 光刻、DH 刻蚀、桥面光刻、桥面电镀等工序。并在栅金属化和淀积 SiN 等工序做质量专检。通过设置合适的过程控制监控器(Process Control Monitor,PCM)监控图形来监测代表器件的直流参数、微波参数,以及快速反应圆片加工是否正常,保证了高的成品率,同时对 PCM 报告的分析可以指导工艺问题的解决,便于进一步提升工艺控制水平。图 5 给出了 3~17 GHz GaAs 六位数控延时器芯片的实物照片,芯片尺寸为 4.0 mm×2.6 mm×0.07 mm。

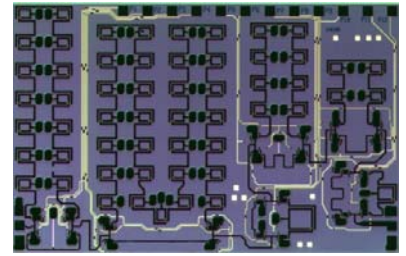


Fig.5 Photograph of the 6-bit TTD
图 5 六位数控延时器芯片实物照片

2.2 电路测试

采用矢量网络分析仪与微波探针台组成的微波在片测试系统,基于 Matlab 软件编写延时器电路专用测试程序,实现了六位延时器电路的全指标、全状态的微波在片自动测试系统。

测试结果表明,在 3~17 GHz 工作频带内,六位数控延时器的插入损耗小于 22 dB,且仿真插损与实测插损吻合良好,如图 6(a)所示。图 6(b)给出了延时器的关键性指标延时精确度,仿真 64 态延时 RMS 误差小于 7 ps,实测 64 态延时 RMS 误差小于 8 ps,延时精确度值稍微有一点差异,但仿真与实测结果趋势一致。插损波动小于 1 dB,如图 6(c)所示。延时调节范围为 10~630 ps,如图 6(d)所示。全态输入输出驻波均小于 1.7,分别如图 6(e)、图 6(f)所示。该延时器芯片指标与国际同类产品相比,达到较高的水平^[6-9]。

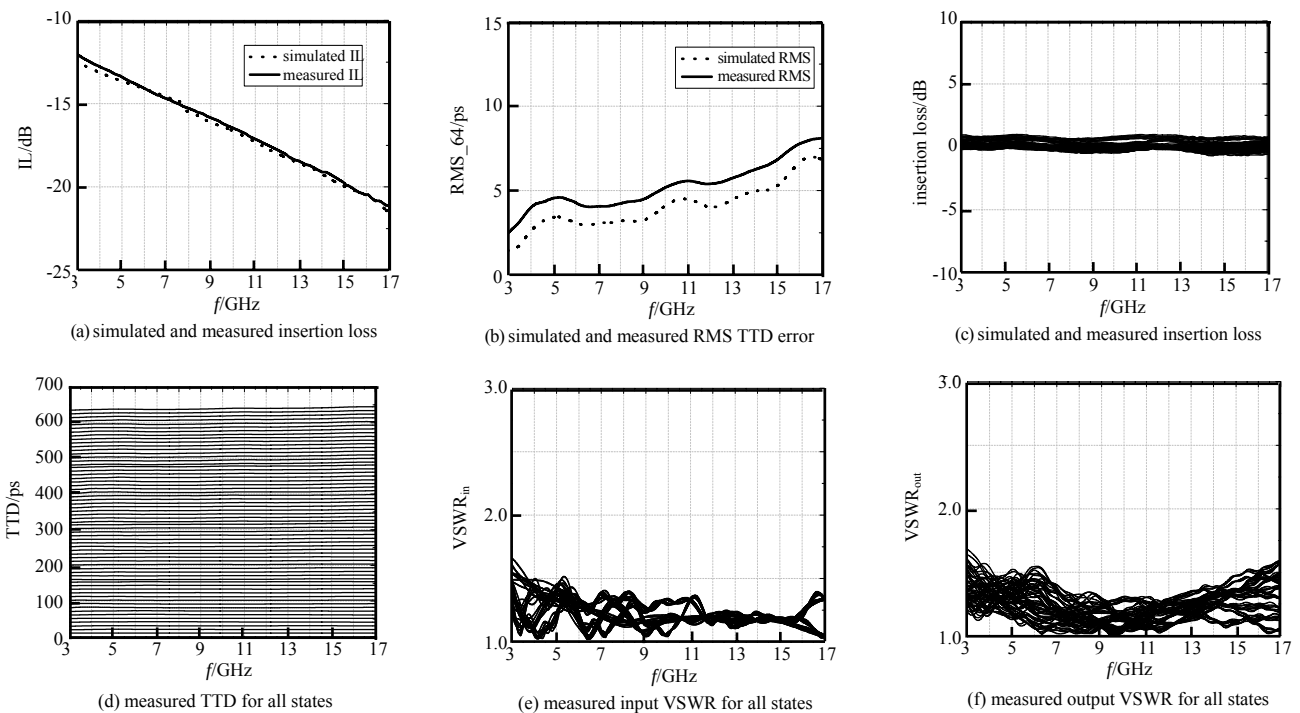


Fig.6 Test results of the 6-bit TTD on wafer
图 6 六位数控延时器在片测试结果

3 结论

基于 GaAs MMIC 技术,采用 GaAs E/D PHEMT 工艺设计验证了 3~17 GHz GaAs 六位数控延时器芯片,通过微波在片测试评估结果可以看出,在 3~17 GHz 范围内获得了良好的电性能,延时调节范围为 10~630 ps,延

时步进位 10 ps, 64 态延时 RMS 误差小于 8 ps, 插入损耗小于 22 dB, 插损波动小于 1 dB, 全态驻波小于 1.7, 整个芯片尺寸为 4.0 mm × 2.6 mm × 0.07 mm, 满足了系统应用对宽带数控延时器的急需。

参考文献:

- [1] 汪霆雷,魏文博,刘其中. 小型化 5 位数控延迟线设计[J]. 西安电子科技大学学报, 2008,35(2):258–261. (WANG Ting lei,WEI Wenbo,LIU Qizhong. Design of the compact 5-bit time delay line[J]. Journal of Xidian University, 2008,35(2): 258–261.)
- [2] 纪建华,郭敏,许明,等. C 波段 LTCC 高频前端模块的研究与实现[J]. 太赫兹科学与电子信息学报, 2016,14(1):72–75. (JI Jianhua,GUO Min,XU Ming,et al. Development and implementation of C band front-end module based on Low Temperature Co-fired Ceramic technology[J]. Journal of Terahertz Science and Electronic Information Technology, 2016,14(1):72–75.)
- [3] 李树良,王绪存,王琦. C 波段小型化高精度驱动延时组件的研制[J]. 微波学报, 2016,32(4):78–81. (LI Shuliang,WANG Xucun,WANG Qi. Miniaturization and high accuracy design of a C-band drive time-delay module[J]. Journal of Microwaves, 2016,32(4):78–81.)
- [4] FENG Hu,KOEN Mouthaan. A 1–21 GHz 3-bit CMOS true time delay chain with 274 ps delay for ultra-broadband phased array antennas[C]// Proceedings of the 45th European Microwave Conference. 2015:1348–1349.
- [5] BURLA M,CORTES L R,LI M,et al. On-chip ultra-wideband microwave photonic phase shifter and true time delay line based on a single phase-shifted wave guide Bragg Grating[C]// International Topical Meeting on Microwave Photonics. Canada:IEEE, 2013:92–95.
- [6] FENG Hu,KOEN Mouthaan. A 1–20 GHz 400 ps true-time delay with small delay error in 0.13 μm CMOS for broadband phased array antennas[C]// Microwave Symposium. Singapore:IEEE, 2015:1–3.
- [7] WILLMS J G,OUACHA A,DE B L,et al. A wideband GaAs 6-bit true-time delay MMIC employing on-chip digital drivers[C]// Microwave Conference. Washington:IEEE, 2000:1–4.
- [8] BETTIDI A,CAROSI D,CORSARO F,et al. MMIC Chipset for wideband multifunction T/R module[C]// Microwave Symposium Digest. Singapore:IEEE, 2011:28–30.
- [9] CAROSI D,CESAROTTI F,LASAPONARA L,et al. Delay control in wide band front-end components for multi-role/multi-domain phased-array systems[C]// Microwave Symposium Digest. Singapore:IEEE, 2011:757–759.

作者简介:



陈月盈(1987–), 女, 河南省安阳市人, 工程师, 主要研究方向为微波毫米波单片集成电路及器件模型.email:chyy0225@163.com.

方 园(1978–), 男, 重庆市人, 高级工程师, 主要研究方向为微波毫米波单片集成电路及器件模型.

李富强(1978–), 男, 山西省运城市人, 高级工程师, 主要研究方向为微波集成电路和系统集成.