

文章编号: 2095-4980(2024)03-0290-06

## 260 GHz GaN 高功率三倍频器设计

盛百城<sup>1</sup>, 宋旭波<sup>\*2</sup>, 顾国栋<sup>1</sup>, 张立森<sup>2</sup>, 刘帅<sup>1</sup>, 万悦<sup>1</sup>,  
魏碧华<sup>1</sup>, 李鹏雨<sup>1</sup>, 郝晓林<sup>1</sup>, 梁士雄<sup>2</sup>, 冯志红<sup>\*2</sup>

(1. 中国电子科技集团公司第十三研究所, 河北石家庄 050051; 2. 固态微波器件与电路全国重点实验室, 河北石家庄 050051)

**摘要:** 基于 GaN 太赫兹二极管芯片, 采用非平衡式电路结构, 设计了一款 260 GHz 三倍频器。采用 GaN 肖特基二极管芯片提高电路的耐受功率和输出功率; 采用“减高+减宽”的输出波导结构抑制二次谐波; 采用高低阻抗带线结构设计了倍频器的输入滤波器和输出滤波器。测试结果显示, 该三倍频器在 261 GHz 峰值频率下, 实现最大输出功率为 69.1 mW, 转换效率为 3.3%, 同时具有较好的谐波抑制特性。

**关键词:** 三倍频器; 太赫兹; 肖特基二极管; 非平衡式; 倒装

中图分类号: TN771

文献标志码: A

doi: 10.11805/TKYDA2023168

## Design of 260 GHz GaN frequency tripler with high output power

SHENG Baicheng<sup>1</sup>, SONG Xubo<sup>\*2</sup>, GU Guodong<sup>1</sup>, ZHANG Lisen<sup>2</sup>, LIU Shuai<sup>1</sup>, WAN Yue<sup>1</sup>,  
WEI Bihua<sup>1</sup>, LI Pengyu<sup>1</sup>, HAO Xiaolin<sup>1</sup>, LIANG Shixiong<sup>2</sup>, FENG Zhihong<sup>\*2</sup>

(1. The 13th Research Institute, China Electronics Technology Group Corporation, Shijiazhuang Hebei 050051, China;  
2. National Key Laboratory of Solid-State Microwave Devices and Circuits, Shijiazhuang Hebei 050051, China)

**Abstract:** A 260 GHz frequency tripler based on GaN Schottky barrier diode is proposed. Unbalanced structure is adopted with GaN SBD chip to improve the tolerable power and output power of the circuit. The height-reduced and width-reduced output waveguide structure is employed to suppress the second harmonic. The input and output filter of the frequency multiplier is designed with high and low impedance strip line structure. The test results show that the frequency multiplier achieves a maximum output power of 69.1 mW and conversion efficiency of 3.3% at 261 GHz with good harmonic suppression characteristics.

**Keywords:** frequency tripler; terahertz; Schottky barrier diode; unbalanced structure; flip-chip

太赫兹波段一般是指频率在 0.1~10 THz 的电磁波, 具有能量低、频带宽、脉冲宽度窄、穿透性好以及传输方向性好等特点, 在遥感探测<sup>[1]</sup>、移动通信<sup>[2]</sup>等众多领域表现出重要的应用价值。但由于大气吸收作用, 太赫兹频段电磁波传输衰减较大。为实现远距离传输, 近年来, 高功率固态倍频器成为国际研究的前沿热点。基于肖特基二极管的太赫兹倍频器具有频率稳定、体积小以及常温工作的特点, 目前已成为太赫兹大功率固态倍频器的主流技术<sup>[3]</sup>。目前最常见的肖特基二极管基的倍频器结构由马萨诸塞大学的 Neal Erickson 教授提出<sup>[4]</sup>, 由输入波导、输出波导、二极管、匹配电路、偏置滤波器构成。当二极管按特定方式排序, 使产生的有用谐波成分互相叠加且无用谐波成分互相抵消时, 就构成平衡式倍频器结构。目前, 平衡式倍频器能够实现 116 GHz 下输出功率 195 mW<sup>[5]</sup>、220 GHz 下输出功率 110 mW<sup>[6]</sup>、300 GHz 下输出功率 35 mW<sup>[7]</sup>、526 GHz 下输出功率 35 mW<sup>[6]</sup>、1 030 GHz 下输出功率 2 mW<sup>[6]</sup>以及 1 640 GHz 下输出功率 0.7 mW<sup>[6]</sup>等, 但平衡式的高功率三倍频器需要制备电容进行偏置电压和射频信号的隔离, 制备工艺较为复杂。

非平衡式倍频器具有装配工艺简单、对称性好的优势, 但由于缺少谐波抑制电路结构, 因此转换效率理论上要低于平衡式倍频器。为实现高的输出功率, 可采用具有高耐受功率的二极管芯片。GaN 是一种宽禁带半导

收稿日期: 2023-06-15; 修回日期: 2023-08-09

基金项目: 国家自然科学基金资助项目(62201532)

\*通信作者: 宋旭波 email: songxb@cetc13.cn; 冯志红 email: ga917vv@163.com

体材料，禁带宽度为 3.3 eV，具有高禁带宽度、高击穿电场、高饱和电子漂移速度等优势，非常适合于高频大功率器件或电路的研制<sup>[8]</sup>。与传统砷化镓基倍频器相比，目前高功率太赫兹固态源体现出较大的功率优势<sup>[9-11]</sup>。本文基于 GaN 太赫兹二极管芯片，采用非平衡式电路结构，设计了一款 260 GHz 三倍频器，在 261 GHz 下实现脉冲最大输出功率 69 mW。

### 1 器件结构

GaN 肖特基二极管芯片结构如图 1(a)所示，通过使用多阳极二极管阵列提高其承受功率和输出功率。芯片的纵向结构横切面如图 1(b)所示，其中包含 N 型轻掺杂 GaN 层 (N-GaN)、N 型重掺杂 GaN 层 (N+GaN)、绝缘 GaN 缓冲层 (i-GaN) 以及 SiC 衬底。二极管的阴极制备于 N+GaN 层上，阳极则制备于 N-GaN 层上，阳极通过空气桥与焊盘相连减小寄生电容。该芯片的尺寸为 255 μm×45 μm×20 μm。

肖特基二极管靠多数载流子导电，其电流表示为：

$$I = I_s \left[ \exp\left(\frac{eU_a}{kT}\right) - 1 \right] \quad (1)$$

式中： $I_s$ 为反向饱和电流； $k$ 为玻兹曼常数； $T$ 为温度； $e$ 为电子电荷； $U_a$ 为偏压。

通过器件  $I-U$ 、 $C-U$  等直流参数，提取肖特基二极管的主要模型参数，包括零偏电容  $C_{j0}$ 、串联电阻  $R_s$ 、击穿电压  $U_{br}$ 、理想因子  $n$ 、开启电压  $U_j$  以及饱和电流  $I_s$ ，如表 1 所示。

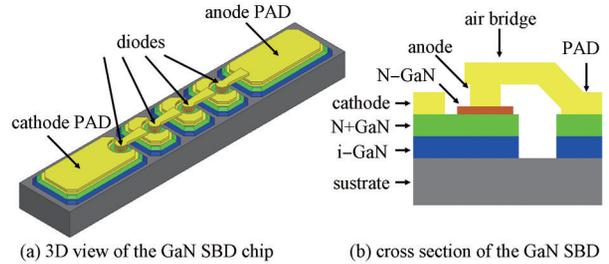


Fig.1 Chip structure of GaN SBD  
图1 氮化镓肖特基二极管芯片结构

表 1 GaN 肖特基二极管主要模型参数

Table 1 Key model parameters of GaN Schottky barrier diode

parameters	$C_{j0}/\text{fF}$	$R_s/\Omega$	$U_{br}/\text{V}$	$n$	$U_j/\text{V}$	$I_s/\text{fA}$
values	43.3	8	-15.4	1.21	0.63 V	120

### 2 设计过程

260 GHz 三倍频器采用非平衡式结构，电路拓扑如图 2 所示。电路采用倒装结构，输入信号经过 E 面探针过渡结构和输入滤波器后进入二极管芯片，产生高次谐波。输出信号经过输出匹配电路和输出过渡进行优化和抑制，最终输出三次谐波。为提高转换效率，电路采用低通滤波器给芯片添加反向直流偏压。设计过程包括二极管模型参数提取、三维电磁场仿真、输入/输出过渡结构和滤波器设计、匹配电路优化等步骤，最终通过电磁场仿真计算获得 S 参数矩阵，验证谐波仿真结果。

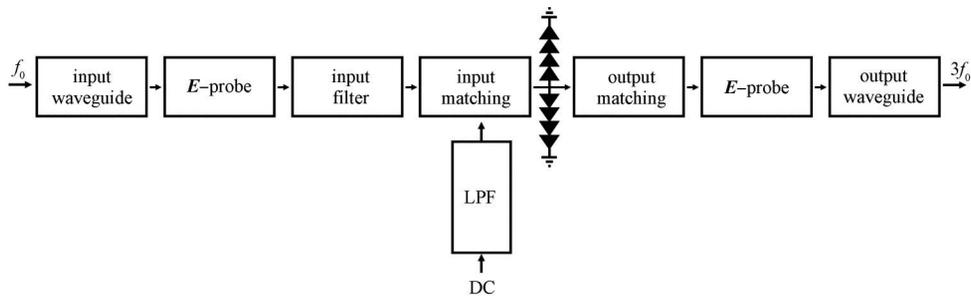


Fig.2 Circuit topology of unbalanced frequency tripler  
图2 非平衡式三倍频器电路拓扑结构

采用异构集成形式的二极管芯片以倒装形式装配在电路基板上，图 3 为芯片三维结构及端口设置示意图。该部分具有非线性特征，能够产生谐波，是倍频器的核心部分，后续电路设计围绕该部分展开。可以看出，传输线为悬置带线，2 个二极管芯片以镜像对称的形式分别连接带线与“地”，产生的各次谐波均在带线上累加，该结构属于非平衡式倍频器。将芯片及芯片前后的悬置带线在三维电磁场仿真软件中构建三维模型，设置输入端口为 1 端口，输出端口为 2 端口，8 个阳极端口依次为 3~10 端口。仿真频率设置为 50~500 GHz，覆盖至四次谐波以兼顾仿真精确度和仿真速度。

采用三维电磁场仿真软件，开展输入/输出过渡结构设计。输入过渡结构如图 4(a)所示，结构采用 E 面探针实现输入横电波 (TE<sub>10</sub>) 模式信号转为横电磁波 (TEM) 模式信号。输入 WR12 波导高度为 1.27 mm，宽度为 2.54 mm，

石英电路宽度为 0.57 mm，输出悬置带线宽度为 0.15 mm。 $E$  面探针的长度  $L_1$ 、宽度  $W_1$  以及石英电路距离波导短路面的距离  $D_1$  影响工作带宽、损耗系数以及反射系数。当  $L_1$ 、 $W_1$ 、 $D_1$  分别为 0.7 mm、0.3 mm、0.51 mm 时，优化仿真结果如图 4(b) 所示。传输损耗  $S_{21}$  在 75~100 GHz 频率范围内大于 -0.2 dB，基波实现较低传输损耗；反射系数  $S_{11}$ 、 $S_{22}$  在 75~100 GHz 频率范围内小于 -15 dB，实现了较好的驻波比。输出过渡结构俯视图和侧视图如图 4(c)~(d) 所示，输出 WR3 波导高度为 0.432 mm，宽度为 0.864 mm。为抑制非平衡式倍频器输出信号中的二次谐波分量，输出探针过渡处的波导采用“减高+减宽”设计，长度为 1.5 mm，高度为 0.32 mm，宽度为 0.64 mm。石英电路宽度为 0.57 mm，输出悬置带线宽度为 0.1 mm。 $E$  面探针的长度  $L_{o1}$ 、宽度  $W_{o1}$  以及石英电路距离波导短路面的距离  $D_{o1}$  分别为 0.22 mm、0.15 mm、0.215 mm 时，优化仿真结果如图 4(e) 所示，传输损耗  $S_{21}$  在 166~180 GHz 频率范围内小于 -16 dB，说明其对二次谐波具有良好的抑制；在 250~270 GHz 频率范围内大于 -0.5 dB，说明可实现三次谐波低的传输损耗；反射系数  $S_{11}$ 、 $S_{22}$  在 250~270 GHz 频率范围内小于 -10 dB，说明该过渡结构具有较低的反射系数。

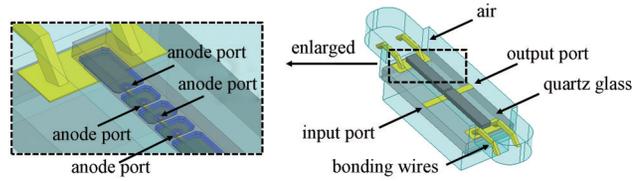
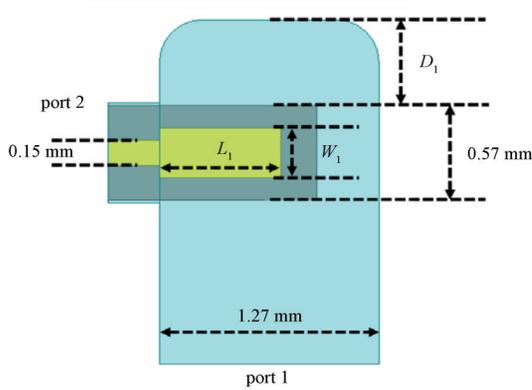
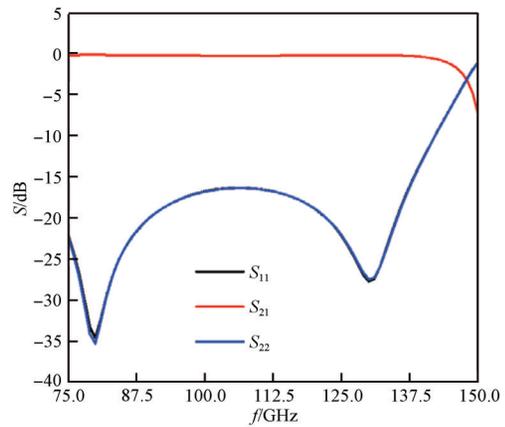


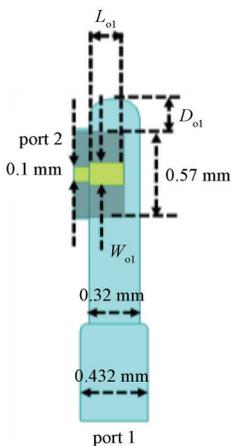
Fig.3 3D structure and port setting of chip  
图3 芯片三维结构及端口设置



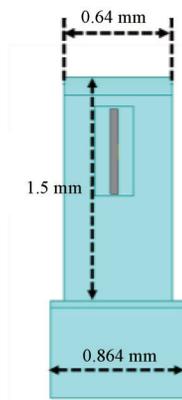
(a) top view of input probe transition



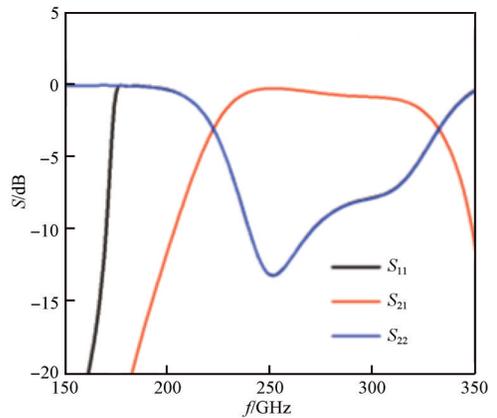
(b) simulation results of input probe transition



(c) top view of output probe transition



(d) side view of output probe transition



(e) simulation results of output probe transition

Fig.4 Probe transition structure and simulation results  
图4 探针过渡结构及仿真结果

输入滤波器结构如图 5(a) 所示，由于实际工艺中难以加工理想的直角，因此倒角处均设计为圆角进行仿真，如图 5(a) 放大处所示。滤波器采用高低阻抗带线结构， $L_{F1}$ 、 $L_{F2}$ 、 $L_{F3}$ 、 $W_{F1}$  以及  $W_{F2}$  的优化尺寸分别为 0.12 mm、0.12 mm、0.2 mm、0.4 mm 以及 0.01 mm 时，仿真结果如图 5(b) 所示，传输系数  $S_{21}$  在 166~180 GHz 频率范围内小于 -20 dB；在 250~270 GHz 频率范围内小于 -40 dB，滤波器对二、三次谐波能够实现良好的抑制。偏置电路滤波器结构如图 5(c) 所示，偏置电路滤波器的作用包括通直流以及抑制基波信号，防止输入信号由偏置点电路泄漏。 $L_{D1}$ 、 $L_{D2}$ 、 $W_{D1}$  以及  $W_{D2}$  的优化尺寸分别为 0.5 mm、0.5 mm、0.02 mm 以及 0.4 mm 时，优化仿真结果如图 5(d) 所

示，传输系数  $S_{21}$  在 83~90 GHz 频率范围内小于 -30 dB，滤波器对基波信号能够实现良好的抑制。

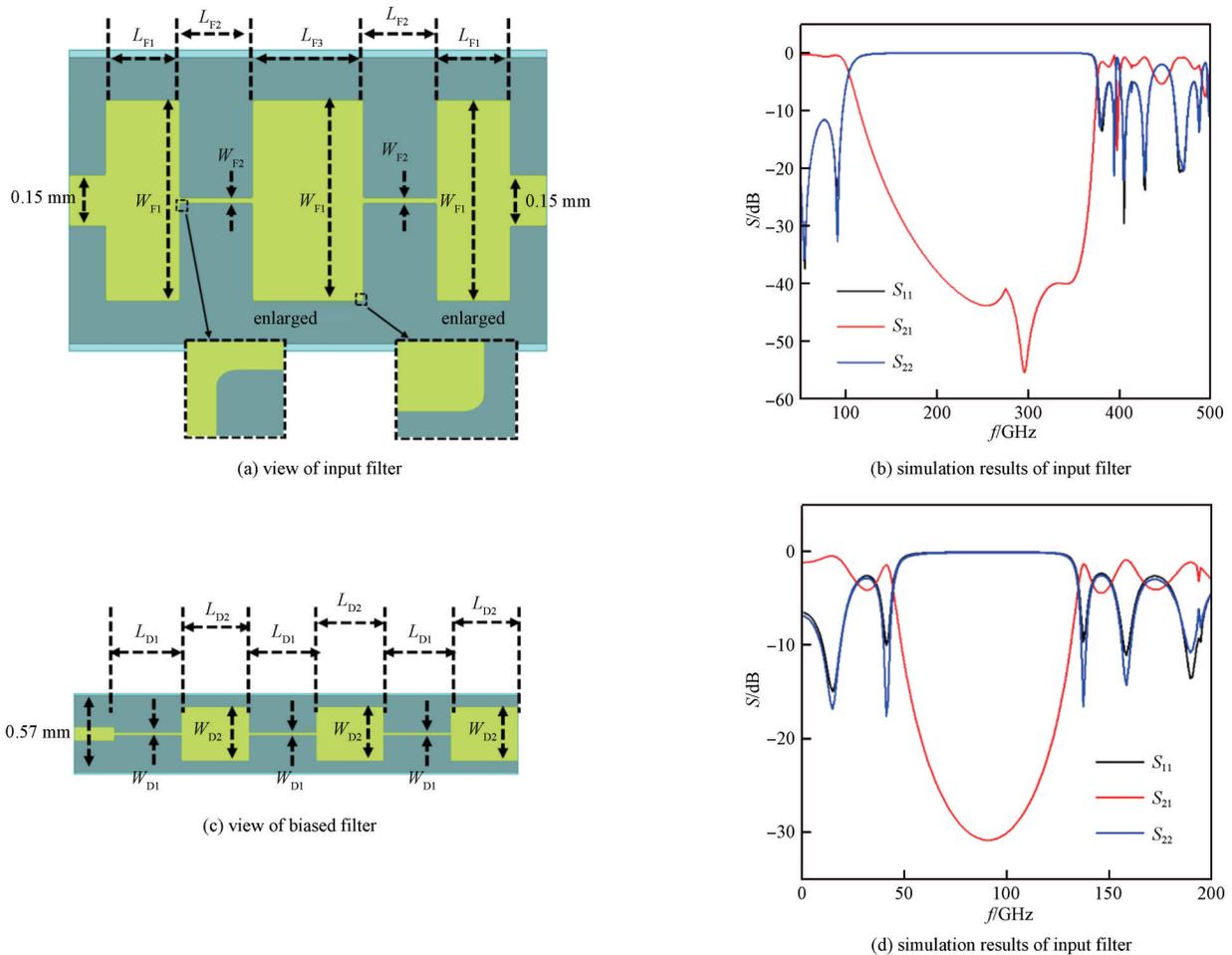


Fig.5 Filter structure and simulation results  
图5 滤波器结构及仿真结果

按图 6(a)设置谐波仿真原理图，原理图调用了上述滤波器、过渡结构以及芯片模型的  $S$  参数矩阵文件以及二极管模型参数。对于二极管，阻抗位置会随偏压、动态范围等漂移，因此难以通过 loadpull 等方式确定其输入输出阻抗。采用系统优化的方式确定阻抗匹配网络，阻抗匹配网络采用多节悬置带线串联实现。在电路中通过优化输出功率、转换效率等指标，获得匹配带线的特征阻抗及电长度。按图 6(b)构建完整电路结构，进行三维电磁场仿真。设置端口激励，将输入 WR12 横截面设置为 1 端口，将输出 WR3 横截面设置为 2 端口，二极管依次设置为 3~10 端口，将偏置电路设置为 11 端口。获得完整电路结构的  $S$  参数矩阵后，进行谐波仿真，根据仿真结果适当微调带线、波导的尺寸进行迭代。输入功率为 2 W 时，仿真结果如图 6(c)所示，倍频器 263 GHz 下实现最高输出功率 72 mW，转换效率 3.6%。

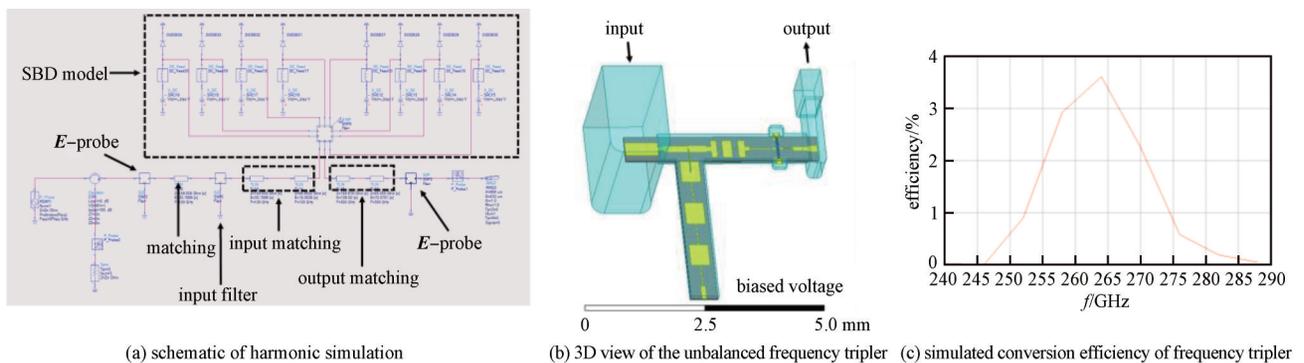


Fig.6 Harmonic simulation of frequency doubler  
图6 倍频器谐波仿真

3 模块装配及测试

三倍频器的腔体采用机加工的方式实现，沿波导  $E$  面中心分割腔体以利于加工装配。石英倍频电路、偏置电路采用光刻、电镀工艺制备，导电胶粘贴在腔体上，采用键合丝实现电路间连接。肖特基二极管芯片采用倒扣的方式安装到石英电路上的预留焊盘上。芯片安装完成后，倍频器内部照片如 7(a)所示。最后，将两半腔体拼接成整体，并通过 SMA 形式的接插件为二倍频器提供偏置电压。三倍频器外观如图 7(b)所示。

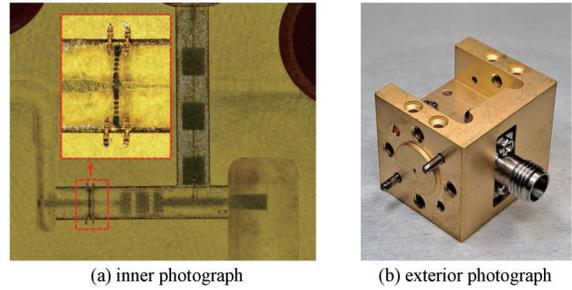


Fig.7 Photographs of a fabricated 260 GHz frequency tripler and internal views

图 7 260 GHz 三倍频模块外观及内部照片

测试过程中，偏置电压为  $-38\text{ V}$ ，输入频率为  $86.0\sim$

$89.7\text{ GHz}$ ，输入功率为  $1.9\sim 2.6\text{ W}$ ，三倍频器输出功率和转换效率曲线如图 8(a)所示，输出频率  $258\sim 269\text{ GHz}$  内，倍频器输出功率为  $26\sim 69.1\text{ mW}$ ，转换效率为  $1\%\sim 3.3\%$ 。在  $261\text{ GHz}$  处，实现最大输出功率  $69.1\text{ mW}$ ，最大转换效率为  $3.3\%$ 。倍频器频谱测试结果如图 8(b)所示，输出频率  $260\sim 269\text{ GHz}$  内，二次谐波抑制度小于  $-30\text{ dB}$ 。表 2 比较了相关频段倍频器文献报道结果，传统 GaAs 肖特基二极管三倍频器由于击穿电压低，耐受功率及输出功率受限。本文通过采用 GaN 肖特基二极管，实现了更高的耐受功率和输出功率。但本文中三倍频器转换效率较低，这是由于 GaN 肖特基二极管较低的截止频率以及采用的非平衡式电路结构所导致。

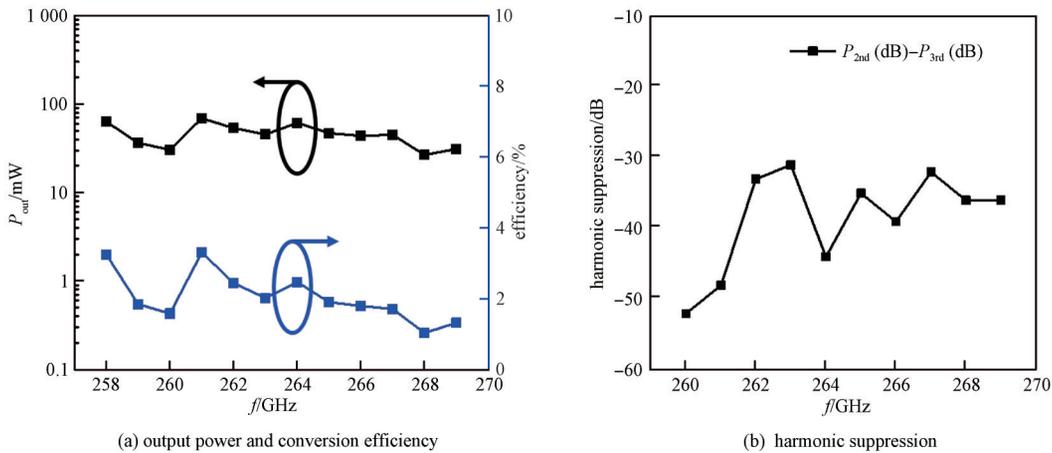


Fig.8 Measurement results of 260 GHz tripler

图 8 260 GHz 三倍频器测试结果

表 2 相关倍频器电路比较

Table2 Comparison of related multipliers

reference	band/GHz	$P_{in}/\text{W}$	peak $P_{out}/\text{mW}$	technology	year
[6]	300~345	-	35.0	GaAs SBD, and power combining	2018
[12]	260~336	$\sim 0.12$	20.0	GaAs SBD, and power combining	2019
[13]	265~296	$\sim 0.20$	21.0	GaAs SBD, and power combining	2022
this work	258~269	$1.90\sim 2.60$	69.1	GaN SBD	2023

4 结论

基于 GaN 肖特基二极管芯片，研制了工作频率为  $258\sim 269\text{ GHz}$  的高功率三倍频器电路。开展了三维电磁场建模、 $E$  面探针过渡结构优化以及倍频器谐波仿真优化研究，并对设计的倍频器进行了流片、装配以及测试。测试结果显示该倍频器具有较高的耐受功率和输出功率，同时也实现了较好的谐波抑制特性。与传统 GaAs 肖特基二极管基太赫兹倍频器相比，GaN 肖特基二极管基太赫兹倍频器具有高耐受功率和输出功率的优势，但同时也存在转换效率低的劣势。未来，可以通过器件设计及工艺优化手段，提高器件截止频率，获得高的转换效率。

参考文献：

[1] CUADRADO-CALLE D, PIIRONEN P. Solid-state diode technology for millimeter and submillimeter-wave remote sensing

- applications:current status and future trends[J]. IEEE Microwave Magazine, 2022,23(6):44–56. doi:10.1109/MMM.2022.3155031.
- [ 2 ] 张教,童伟东,朱敏,等. 太赫兹无线和有线融合通信技术的研究与展望[J]. 太赫兹科学与电子信息学报, 2023,21(1):22–29. (ZHANG Jiao,TONG Weidong,ZHU Min,et al. Research and prospect of terahertz wireless and wired fusion communication technology[J]. Journal of Terahertz Science and Electronic Information Technology, 2023,21(1):22–29.) doi:10.11805/TKYDA.2021430.
- [ 3 ] MEHDI I,SILES J V,LEE C,et al. THz diode technology:status prospects and applications[J]. Proceedings of the IEEE, 2017,105(6):990–1007. doi:10.1109/JPROC.2017.2650235.
- [ 4 ] ERICKSON N. High efficiency submillimeter frequency multipliers[C]// 1990 IEEE International Digest on Microwave Symposium. Dalls,US:IEEE, 1990:1301–1304. doi:10.1109/MWSYM.1990.99817.
- [ 5 ] TIAN Yaoling,HUANG Kun,CEN Jina,et al. High power single and power-combined 100~115 GHz Schottky balanced doublers[J]. Journal of Infrared and Millimeter Waves, 2021,40(1):13–18. doi:10.11972/j.issn.1001–9014.2021.01.003.
- [ 6 ] SILES J V, COOPER K B, LEE C,et al. A new generation of room-temperature frequency-multiplied sources with up to  $10 \times$  higher output power in the 160 GHz~1.6 THz range [J]. IEEE Transactions on Terahertz Science and Technology, 2018,8(6):596–604. doi:10.1109/TTHZ.2018.2876620.
- [ 7 ] MORO-MELGAR D,COJOCARI O,OPREA I. High power high efficiency 270~320 GHz source based on discrete Schottky diodes[C]// 2018 the 15th European Microwave Conference. Madrid, Spain: IEEE, 2018: 337–340. doi: 10.23919/EuRAD.2018.8546616.
- [ 8 ] 赵正平. GaN 微电子学的新进展[J]. 半导体技术, 2020,45(1):1–16,36. (ZHAO Zhengping. New progress in GaN microelectronics[J]. Semiconductor Technology, 2020,45(1):1–16,36.) doi:10.13290/j.cnki.bdtjs.2020.01.001.
- [ 9 ] SONG Xubo,LIANG Shixiong,LYU Yuanjie,et al. GaN-based frequency doubler with pulsed output power over 1 W at 216 GHz[J]. IEEE Electron Device Letters., 2021,42(12):1739–1742. doi:10.1109/LED.2021.3119391.
- [10] AN Ning,LI Li,WANG Weigang,et al. High-efficiency D-band monolithically integrated GaN SBD-based frequency doubler with high power handling capability[J]. IEEE Transactions on Electron Devices, 2022,69(9):4843–4847. doi:10.1109/TED.2022.3190463.
- [11] LIU Honghui,LIANG Zhiwen,MENG Jin,et al. 120 GHz frequency-doubler module based on GaN Schottky barrier diode[J]. Micromachines, 2022,13(8):1172. doi:10.3390/mi13081172.
- [12] DING Jiangqiao,MAESTRINI A,GATILOVA L,et al. A 300 GHz power-combined frequency doubler based on  $E$ -plane  $90^\circ$ -hybrid and Y-junction[J]. Microwave and Optical Technology Letters, 2020,62(8):2683–2691. doi:10.1002/mop.32146.
- [13] TIAN Yaoling,LIU Ge,LI Li,et al. High efficiency 285 GHz tripler based on face-to-face differential configuration[J]. Journal of Infrared Millimeter Waves, 2022,41(4):739–744. doi:10.11972/j.issn.1001–9014.2022.04.013.

#### 作者简介:

盛百城(1986–), 男, 硕士, 高级工程师, 主要研究方向为氮化镓材料与器件. email:shengbc@cetc13.cn.

宋旭波(1989–), 男, 硕士, 高级工程师, 主要研究方向为微波器件与电路.

顾国栋(1987–), 男, 硕士, 高级工程师, 主要研究方向为固态太赫兹电子技术.

张立森(1985–), 男, 博士, 高级工程师, 主要研究方向为太赫兹固态倍频技术.

刘 帅(1986–), 男, 硕士, 高级工程师, 主要研究方向为微波电路.

万 悦(1993–), 女, 硕士, 工程师, 主要研究方向为微波电路.

魏碧华(1971–), 女, 学士, 高级工程师, 主要研究方向为器件建模.

李鹏雨(1998–), 男, 硕士, 助理工程师, 主要研究方向为微波器件.

郝晓林(1996–), 男, 硕士, 工程师, 主要研究方向为半导体器件.

梁士雄(1981–), 男, 博士, 研究员, 主要研究方向为固态太赫兹电子技术.

冯志红(1973–), 男, 博士, 研究员, 主要研究方向为宽禁带半导体、碳电子和固态太赫兹电子技术.