

文章编号: 2095-4980(2014)03-0466-05

一种带有开关电流源的低相噪压控振荡器

吕志强, 陈 岚

(中国科学院 微电子研究所, 北京 100029)

摘 要: 提出一种带有开关电流源的电感电容压控振荡器(LC VCO)。该技术通过反馈电容将电感电容压控振荡器的输出耦合到电流源, 形成了电流源的开关特性, 从而减小了电感电容压控振荡器的相位噪声。提出的电感电容压控振荡器采用华虹 NEC 的 0.18 μm SiGe BiCMOS 工艺, 工作频率为 5.7 GHz, 相位噪声为 -113.0 dBc/Hz@1MHz, 功耗为 2.3 mA。在其他性能相同的情况下, 提出的电感电容压控振荡器的振荡频率比典型的电感电容压控振荡器的相位噪声小 4.5 dB。

关键词: 电感电容压控振荡器; 开关电流源; 振荡频率; 相位噪声

中图分类号: TN433

文献标识码: A

doi: 10.11805/TKYDA201403.0466

A low phase noise VCO with switched current source

LV Zhi-qiang, CHEN Lan

(Institute of Microelectronics, Chinese Academy of Sciences, Beijing 100029, China)

Abstract: An Inductor-Capacitor Voltage-Controlled Oscillator(LC VCO) with the switched current source circuit is proposed. The switched current source circuit is built by the coupling capacitors between the resonant circuit and the current source circuit, and then the phase noise of the proposed LC VCO is decreased. The proposed LC VCO is implemented in the Huahong NEC SiGe 0.18 μm BiCMOS process, and its oscillation frequency is 5.70 GHz and phase noise is -113.0 dBc/Hz@1MHz with 2.3 mA DC current consumption. The measured results demonstrate that the phase noise of the proposed LC VCO is reduced by 4.5 dB compared to that of the typical LC VCO under the same conditions.

Key words: inductor-capacitor Voltage-Controlled Oscillator; switched current source; oscillation frequency; phase noise

压控振荡器是集成电路系统中非常重要的基本电路之一, 其电路的实现方式主要有 2 种, 环形压控振荡器(ring VCO)和电感电容压控振荡器(LC VCO)。电感电容压控振荡器具有较低的相位噪声, 因此被广泛地应用于微处理器中的时钟同步(clock synchronization)电路; 无线通信收发器中的频率综合器(frequency synthesizer); 光纤通信中的时钟恢复电路(Clock Recovery Circuit, CRC)以及多相位采样(multi-phase sampling)电路中^[1-4]。随着电路应用的不断扩展, 对电感电容压控振荡器的相位噪声要求也越来越高。典型的电感电容压控振荡器不仅受到芯片制造工艺的限制, 而且也受到了其本身电路结构的限制, 无法得到更好的相位噪声性能。本文提出了一种带有开关电流源的电感电容压控振荡器, 可以明显地提高电感电容压控振荡器的相位噪声性能。

1 电路设计

1.1 开关电流源

图 1(a)为传统电流源电路, m 表示晶体管并联的数目, 并且设为偶数。

在传统电流源电路中, 端口电压 V_B 为直流, 即 $V_B=V_0$, 则 m 个晶体管的集电极总电流为:

$$i_{C,con} = mI_S e^{\frac{V_0}{V_T}} \quad (1)$$

式中: I_S 为集电极反向饱和电流; V_T 为热电压。传统偏置方法具有电流较小的缺点。端口电压 V_B 为一固定值,

收稿日期: 2013-05-20; 修回日期: 2013-07-03

基金项目: 国家科技重大专项支持 SiGe-BiCMOS 产品平台开发课题(2009ZX02303-04)

并且通常情况下，为了满足晶体管处于正向放大区，晶体管的基极电压小于集电极电压，因此端口电压 V_B 较小，导致了晶体管的集电极电流较小。

图 1(b)为提出的开关电流源，与传统电流源电路一样由 m 个相同的晶体管并联而成， m 设为偶数。其中 $m/2$ 个晶体管的基极与 V_{BP} 的端口互连接，另外 $m/2$ 个晶体管的基极与 V_{BN} 的端口互连接。而所有晶体管的集电极和发射极与传统偏置方法具有相同的连接方式。这种偏置连接方法称为互补偏置。

图 1(b)的开关电流源的总电流，即所有晶体管的集电极电流为：

$$i'_{C,com} = \frac{m}{2} I_S e^{\frac{V_{BP}}{V_T}} + \frac{m}{2} I_S e^{\frac{V_{BN}}{V_T}} \quad (2)$$

设 $V_{BP} = V_0 + A \cos(\omega t + \varphi)$ ， $V_{BN} = V_0 - A \cos(\omega t + \varphi)$ ，即在 V_{BP} 和 V_{BN} 端口上，除了加一直流分量(V_0)外，另外再加一交流分量($A \cos(\omega t + \varphi)$)且方向相反，因此 V_{BP} 和 V_{BN} 端口互为差分输出。如果交流分量由电路内部产生(例如振荡器的输出)，那么不会在外部产生一个信号源，则两端口的平均值为 V 值，这与传统偏置方法具有相同的端口分量。这时，上述图中晶体管集电极的总电流又可表示为：

$$i'_{C,com} = \frac{1}{2} i_{C,con} \left(e^{A \cos(\omega t + \varphi)} + e^{-A \cos(\omega t + \varphi)} \right) \quad (3)$$

利用下面的泰勒展开公式：

$$e^x + e^{-x} = 2 \left(1 + \frac{x^2}{2!} + \frac{x^4}{4!} + \dots \right) \quad (4)$$

则上述图中晶体管集电极的总电流又可表示为：

$$i'_{C,com} = i_{C,con} \left(1 + \frac{A^2 \cos^2(\omega t + \varphi)}{2!} + \frac{A^4 \cos^4(\omega t + \varphi)}{4!} + \dots \right) \quad (5)$$

从上面的公式可以看出，开关电流源的输出电流总是比传统电流源的输出电流大，即 $i'_{C,com} > i_{C,con}$ 。

1.2 电感电容压控振荡器

一个典型的电感电容压控振荡器结构如图 2 所示。为了直观分析该电感电容压控振荡器，典型电感电容压控振荡器的输出缓冲电路没有被表示出来。因此从图 2 来看，典型电感电容压控振荡器可以简单地分为 3 个子电路：谐振电路、负阻电路和电流源电路。谐振电路包括差分电感 L_0 、可变电容 C_1 和 C_2 、电容 C_3 和 C_4 、电阻 R_1 和 R_2 ；负阻电路包括三极管 Q_1 和 Q_2 、电容 C_5 、 C_6 和 C_9 ，电阻 R_3 和 R_4 ；为了方便分析，电流源电路只包括三极管 Q_0 。压控振荡器的相位噪声可以表达为^[5]：

$$L\{\Delta\omega\} = 10 \log \left[\frac{k T R_{eff} (1+F) \left(\frac{\omega_0}{\Delta\omega} \right)^2}{V_{max}^2 / 2} \right] \quad (6)$$

式中： F 为经验系数； k 为波尔兹曼常数； T 为绝对温度； $\Delta\omega$ 为相对于载波频率 ω_0 的偏移频率； V_{max} 为谐振电路的电压幅度； R_{eff} 为有效串联电阻。对于电感电容压控振荡器，谐振电路的电压幅度 V_{max} 与电流源电路的电流呈正比。所以，当电感电容压控振荡器的电流源电路的电流增大，谐振电路的电压幅度随之增大，根据公式(6)，电感电容压控振荡器的相位噪声将减小。

基于上述理论，将图 1(b)的开关电流源电路引入到典型的电感电容压控振荡器，图 3 为提出的电感电容压控振荡器的完整电路图结构。

提出的电感电容压控振荡器除了包含谐振电路、负阻电路和电流源电路之外，还包含一个反馈电路。提出的电感电容压控振荡器的反馈电路包括 4 个电容， C_7 、 C_8 、 C_9 和 C_{10} 。从图 3 可以看到，提出的电感电容压控振荡器的谐振电路与典型的电感电容压控振荡器的谐振电路结构一样，但是提出的电感电容压控振荡器的谐振电路的输出通过反馈电容(C_7 和 C_8)分别被连接到电流源电路的 Q_3 和 Q_4 的基极，这相当于谐振电路输出反馈到电流

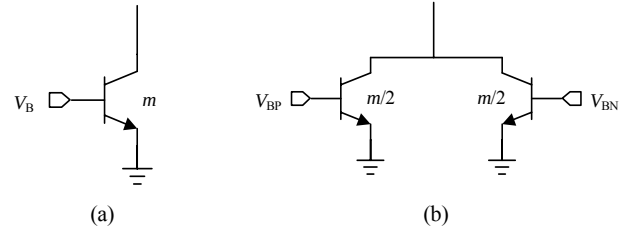


Fig.1 Conventional (a) and the switched (b) current source
图 1 传统电流源(a)与开关电流源(b)

源电路。由于谐振电路的输出为差分输出,因此根据图 1(b),提出的电感电容压控振荡器的电流源电路形成了一种开关形式的电流源电路。

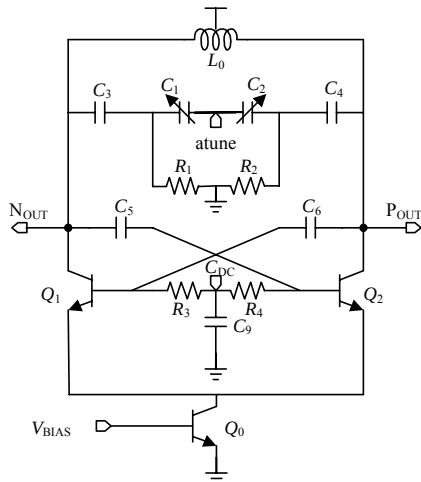


Fig.2 Typical LC VCO
图 2 典型电感电容压控振荡器

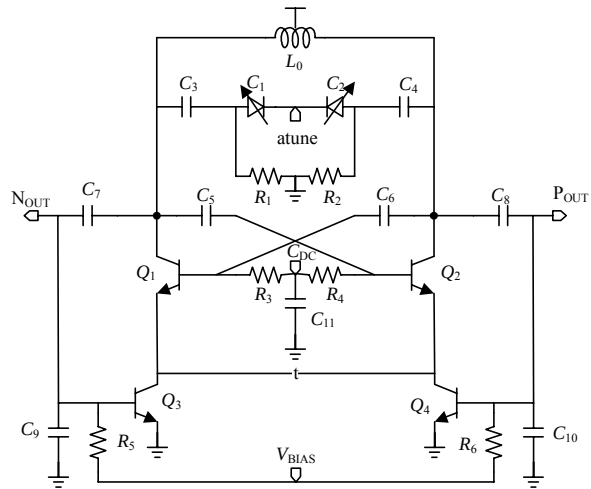


Fig.3 Proposed LC VCO
图 3 提出的完整电感电容压控振荡器

对于提出的电感电容压控振荡器(图 3)来说,开关电流源电路增大了电感电容压控振荡器的电流,进而增加了电感电容压控振荡器的输出幅度,根据公式(6),提出的电感电容压控振荡器将减小相位噪声。

此外,提出的电感电容压控振荡器的开关电流源可以减少电流源闪烁噪声的上变换^[6-9],因此也可以减小提出的电感电容压控振荡器的相位噪声。

2 结果分析

为了比较提出的电感电容压控振荡器与典型的电感电容压控振荡器的性能,同时在华虹 NEC 的 $0.18\ \mu\text{m}$ SiGe BiCMOS 工艺中实现它们。除了提出的电感电容压控振荡器增加了反馈电路(C_7, C_8, C_9, C_{10})外,这 2 种电感电容压控振荡器采用了相同的谐振电路和负阻电路。同时,这 2 种电感电容压控振荡器的功耗相同,均消耗了 $2.3\ \text{mA}$ 的电流。这为 2 种电感电容压控振荡器进行横向比较奠定了基础。

图 4 为这 2 种电感电容压控振荡器的芯片照片,其中,图 4(a)为典型的电感电容压控振荡器的芯片照片,图 4(b)为提出的电感电容压控振荡器的芯片照片。

从图 4 可看出,2 种电感电容压控振荡器的基本尺寸一致,其核心(不包含焊盘)面积为 $382\ \mu\text{m} \times 553\ \mu\text{m}$ 。虽然这 2 种电感电容压控振荡器的核心面积不包含便于测试用的焊盘部分的面积,但是包含整个电流源电路的面积。这 2 种电感电容压控振荡器尺寸一致的主要原因是都采用了相同的差分电感,并且提出的电感电容压控振荡器的反馈电容(C_7, C_8, C_9, C_{10})采用了较小的电容值。

为了更加准确地测试这 2 种电感电容压控振荡器的性能,均采用了片上测试方法,即使用探针台和探针直接连接到这 2 种电感电容压控振荡器的焊盘上,而没用采用印刷电路板设计和测试方法。这样可以避免印刷电路板对这 2 种电感电容压控振荡器带来的性能影响。

这 2 种电感电容压控振荡器都具有较好的频率调谐范围,均为 2.3%左右。图 5 为这 2 种电感电容压控振荡器的相位噪声测试结果,其中,图 5(a)为典型的电感电容压控振荡器的相位噪声测试结果,图 5(b)为提出的电感电容压控振荡器相位噪声测试结果。

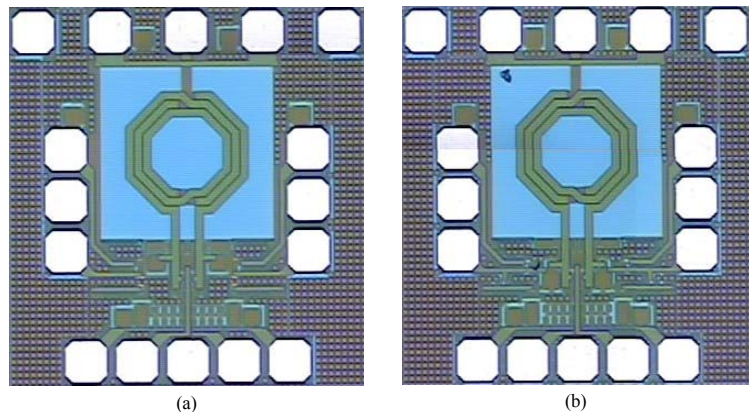


Fig.4 Chip photos of typical (a) and proposed (b) LC VCO
图 4 (a)典型和(b)提出的电感电容压控振荡器芯片照片

从图5可以看到,典型的电感电容压控振荡器和提出的电感电容压控振荡器的振荡频率都为5.70 GHz。在偏移频率为1 MHz的情况下,如图5(a)所示,典型的电感电容压控振荡器的相位噪声为-108.5 dBc/Hz;而从图5(b)可以看到,提出的电感电容压控振荡器在偏移频率为1 MHz的情况下,相位噪声为-113.0 dBc/Hz。从以上结果可以得出,虽然典型的电感电容压控振荡器和提出的电感电容压控振荡器在功耗相同的情况下,具有相似的振荡频率,但提出的电感电容压控振荡器的相位噪声比典型的电感电容压控振荡器的相位噪声减小4.5 dB,提出的电感电容压控振荡器明显具有更好的性能优势。

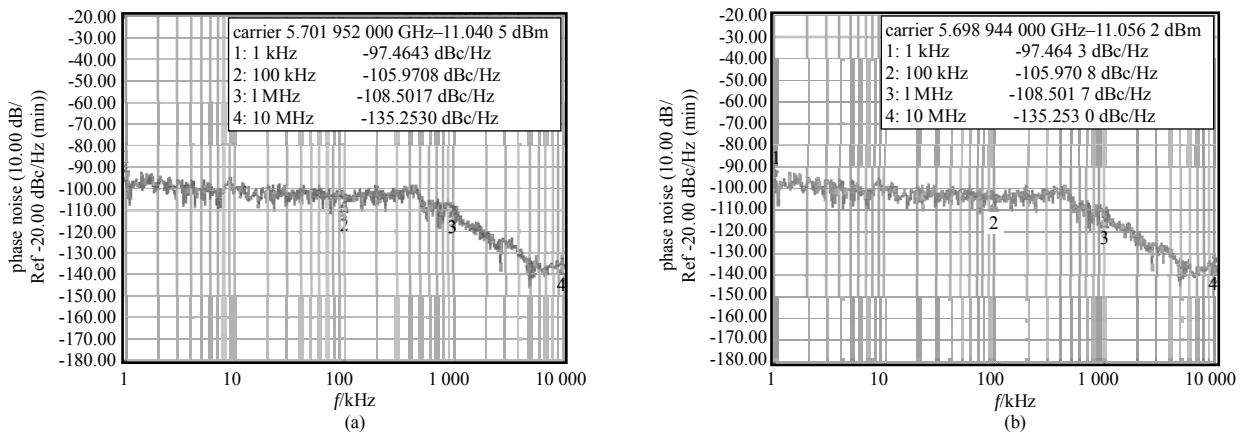


Fig.5 Phase noise of typical (a) and proposed (b) LC VCO
图5 (a)典型和(b)提出的电感电容压控振荡器的相位噪声

3 结论

相对于典型的电感电容压控振荡器,提出的电感电容压控振荡器采用开关电流源技术,将谐振电路的输出通过反馈电容连接到电感电容压控振荡器的电流源电路,增加了提出的电感电容压控振荡器的输出电流,从而可以促进提出的电感电容压控振荡器的相位噪声。典型的电感电容压控振荡器和提出的电感电容压控振荡器同时实现在华虹NEC的0.18 μm SiGe BiCMOS工艺中,两种电感电容压控振荡器核心面积均为382 $\mu\text{m} \times 553 \mu\text{m}$,功耗均为2.3 mA,频率调谐范围均为2.3%。其中提出的电感电容压控振荡器的工作频率为5.70 GHz,相位噪声为-113.5 dBc/Hz@1MHz。在基本相同的面积、功耗和振荡频率情况下,提出的电感电容压控振荡器比典型的电感电容压控振荡器的相位噪声减小了4.5 dB。这种电感电容压控振荡器的性能优势应归功于本文所采用的开关电流源技术。

参考文献:

- [1] Murphy D, Rael J J, Abidi A A. Phase noise in LC oscillators: A phasor-based analysis of a general result and of loaded Q[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2010, 57(6):1187-1203.
- [2] Weigandt T C, Kim B, Gray P R. Analysis of timing jitter in CMOS ring oscillators[C]// IEEE International Symposium on Circuits and Systems (ISCAS). London: IEEE, 1994:27-30.
- [3] Craninckx J, Steyaert M. A 1.8 GHz low-phase noise CMOS VCO using optimized hollow spiral inductors[J]. IEEE Journal of Solid-State Circuits, 1997, 32(5):736-744.
- [4] Behzad Razavi. RF Microelectronics[M]. New York: Publishing House of Electronics Industry, 2012.
- [5] Hsieh H, LU L H. A High-performance CMOS Voltage-Controlled Oscillator for Ultra-Low-Voltage Operations[J]. IEEE Transactions on Microwave Theory and Techniques, 1999, 34(5):717-724.
- [6] Hajimiri A, Lee T H. Design Issue in CMOS Differential LC Oscillators[J]. IEEE Journal of Solid-State Circuits, 1997, 32: 736-744.
- [7] Bevilacqua A, Andreani P. On the bias noise to phase noise conversion in harmonic oscillators using Groszkowski theory[C]// IEEE International Symposium on Circuits and Systems (ISCAS). Rio de Janeiro: IEEE, 2011:217-220.
- [8] Mazzanti A, Andreani P. A Time-variant analysis of fundamental 1/f³ phase noise in CMOS parallel LC-tank quadrature oscillators[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2009, 56(10):1173-1180.
- [9] Bevilacqua A, Andreani P. An Analysis of 1/f Noise to Phase Noise Conversion in CMOS Harmonic Oscillators[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2012, 59(5):938-945.

作者简介:



吕志强(1974-), 男, 哈尔滨市人, 博士, 副研究员, 研究方向为混合信号和射频集成电路设计.email:lvzhiqiang@ime.ac.cn.

陈 岚(1968-), 女, 西安市人, 博士, 副研究员, 博士生导师, 研究方向为纳米/SOC 芯片设计方法学及电子设计产业共性技术, 包括纳米芯片设计可制造性设计技术(DFM)、SoC/IP 核共性技术、非挥发存储器驱动电路及嵌入式存储编译器技术、移动计算的低功耗 SoC 设计技术、主动安全芯片及物联网系统架构等.

(上接第 460 页)

- [7] Peugeot R, Courtine S, Rognon J P. Fault detection and isolation on a PWM inverter by knowledge-based model[J]. IEEE Trans. on Industry Applications, 1998, 34(6): 1318-1325.
- [8] Mendes M S, Marques A J. Voltage source inverter fault diagnosis in variable speed AC drives by the average current Park's vector approach[C]// IEEE International Electric Machines and Drives Conference. Seattle, WA: [s.n.], 1999: 704-706.
- [9] 侯世英, 万江, 郑含博. 单相五电平逆变器的多载波 PWM 方法分析[J]. 电力自动化设备, 2007, 27(9): 67-70. (HOU Shi-ying, WAN Jiang, ZHENG Han-bo. Analysis of multi-carrier PWM methods for single-phase five-level inverter[J]. Electric Power Automation Equipment, 2007, 27(9): 67-70.)
- [10] 刘敬珺, 张峰. H 桥级联型多电平逆变器调制策略对比分析[J]. 变频器世界, 2010(4): 86-89. (LIU Jing-jun, ZHANG Feng. Contrastive analysis of modulation strategies for cascaded H-Bridge multilevel inverter[J]. The World of Inverters, 2010(4): 86-89.)

作者简介:



臧浩然(1990-), 男, 山东省菏泽市人, 在读硕士研究生, 主要研究方向为模式识别与故障诊断技术.email:hannov07@126.com.

林 岩(1955-), 男, 北京市人, 教授, 博士生导师, 主要研究方向为鲁棒控制与自适应控制.